

## Руководство пользователя

# 78K0S/KA1+

## 8-разрядные однокристальные микроконтроллеры

---

**uPD78F9221**

**uPD78F9222**

Версия документа от 13.02.2006 основывается на технической документации: U16898EJ3V0UD00 (третья редакция).

Документ подготовил Горюнов Г.В., Шестакова А.В. под редакцией Дмитриева С.В.

Авторы приложили немалые усилия, для того чтобы сделать его качественным и достоверным. Однако при возникновении разночтений между документом и оригиналом на английском языке, следует полагаться на информацию, изложенную в оригинале. Руководство предназначено для инженерно-технических работников, связанных с разработкой микропроцессорной техники. Может быть использовано в качестве учебного пособия студентам.

## Общие примечание для КМОП устройств

### 1. Меры по защите от электростатических зарядов

Примечание:

Сильное электрическое поле, воздействующее на МОП устройство, может привести к повреждению оксидного слоя затвора и устройства в целом. При разработке электронных приложений на основе МОП устройств должны быть приняты меры по предотвращению накопления электростатических зарядов, а также обеспечены условия для рассасывания накопившегося электростатического заряда за минимально возможное время. Условия эксплуатации должны соответствовать требованиям описанным ниже. При недостаточной влажности должен использоваться увлажнитель воздуха. Не рекомендуется использовать изоляционные материалы, способствующие возникновению электростатического заряда. Полупроводниковые устройства должны транспортироваться и храниться в антистатических контейнерах или таре из электропроводящего материала. Все измерительные приборы и тестовое оборудование, включая рабочее место, должны быть заземлены. Оператор должен быть заземлен через специальный браслет. Не допускается прикосновение незащищенными руками к полупроводниковым устройствам, а так же к печатной плате с установленными на ней полупроводниковыми устройствами.

### 2. Неиспользуемые входные выводы КМОП устройств

Примечание:

В случае если входной вывод КМОП устройства остается неподключенным, на нем могут наводиться шумовые сигналы, которые могут стать причиной сбоев. Входные сигналы КМОП устройств должны быть жестко зафиксированы в состоянии высокого или низкого логического уровня при помощи соответствующих "подтягивающих" резисторов. Каждый неиспользуемый вход должен быть через соответствующее сопротивление подключен к напряжению питания или общему проводу. Все подключения неиспользованных выводов должны производиться в соответствии с рекомендациями, приведенными в документации на конкретное устройство.

### 3. Состояние МОП устройств до инициализации

Примечание:

Включение питания однозначно не определяет начальное состояние МОП устройства. Кроме того, технология производства также не определяет начального состояния устройства. Даже устройства, имеющие узлы начального сброса, непосредственно сразу после включения не являются инициализированными. Таким образом, включение питания не гарантирует какие-либо уровни на выводах устройства, состоянии портов ввода/вывода, или состоянии внутренних регистров. Устройство является неинициализированным до тех пор пока не получен сигнал сброса. В связи с этим, для устройств, имеющих вход сброса, соответствующий сигнал сброса должен быть сформирован немедленно после включения напряжения питания.

Windows и Windows NT являются зарегистрированными торговыми марками компании Microsoft Corporation в Соединенных Штатах и/или других странах.

PC/AT является торговой маркой компании International Business Machines Corporation.

HP9000 серии 700 и HP-UX являются торговыми марками Hewlett-Packard Company.

SPARCstation является торговой маркой компании SPARC International, Inc.

Solaris и SunOS являются торговыми марками компании Sun Microsystems, Inc.

SuperFlash® является зарегистрированной торговой маркой компании Silicon Storage Technology, Inc. в Соединенных Штатах и других странах.

**Внимание: В микроконтроллерах подгруппы 78K0S/KA1+ используется технология SuperFlash®, являющаяся интеллектуальной собственностью Silicon Storage Technology, inc.**

- **Информация, приведенная в данном документе, соответствует 13.02.2006 и может быть изменена без уведомления. Для получения последней информации обращайтесь к более поздним публикациям информационных материалов NEC.**
- Ни какая часть этого документа не может быть скопирована или воспроизведена в какой-либо форме без предварительного письменного согласования с Элтех. Элтех не несет ответственности за опечатки, которые могут быть найдены в данном документе.
- NEC и Элтех не несут ответственности за нарушение патентов, авторских прав или каких-либо других видов интеллектуальной собственности третьих сторон, которые могут возникнуть при использовании полупроводниковых приборов NEC, упомянутых в данном документе, или какой-либо иной ответственности при использовании данной продукции. Данный документ не предоставляет никаких лицензий прямых или косвенных, а также не дает никаких прав на интеллектуальную собственность NEC или других фирм.
- Приведенные в данном документе принципиальные схемы, фрагменты программных кодов и связанная с ними информация предназначены для демонстрации свойств полупроводниковых устройств и примеров их применения. Ответственность за применение комбинаций приведенных принципиальных схем, программных кодов и другой информации в приложениях пользователя, ложится на разработчика. NEC и Элтех не несут ответственности за какие-либо убытки пользователя или третьих сторон связанные с использованием этих схем, программных кодов и другой информации.
- Несмотря на то, что NEC пытается постоянно повысить качество, надежность и безопасность своей полупроводниковой продукции, потребитель соглашается с тем, что могут быть выявлены дефекты, которые не могут быть устранены полностью. Для минимизирования риска нанесения ущерба собственности или здоровью человека (включая смерть), возникших из-за неисправности полупроводниковых устройств NEC, разработчик должен обеспечить необходимые меры безопасности при проектировании устройств такие как: избыточность, огнестойкость, отказоустойчивые функции.
- Полупроводниковые устройства NEC по качеству подразделяются на три класса: “Стандартный”, “Специальный” и “Специфический”. К классу “Специфический” относятся полупроводниковые приборы, разработанные на основе спецификации заказчика “quality assurance program” для специфических приложений. Область применения каждого конкретного полупроводникового устройства зависит от класса качества (см. ниже). Перед использованием какого-либо полупроводникового устройства в своем приложении, пользователь предварительно должен проверить класс качества данного устройства.

“Стандартный”: Компьютеры, офисное оборудование, средства связи, контрольно-измерительное оборудование, аудио и видео аппаратура, домашняя электроника, механические станки, персональное электронное оборудование и промышленные роботы

“Специальный”: Оборудование на транспорте (автомобили, поезда, суда и т.п.), системы управления трафиком, системы предупреждения об опасности, охранное оборудование, системы безопасности, медицинское оборудование (не предназначенное для поддержания жизнедеятельности человека)

“Специфический”: Оборудование для авиационно-космических применений, подводные повторители, системы управления ядерными реакторами, системы поддержания жизнедеятельности, медицинское оборудование для поддержания жизнедеятельности человека и т.п.

NEC обеспечивает “Стандартный” класс качества для всех своих полупроводниковых приборов если иное не обозначено в документации. Если потребитель желает использовать полупроводниковые устройства NEC области не указанной NEC, то ему необходимо связаться с представительством NEC, чтобы получить подтверждение, что NEC готов поддержать это применение.

Примечания:

(1) “NEC” – означает NEC Corporation, а также его филиалы.

(2) “Элтех” – означает ООО “Элтех”.

(3) “полупроводниковые приборы NEC” – означает любые полупроводниковые приборы разработанные или произведенные NEC или для NEC.

## Информация о региональных представительствах

Перед использованием любой продукции NEC в вашем приложении обратитесь к ООО “Элтех” официальному дистрибьютору NEC в России для получения информации о:

- Доступности устройства для заказа
- Порядке заказа устройства
- Сроках поставки
- Технической литературе
- Средствах разработки (отладочные средства, хост-компьютеры, разъемы питания и т.п.)
- Сетевые требования

В ООО “Элтех” Вы также можете получить информацию о торговых марках, зарегистрированных торговых марках, экспортных ограничениях, и информацию о других юридических вопросах которые могут быть специфичны для России.

**[Адрес официального дистрибьютора NEC в России]**

**ООО “ЭЛТЕХ”**

196070, Россия, г. Санкт-Петербург,

ул. Победы, д. 11.

тел.: +7 812 327 9090

факс: +7 812 373 9890

**[Техническая поддержка ООО “Элтех”]**

[nec@eltech.spb.ru](mailto:nec@eltech.spb.ru)

## ПРЕДИСЛОВИЕ

**Читателям** Данное руководство предназначено для желающих изучить микроконтроллеры подгруппы 78K0S/KA1+ и разработчиков приложений на основе данных микроконтроллеров.  
Подгруппа 78K0S/KA1+:  
uPD78F9221  
uPD78F9222

**Цель** Данное руководство дает представление о принципах функционирования микроконтроллеров подгруппы 78K0S/KA1+.

**Структура** Полное руководство пользователя микроконтроллеров подгруппы 78K0S/KA1+ состоит из двух частей: данное руководство и **“Руководство пользователя. Серия 78K/0S. Система команд.”**

### Данное руководство

- Назначение выводов
- Описание структурной схемы
- Прерывания
- Функции периферийных устройств
- Технические характеристики

### Руководство пользователя. Серия 78K/0S. Система команд.

- Принципы функционирования ЦПУ
- Система команд
- Описание команд

### Как пользоваться данным руководством

Подразумевается, что читатель данного руководства обладает базовыми знаниями в области электроники, логических схем и микроконтроллеров.

- Для подробного изучения принципов функционирования микроконтроллеров подгруппы 78K0S/KA1+ → читайте **СОДЕРЖАНИЕ**
- Формат регистров → Наименования разрядов, номера которых заключены в угловые скобки (<>), являются зарезервированными ассемблером(RA78K0S) и описаны переменными используя директиву #pragma sfr Си-компилятора (CC78K0S).
- Для получения подробной информации о регистрах, названия которых известны: → смотрите [ПРИЛОЖЕНИЕ С \(Перечень регистров\)](#).
- Для получения подробной информации о системе команд: → обращайтесь к отдельному документу **Руководство пользователя. Серия 78K/0S. Система команд.**
- Для изучения технических характеристик микроконтроллеров подгруппы 78K0S/KA1+: → смотрите [Глава 20 Электрические характеристики \(целевые значения\)](#).

**Соглашения** Значение данных: старшие разряды указываются слева, младшие справа  
Активный сигнал низкого уровня: xxx (надчеркнутое наименование вывода или сигнала)  
**Внимание:** Информация, требующая особого внимания  
**Замечание:** Дополнительная информация  
Форматы числового представления: двоичный.....xxxx или xxxxВ  
десятичный.....xxxx  
шестнадцатеричный.....xxxxH

## Литература

Документы, указываемые в этой публикации, могут иметь предварительные версии.

### Полное руководство пользователя микроконтроллеров подгруппы 78K0S/KA1+

Название документа	Документ	
	Русский	Английский
Руководство пользователя. Подгруппа 78K0S/KA1+	Данный документ	U16898E
Руководство пользователя. Серия 78K/0S. Система команд.	78K0S User Manual	U11047E

### Программные средства разработчика

Название документа	Документ	
	Русский	Английский
RA78K0S Ассемблер	Операции	U14876E
	Язык	U14877E
	Структура языка	U11623E
CC78K0S C компилятор	Операции	U14871E
	Язык	U14872E
Project Manager Ver. 5.20 or Later (Windows Based)		U16934E

### Аппаратные средства разработчика

Название документа	Документ	
	Русский	Английский
QB-78K0SKX1MINI In-Circuit Emulator		U17272E

### Запись Flash памяти

Название документа	Документ	
	Русский	Английский
PG-FP4 Flash Memory Programmer User's Manual		U15260E
PG-FPL2 Flash Memory Programmer User's Manual		U17307E

### Общая документация

Название документа	Документ	
	Русский	Английский
SEMICONDUCTOR SELECTION GUIDE Products and Packages		X13769X
Semiconductor Device Mount Manual		Примечание 1.
Quality Grades on NEC Semiconductor Devices		C11531E
NEC Semiconductor Device Reliability/Quality Control System		C10983E
Guide to Prevent Damage for Semiconductor Devices by Electrostatic Discharge (ESD)		C11892E

**Примечание 1.** Смотрите документ "Semiconductor Device Mount Manual" на вебсайте (<http://www.necel.com/pkg/en/mount/index.html>).

**Внимание** Документы, перечисленные выше, могут быть изменены без предварительного предупреждения. Перед тем как приступить к разработке устройств, убедитесь, что Вы используете последнюю редакцию.

## СОДЕРЖАНИЕ

Глава 1	Введение .....	11
1.1	Характеристики .....	11
1.2	Область применения .....	11
1.3	Порядок оформления заказов .....	12
1.4	Конфигурация расположения выводов .....	13
1.5	Микроконтроллеры серии 78K0S/Kx1+ .....	14
1.6	Блок схема .....	15
1.7	Функциональная схема .....	16
Глава 2	Контактные выводы .....	17
2.1	Назначение выводов .....	17
2.2	Функции выводов .....	19
2.2.1	P20 – P23 (Порт 2) .....	19
2.2.2	P30, P31 и P34 (Порт 3) .....	19
2.2.3	P40 – P45 (Порт 4) .....	20
2.2.4	P121 – P123 (Порт 12) .....	20
2.2.5	P130 (Порт 13) .....	20
2.2.6	<b>RESET</b> .....	20
2.2.7	X1 и X2 .....	20
2.2.8	AV <sub>REF</sub> .....	21
2.2.9	V <sub>DD</sub> .....	21
2.2.10	V <sub>SS</sub> .....	21
2.3	Схемотехника портов ввода/вывода и рекомендации по подключению неиспользуемых выводов .....	21
Глава 3	Архитектура ЦПУ .....	23
3.1	Адресное пространство памяти .....	23
3.1.1	Внутренняя память программ .....	25
3.1.2	Внутренняя память данных .....	25
3.1.3	Регистры специального назначения .....	25
3.1.4	Адресация памяти данных .....	26
3.2	Регистры .....	28
3.2.1	Регистры управления .....	28
3.2.2	Регистры общего назначения .....	30
3.2.3	Регистры специального назначения .....	31
3.3	Адресация команд .....	34
3.3.1	Относительная адресация .....	34
3.3.2	Прямая адресация .....	35
3.3.3	Косвенная табличная адресация .....	35
3.3.4	Регистровая адресация .....	36
3.4	Адресация операндов .....	36
3.4.1	Прямая адресация .....	36
3.4.2	Короткая прямая адресация .....	37
3.4.3	Адресация регистров специального назначения (SFR) .....	38
3.4.4	Регистровая адресация .....	39
3.4.5	Косвенная регистровая адресация .....	39
3.4.6	Базовая адресация .....	40
3.4.7	Стековая адресация .....	40
Глава 4	Порты ввода/вывода .....	41
4.1	Функции портов ввода/вывода .....	41
4.2	Конфигурация портов .....	43
4.2.1	Порт 2 .....	43
4.2.2	Порт 3 .....	44
4.2.3	Порт 4 .....	46
4.2.4	Порт 12 .....	49
4.2.5	Порт 13 .....	51
4.3	Регистры управления портов ввода/вывода .....	52

4.4	Функционирование портов ввода/вывода.....	56
4.4.1	Запись данных в порт ввода/вывода .....	56
4.4.2	Чтение данных из порта ввода/вывода .....	56
4.4.3	Операции с портом ввода/вывода .....	56
<b>Глава 5</b>	<b>Генераторы опорной частоты.....</b>	<b>57</b>
5.1	Функциональное назначение генераторов опорной частоты.....	57
5.1.1	Системный генератор опорной частоты .....	57
5.1.2	Опорный генератор интервального таймера .....	57
5.2	Конфигурация генераторов опорной частоты.....	58
5.3	Регистры управления тактовыми генераторами .....	60
5.4	Система генераторов опорной частоты .....	63
5.4.1	Высокоскоростной кольцевой генератор.....	63
5.4.2	Кварцевый/керамический генератор.....	63
5.4.3	Внешний опорный генератор .....	65
5.4.4	Предделитель .....	65
5.5	Опорный тактовый генератор процессорного ядра .....	66
5.6	Тактирование периферийных устройств .....	69
<b>Глава 6</b>	<b>16-разрядный таймер/счетчик 00.....</b>	<b>72</b>
6.1	16-разрядный таймер/счетчик 00 .....	72
6.2	Конфигурация 16-разрядного таймера/счетчика 00.....	72
6.3	Регистры управления 16-разрядного таймера/счетчика 00.....	77
6.4	Режимы работы 16-разрядного таймера/счетчика 00.....	82
6.4.1	Работа в режиме интервального таймера .....	82
6.4.2	Работа в режиме счетчика внешних событий .....	84
6.4.3	Измерение длительности импульсов .....	85
6.4.4	Генератор меандра.....	92
6.4.5	Генератор PPG сигнала .....	94
6.4.6	Генератор одиночного импульса.....	96
6.5	Особенности 16-разрядного таймера/счетчика 00.....	100
<b>Глава 7</b>	<b>8-разрядный таймер 80.....</b>	<b>105</b>
7.1	8-разрядный таймер 80.....	105
7.2	Конфигурация 8-разрядного таймера 80.....	105
7.3	Регистр управления 8-разрядного таймера 80.....	106
7.4	Режим работы 8-разрядного таймера 80.....	108
7.4.1	Работа в режиме интервального таймера .....	108
7.5	Особенности 8-разрядного таймера 80.....	110
<b>Глава 8</b>	<b>8-разрядный таймер H1.....</b>	<b>111</b>
8.1	8-разрядный таймер H1.....	111
8.2	Конфигурация 8-разрядного таймера H1 .....	111
8.3	Регистры управления 8-разрядного таймера H1 .....	114
8.4	Режимы работы 8-разрядного таймера H1 .....	115
8.4.1	Работа в режиме интервального таймера/генератора меандра.....	115
8.4.2	Работа таймера H1 в режиме ШИМ .....	117
<b>Глава 9</b>	<b>Сторожевой таймер .....</b>	<b>123</b>
9.1	Сторожевой таймер .....	123
9.2	Конфигурация сторожевого таймера .....	124
9.3	Регистры управления сторожевого таймера.....	125
9.4	Режимы работы сторожевого таймера.....	126
9.4.1	Работа сторожевого таймера в случае когда “низкоскоростной кольцевой генератор не может быть остановлен”.....	126
9.4.2	Работа сторожевого таймера в режиме “низкоскоростной кольцевой генератор может быть остановлен программно” .....	128



9.4.3	Работа сторожевого таймера в режиме STOP (в OPTION-байте выбран режим “низкоскоростной кольцевой генератор может быть остановлен программно”) .....	130
9.4.4	Работа сторожевого таймера в режиме HALT (в OPTION-байте выбран режим “низкоскоростной кольцевой генератор может быть остановлен программно”) .....	132
<b>Глава 10</b>	<b>Аналого-цифровой преобразователь (АЦП) .....</b>	<b>133</b>
10.1	АЦП .....	133
10.2	Конфигурация АЦП .....	136
10.3	Регистры АЦП .....	137
10.4	Режимы работы АЦП .....	140
10.4.1	Основной режим работы АЦП .....	140
10.4.2	Входное напряжение и результаты преобразования .....	142
10.4.3	Режим работы АЦП .....	143
10.5	Таблица характеристик АЦП .....	144
10.6	Особенности АЦП .....	146
<b>Глава 11</b>	<b>Последовательный интерфейс UART6 .....</b>	<b>150</b>
11.1	Последовательный интерфейс UART6 .....	150
11.2	Конфигурация последовательного интерфейса UART6 .....	154
11.3	Регистры управления последовательного интерфейса UART6 .....	157
11.4	Работа последовательного интерфейса UART6 .....	164
11.4.1	Режим остановки последовательного интерфейса .....	164
11.4.2	Режим асинхронного последовательного интерфейса (UART) .....	165
11.4.3	Генератор скорости передачи данных (бодрейт-генератор) .....	176
<b>Глава 12</b>	<b>Прерывания .....</b>	<b>181</b>
12.1	Типы прерываний .....	181
12.2	Конфигурация и источники прерываний .....	182
12.3	Регистры управления прерываниями .....	184
12.4	Обработка прерываний .....	186
12.4.1	Подтверждение запроса маскируемого прерывания .....	186
12.4.2	Вложенная обработка прерываний .....	189
12.4.3	Задержка запроса прерывания .....	190
<b>Глава 13</b>	<b>Режимы STANDBY .....</b>	<b>191</b>
13.1	Режимы STANDBY и их конфигурация .....	191
13.1.1	Режимы STANDBY .....	191
13.1.2	Регистры, используемые во время режимов STANDBY .....	192
13.2	Работа в режимах STANDBY .....	193
13.2.1	Режим HALT .....	193
13.2.2	Режим STOP .....	196
<b>Глава 14</b>	<b>Сброс микроконтроллера .....</b>	<b>200</b>
14.1	Регистр флагов узла сброса .....	207
<b>Глава 15</b>	<b>Схема сброса при включении питания (Power-on-clear – POC) .....</b>	<b>208</b>
15.1	Функции схемы сброса при включении питания .....	208
15.2	Конфигурация схемы сброса при включении питания .....	208
15.3	Работа схемы сброса при включении питания .....	209
15.4	Особенности работы схемы сброса при включении питания .....	210
<b>Глава 16</b>	<b>Детектор снижения напряжения питания .....</b>	<b>212</b>
16.1	Функции детектора снижения напряжения питания .....	212
16.2	Конфигурация детектора снижения напряжения питания .....	212
16.3	Регистры управления детектора снижения напряжения питания .....	213
16.4	Работа детектора снижения напряжения питания .....	215
16.5	Особенности работы детектора снижения напряжения питания .....	218
<b>Глава 17</b>	<b>OPTION-байт .....</b>	<b>221</b>

17.1	Назначение OPTION-байта.....	221
17.2	Формат OPTION-байта.....	221
<b>Глава 18</b>	<b>FLASH-память .....</b>	<b>224</b>
18.1	Характеристики FLASH-памяти .....	224
18.2	Конфигурация FLASH-памяти .....	225
18.3	Основные принципы.....	226
18.4	Программирование при помощи FLASH-программатора .....	227
18.5	Средства программирования .....	228
18.6	Соединение выводов на целевой плате .....	230
18.6.1	Выводы X1 и X2.....	230
18.6.2	Вывод RESET .....	231
18.6.3	Выводы портов.....	232
18.6.4	Выводы напряжения питания .....	232
18.7	Внутрисхемное и внешнее программирование FLASH-памяти .....	233
18.7.1	Режим программирования FLASH-памяти.....	233
18.7.2	Коммуникационные команды.....	233
18.7.3	Установки защиты .....	234
18.8	Самопрограммирование FLASH-памяти .....	235
18.8.1	Основные принципы самопрограммирования.....	235
18.8.2	Особенности режима самопрограммирования .....	238
18.8.3	Регистры, используемые при самопрограммировании FLASH-памяти.....	238
18.8.4	Пример перехода из обычного режима в режим самопрограммирования.....	244
18.8.5	Пример перехода из режима самопрограммирования в обычный режим .....	247
18.8.6	Пример команды стирания блока в режиме самопрограммирования .....	249
18.8.7	Пример команды проверки чистоты блока в режиме самопрограммирования.....	251
18.8.8	Пример команды записи байта данных в режиме самопрограммирования.....	253
18.8.9	Пример команды внутренней проверки в режиме самопрограммирования.....	255
18.8.10	Пример работы, при котором время выполнения команды может быть минимизировано в режиме самопрограммирования .....	257
18.8.11	Пример работы, при которой время запрещения прерывания может быть минимизировано в режиме самопрограммирования .....	263
<b>Глава 19</b>	<b>Система Команд.....</b>	<b>272</b>
19.1	Операции .....	272
19.1.1	Представление операндов и описание форматов команд.....	272
19.1.2	Соглашения при описании команды .....	272
19.1.3	Описание флагов .....	273
19.2	Система команд .....	273
19.3	Перечень команд процессора сгруппированный по видам адресации.....	277
<b>Глава 20</b>	<b>Электрические характеристики (литера (Т), литера (S), литера (R), литера (A)) .....</b>	<b>279</b>
<b>Глава 21</b>	<b>Электрические характеристики (целевые значения) (литера (Т2)).....</b>	<b>290</b>
<b>Глава 22</b>	<b>Электрические характеристики (целевые значения) (литера (A2)).....</b>	<b>303</b>
<b>Глава 23</b>	<b>Корпус .....</b>	<b>316</b>
<b>Глава 24</b>	<b>Маркировка корпуса .....</b>	<b>317</b>
<b>Глава 25</b>	<b>Рекомендуемые условия пайки .....</b>	<b>318</b>
<b>Приложение А</b>	<b>Средства разработчика .....</b>	<b>320</b>
A.1	Комплект программного обеспечения.....	320
<b>Приложение С</b>	<b>Перечень регистров .....</b>	<b>321</b>
C.1	Перечень регистров (в алфавитном порядке по названию) .....	321
C.2	Перечень регистров (в алфавитном порядке).....	323

# Глава 1 Введение

## 1.1 Характеристики

- Минимальное время выполнения инструкции 0,2 мкс (при тактовой частоте ЦПУ 10 МГц)
- Регистры общего назначения: 8 регистров x 8 бит
- Имеется ОЗУ и Flash-ПЗУ

Устройство \ Память	Память программ (Flash-память)	Внутреннее высокоскоростное ОЗУ
uPD78F9221	2 КБ	128 байт
uPD78F9222	4 КБ	256 байт

- Встроенный узел сброса при включении питания (POC) и детектор снижения напряжения (LVI)
- Встроенный сторожевой таймер (тактовую частоту для работы таймера генерирует внутренний низкоскоростной кольцевой генератор "Ring-OSC")
- Количество портов ввода/вывода: 17
- Таймер: 4 канала
  - 16-разрядный таймер/счетчик событий: 1 канал
  - 8-разрядный таймер: 2 канала
  - Сторожевой таймер: 1 канал
- Последовательный интерфейс: UART (поддержка шины LIN): 1 канал
- АЦП 10-разрядное разрешение: 4 канала
- Напряжение питания ( $V_{DD}$ ) от 2,0 до 5,5 В<sup>1</sup>
- Диапазон рабочих температур:  $T_A$  = от - 40 до 85 °С (Продукты с индексом (T), (S), (R), (A))  
 $T_A$  = от - 40 до 85 °С (Продукты с индексом (T2), (A2))

**Примечание 1.** Уровень рабочего напряжения питания должен находиться в диапазоне от 2,2 В до 5,5 В т.к. узел сброса при включении питания (POC) формирует сигнал сброса при напряжении ( $V_{POC}$ ) меньшем чем 2,1 В  $\pm$  0,1 В.

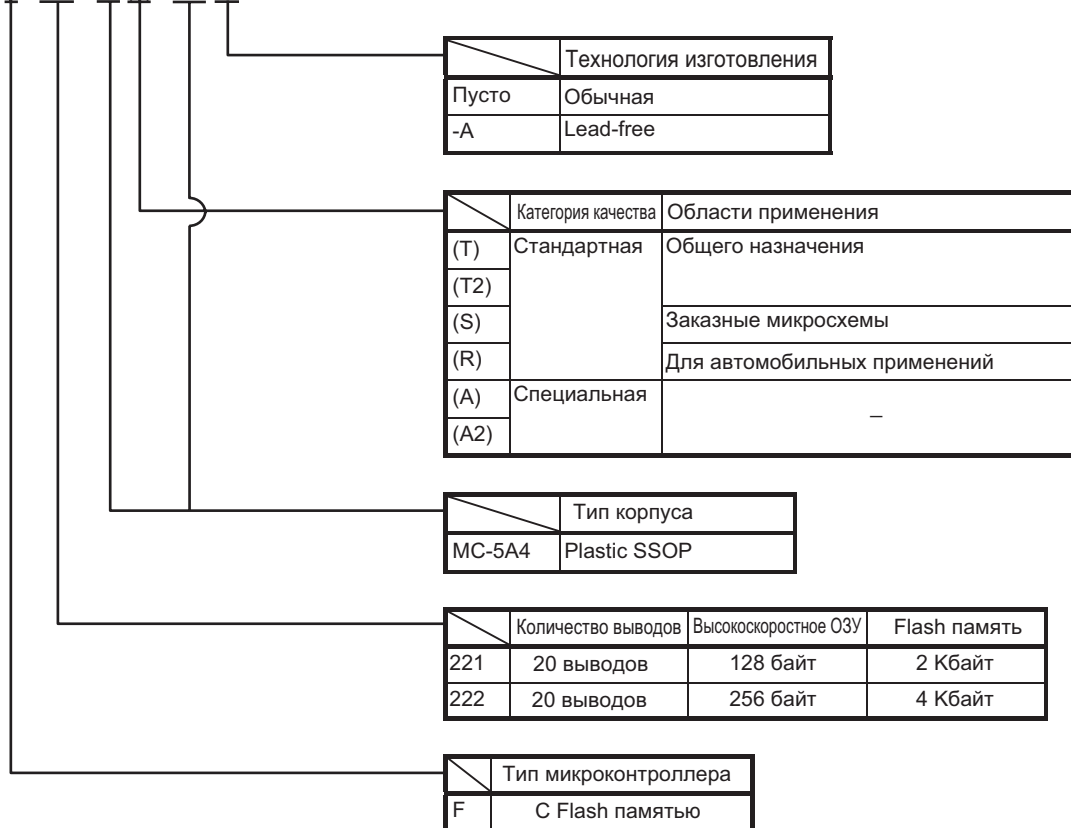
## 1.2 Область применения

- Автомобильная электроника
  - Системы управления бортовой электроникой (привод стеклоподъемника и т.п.)
  - Вспомогательный микроконтроллер системы управления
- Бытовые электроприборы
  - Электрические зубные щетки
  - Электробритвы
- Игрушки
- Промышленное оборудование
  - Датчики, сенсоры, электронные переключатели
  - Системы электропитания

### 1.3 Порядок оформления заказов

Полное наименование (Part Number)

uPD78F9 xxx - xx (x) - xxx -A



Более подробную информацию о категориях качества продуктов NEC Corporation и рекомендациях по применению можно найти в документе "Quality Grades on NEC Semiconductor Devices" (Document No. C11531E).

Перечень наименований микроконтроллеров семейства 78K0/KA1+

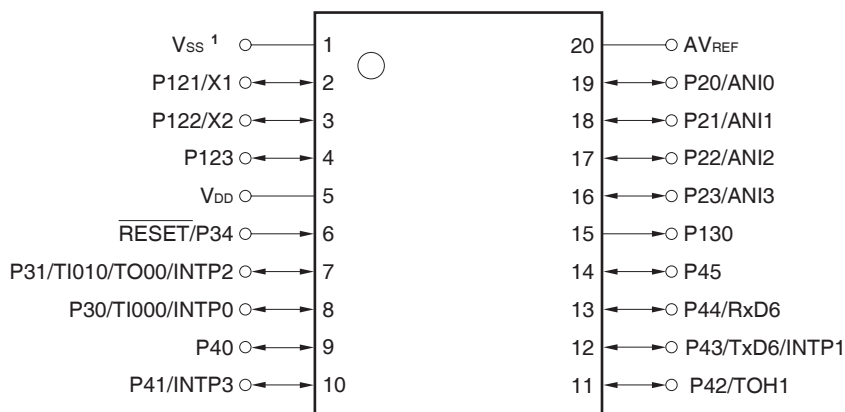
uPD78F9221MC(T)-5A4	uPD78F9222MC(T)-5A4	uPD78F9221MC(T)-5A4-A	uPD78F9222MC(T)-5A4-A
uPD78F9221MC(T2)-5A4 <sup>1</sup>	uPD78F9222MC(T2)-5A4 <sup>1</sup>	uPD78F9221MC(T2)-5A4-A <sup>1</sup>	uPD78F9222MC(T2)-5A4-A <sup>1</sup>
uPD78F9221MC(S)-5A4	uPD78F9222MC(S)-5A4	uPD78F9221MC(S)-5A4-A	uPD78F9222MC(S)-5A4-A
uPD78F9221MC(R)-5A4	uPD78F9222MC(R)-5A4	uPD78F9221MC(R)-5A4-A	uPD78F9222MC(R)-5A4-A
uPD78F9221MC(A)-5A4 <sup>1</sup>	uPD78F9222MC(A)-5A4 <sup>1</sup>	uPD78F9221MC(A)-5A4-A <sup>1</sup>	uPD78F9222MC(A)-5A4-A <sup>1</sup>
uPD78F9221MC(A2)-5A4 <sup>1</sup>	uPD78F9222MC(A2)-5A4 <sup>1</sup>	uPD78F9221MC(A2)-5A4-A <sup>1</sup>	uPD78F9222MC(A2)-5A4-A <sup>1</sup>

**Примечание** 1. В стадии разработки

## 1.4 Конфигурация расположения выводов

Полное наименование	Корпус	Внутреннее ПЗУ
uPD78F9221MC-5A4	SSOP-20 пластик (7,62 мм)	FLASH-память
uPD78F9222MC-5A4	SSOP-20 пластик (7,62 мм)	FLASH-память
uPD78F9221MC-5A4-A	SSOP-20 пластик (7,62 мм)	FLASH-память
uPD78F9222MC-5A4-A	SSOP-20 пластик (7,62 мм)	FLASH-память

**Примечание** Микросхемы uPD78F9221MC-5A4-A и uPD78F9222MC-5A4-A являются продуктами, изготовленными по технологии lead-free.



**Примечание** 1. В микроконтроллерах подгруппы 78K0S/KA1+  $V_{SS}$  выполняет также функцию заземления АЦП. Убедитесь, что сигнал  $V_{SS}$  соединен со стабилизированным потенциалом GND (= 0 В).

ANI0 – ANI3:	Аналоговые входы
$AV_{REF}$ :	Аналоговый вход опорного напряжения
INTP0 – INTP3:	Входы источников внешних прерываний
P20 – P23:	Порт 2
P30, P31, P34:	Порт 3
P40 – P45:	Порт 4
P121 – P123:	Порт 12
P130:	Порт 13
$\overline{RESET}$ :	Сигнал сброса
RxD6:	Прием данных
TI000, TI010:	Вход таймера
TO00, TOH1:	Выход таймера
TxD6:	Передача данных
$V_{DD}$ :	Напряжения питания
$V_{SS}$ :	Общий провод
X1, X2:	Кварцевый резонатор (X1 – вход тактовой частоты)

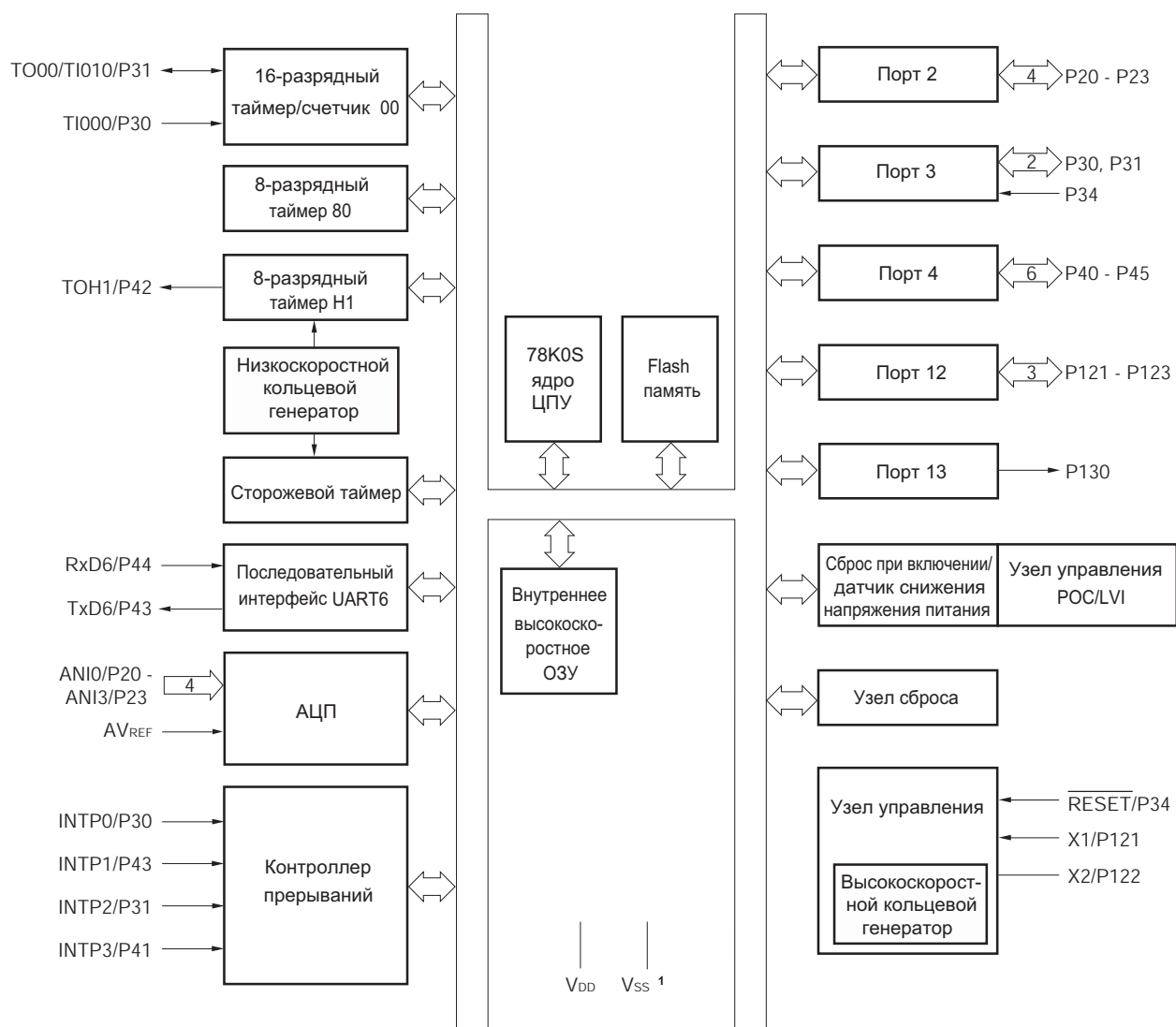
## 1.5 Микроконтроллеры серии 78K0S/Kx1+

Подгруппа		78K0S/KY1+	78K0S/KA1+	78K0S/KB1+
Характеристика				
Количество выводов		16	20	30
Внутренняя память	Flash память	1, 2, 4 КБ	2 КБ	4 КБ
	ОЗУ	128 байт	128 байт	256 байт
Напряжение питания		$V_{DD} = 2,0 - 5,5 \text{ В}^1$		
Минимальное время выполнения команд		0,2 мкс (10 МГц, $V_{DD} = 4,0 - 5,5 \text{ В}$ ) 0,33 мкс (6 МГц, $V_{DD} = 3,0 - 5,5 \text{ В}$ ) 0,4 мкс (5 МГц, $V_{DD} = 2,7 - 5,5 \text{ В}$ ) 1,0 мкс (2 МГц, $V_{DD} = 2,0 - 5,5 \text{ В}$ )		
Тактовая частота		Внутренний высокоскоростной кольцевой генератор (8 МГц (тип.)) Кварцевый/керамический резонатор (1 – 10 МГц) Возможно подключение внешнего генератора через вывод X1 (1 – 10 МГц)		
Тактовая частота для ТМН1 и WDT		Внутренний низкоскоростной кольцевой генератор (240 кГц (тип.))		
Порты	Вход/выход КМОП	13	15	22
	Вход КМОП	1	1	1
	Выход КМОП	–	1	1
Таймер	16-разрядный (ТМ0)	1 канал		
	8-разрядный (ТМН)	1 канал		
	8-разрядный (ТМ8)	–	1 канал	
	WDT	1 канал		
Последовательный интерфейс		–	UART, поддержка шины LIN: 1 канал	
АЦП		10 бит: 4 канала (2,7 – 5,5 В)		
Умножитель (8 x 8 бит)		Нет		Есть
Прерывания	Внешние	2	4	
	Внутренние	5	9	
Сброс	Вывод $\overline{\text{RESET}}$	Есть		
	РОС	$2,1 \text{ В} \pm 0,1 \text{ В}$		
	LVI	Уровень срабатывания выбирается программно		
	WDT	Есть		
Диапазон рабочих температур		Для микроконтроллеров с литерой (R), (S), (T), (A) от -40 до 85 °С. Для микроконтроллеров с литерой (T2), (A2) от -40 до 125 °С		

### Примечание

1. Уровень рабочего напряжения питания должен находиться в диапазоне от 2,2 В до 5,5 В т.к. узел сброса при включении питания (РОС) формирует сигнал сброса при напряжении ( $V_{РОС}$ ) меньшем чем  $2,1 \text{ В} \pm 0,1 \text{ В}$ .

## 1.6 Блок схема



**Примечание** 1. В микроконтроллерах подгруппы 78K0S/KA1+,  $V_{SS}$  выполняет также функцию заземления АЦП. Убедитесь, что сигнал  $V_{SS}$  соединен со стабилизированным потенциалом GND (= 0 В).

## 1.7 Функциональная схема

Характеристика		uPD78F9221	uPD78F9222
Внутренняя память	Flash память	2 КБ	4 КБ
	Высокоскоростное ОЗУ	128 байт	256 байт
Объем памяти		64 КБ	
Тактовая частота входа X1		10 МГц ( $V_{DD} = 2,0 - 5,5 \text{ В}$ )	
Кольцевой генератор тактовой частоты (Ring-OSC)	“Высокоскоростной” (для ядра)	Внутренний высокоскоростной кольцевой генератор: 8 МГц (тип.)	
	“Низкоскоростной” (для ТМН1 и WDT)	Внутренний низкоскоростной кольцевой генератор: 240 кГц (тип.)	
Регистры общего назначения		8 регистров x 8 бит	
Минимальное время выполнения инструкции		0,2 мкс/0,4 мкс/0,8 мкс/1,6 мкс/3,2 мкс (тактовая частота входа X1: $f_x = 10 \text{ МГц}$ )	
Особенности системы команд		<ul style="list-style-type: none"> <li>• 16-разрядные команды</li> <li>• Команды манипуляции с битами (set, reset, test) и т.п.</li> </ul>	
Порт ввода/вывода		Всего: 17 выводов Вход/выход КМОП: 15 выводов Вход КМОП: 1 вывод Выход КМОП: 1 вывод	
Таймер		<ul style="list-style-type: none"> <li>• 16-разрядный таймер/счетчик событий: 1 канал</li> <li>• 8-разрядный таймер (таймер Н1): 1 канал</li> <li>• 8-разрядный таймер (таймер 80): 1 канал</li> <li>• Сторожевой таймер: 1 канал</li> </ul>	
	Выход таймера	2 вывода (PWM: 1 вывод)	
АЦП		4 канала x 10-разрядное разрешение	
Последовательный интерфейс		UART, поддержка шины LIN: 1 канал	
Векторные прерывания	Внешние	4	
	Внутренние	9	
Сброс		<ul style="list-style-type: none"> <li>• Сброс посредством вывода <math>\overline{\text{RESET}}</math></li> <li>• Сброс, генерируемый сторожевым таймером</li> <li>• Сброс при включении питания</li> <li>• Сброс, генерируемый датчиком снижения напряжения</li> </ul>	
Напряжение питания		$V_{DD} = 2,0 - 5,5 \text{ В}^1$	
Диапазон рабочих температур		Для микроконтроллеров с литерой (R), (S), (T), (A) от -40 до 85 °С Для микроконтроллеров с литерой (T2), (A2) от -40 до 125 °С	
Корпус		Пластиковый SSOP-20 (7,62 мм)	

**Примечание** 1. Уровень рабочего напряжения питания должен находиться в диапазоне от 2,2 В до 5,5 В т.к. узел сброса при включении питания (POC) формирует сигнал сброса при напряжении ( $V_{POC}$ ) меньшем чем 2,1 В ± 0,1 В.



# Глава 2 Контактные выводы

## 2.1 Назначение выводов

(1) Сигнальные линии

Наименование вывода	Вход/Выход (I/O)	Функциональное назначение		После сброса	Альтернативные функции вывода
P20 – P23	I/O	Порт 2. 4-разрядный порт ввода/вывода. Может быть поразрядно установлен в режим входа или выхода. Программно может быть подключен встроенный pull-up резистор.		Вход	ANI0 – ANI3
P30	I/O	Порт 3	Может быть поразрядно установлен в режим входа или выхода. Программно может быть подключен встроенный pull-up резистор.	Вход	TI000/INTP0
P31					TI010/TO00/INTP2
P34 <sup>1</sup>	Вход		Только вход	Вход	RESET <sup>1</sup>
P40	I/O	Порт 4. 6-разрядный порт ввода/вывода. Может быть поразрядно установлен в режим входа или выхода. Программно может быть подключен встроенный pull-up резистор.		Вход	–
P41					INTP3
P42					TOH1
P43					TxD6/INTP1
P44					RxD6
P45					–
P121 <sup>1</sup>	I/O	Порт 12. 3-разрядный порт ввода/вывода. Может быть поразрядно установлен в режим входа или выхода. К выводу P123 программно может быть подключен встроенный pull-up резистор.		Вход	X1 <sup>1</sup>
P122 <sup>1</sup>					X2 <sup>1</sup>
P123					–
P130	Выход	Порт 13. 1-разрядный порт вывода		Выход	–

**Примечание 1:** Информацию относительно функции вывода см. в [Главе 17 OPTION-байт](#).

**Внимание** Выводы P121/X1 и P122/X2 во время действия сигнала сброса “подтягиваются” к потенциалу общего провода.

## (2) Сигнальные линии

Наименование вывода	Вход/Выход	Функциональное назначение	После сброса	Альтернативные функции вывода
INTP0	Вход	Входы внешних прерываний. Активирование сигналов может быть программно настроено на одно из следующих событий: переход входа из состояния "1" в состояние "0"; переход входа из состояния "0" в состояние "1"; любое изменение логического состояния входа.	Вход	P30/TI000
INTP1				P43/TxD6
INTP2				P31/TI010/TO00
INTP3				P41
RxD6	Вход	Последовательный вход данных асинхронного последовательного интерфейса	Вход	P44
TxD6	Выход	Последовательный выход данных асинхронного последовательного интерфейса	Выход	P43/INTP1
TI000	Вход	Вход внешней тактовой частоты для 16-разрядного таймера/счетчика 00. Вход защелкивания регистров выборки/сравнения CR000 и CR010 16-разрядного таймера/счетчика 00	Вход	P30/INTP0
TI010				P31/TO00/INTP2
TO00	Выход	Выход 16-разрядного таймера/счетчика 00	Вход	P31/TI010/INTP2
TON1	Выход	Выход 8-разрядного таймера H1	Вход	P42
ANI0 – ANI3	Вход	Аналоговые входы АЦП	Вход	P20 – P23
AV <sub>REF</sub>	–	Опорное напряжение АЦП	–	–
RESET	Вход	Вход сигнала сброса системы	–	P34
X1 <sup>1</sup>	Вход	Подключение кварцевого/керамического резонатора. Вход внешней тактовой частоты	–	P121
X2 <sup>1</sup>	–	Подключение кварцевого/керамического резонатора.	–	P122
V <sub>DD</sub>	–	Напряжение питания	–	–
V <sub>SS</sub>	–	Общий провод	–	–

**Примечание 1:** Информацию относительно функции вывода см. в [Главе 17 OPTION-байт](#).

**Внимание** Выводы P121/X1 и P122/X2 во время действия сигнала сброса "подтягиваются" к потенциалу общего провода.

## 2.2 Функции выводов

### 2.2.1 P20 – P23 (Порт 2)

Выводы P20 – P23 образуют 4-разрядный порт ввода/вывода (Порт 2). Дополнительно данные выводы имеют функцию аналоговых входов АЦП. Установка режимов работы выводов Порт 2 может быть осуществлена независимо друг от друга.

**(1) Режим порта**

Выводы P20 – P23 выполняют функцию 4-разрядного порта ввода/вывода. Каждый вывод данного порта, посредством регистра PM2, может быть независимо установлен в режим входа или выхода. Дополнительно, посредством программирования соответствующих разрядов регистра PU2, к любому выводу Порт 2 может быть подключен pull-up резистор.

**(2) Режим управления**

Выводы P20 – P23 также могут выполнять функцию аналоговых входов встроенного 10-разрядного АЦП. При использовании данных выводов в качестве аналоговых входов необходимо следовать указаниям параграфа [10.6 Особенности АЦП](#).

### 2.2.2 P30, P31 и P34 (Порт 3)

Выводы P30, P31 образуют 2-разрядный порт ввода/вывода (Порт 3). Дополнительно данные выводы выполняют функции входов/выходов сигналов таймера и входа внешнего прерывания.

Вывод P34 может выполнять только функцию входа. Этот вывод также используется как вход сигнала сброса (RESET). После включения питания этот вывод всегда выполняет функцию сброса.

Информацию относительно функции вывода см. в [Главе 17 OPTION-байт](#).

При использовании вывода RESET/P34 в качестве входа P34 присоединяйте pull-up резистор. Режимы работы портов P30 и P31 могут быть установлены независимо друг от друга.

**(1) Режим порта**

Выводы P30 и P31 образуют 2-разрядный порт ввода/вывода. Каждый из них может быть установлен в режим входа или выхода установкой соответствующего разряда регистра режима PM3. Дополнительно, посредством программирования соответствующих разрядов регистра PU3, к данным выводам Порт 3 может быть подключен pull-up резистор. Вывод P34 может быть настроен на работу только в режиме входа.

**(2) Режим управления**

Выводы P30 и P31 дополнительно могут использоваться в качестве входов/выходов сигналов таймера и входов сигналов внешнего прерывания.

**(a) INTP0 и INTP2**

Данные сигнальные линии являются входами внешних прерываний. Активирование сигналов на вышеуказанных линиях может быть программно настроено на одно из следующих событий: переход входа из состояния “1” в состояние “0”; переход входа из состояния “0” в состояние “1”; любое изменение логического состояния входа.

**(b) TI000**

Вход внешней тактовой частоты для 16-разрядного таймера/счетчика 00 или вход защелкивания регистров выборки/сравнения CR000 и CR010 16-разрядного таймера/счетчика 00.

**(c) TI010**

Вход защелкивания регистра выборки/сравнения CR000 16-разрядного таймера/счетчика 00.

**(d) TO00**

Выход 16-разрядного таймера/счетчика 00.

### 2.2.3 P40 – P45 (Порт 4)

Выходы P40 – P45 образуют 6-разрядный порт ввода/вывода (Порт 4). Дополнительно данные выходы выполняют функции выхода сигнала таймера, входов сигналов внешнего прерывания и функции входа/выхода последовательного интерфейса.

Установка режимов работы выводов Порта 4 может быть осуществлена независимо друг от друга.

#### (1) Режим порта

Выходы P40 – P45 выполняют функцию 6-разрядного порта ввода/вывода. Каждый вывод данного порта, посредством регистра PM4, может быть независимо установлен в режим входа или выхода. Дополнительно, посредством программирования соответствующих разрядов регистра PU4, к любому выводу Порта 4 может быть подключен pull-up резистор.

#### (2) Режим управления

Выходы P40 – P45 дополнительно могут использоваться в качестве выхода таймера, входов сигналов внешнего прерывания и входа/выхода последовательного интерфейса.

##### (a) INTP1 – INTP3

Данные сигнальные линии являются входами внешних прерываний. Активирование сигналов прерываний может быть программно настроено на одно из следующих событий: переход входа из состояния “1” в состояние “0”; переход входа из состояния “0” в состояние “1”; любое изменение логического состояния входа.

##### (b) TON1

Выход 8-разрядного таймера H1

##### (c) TxD6

Выход данных асинхронного последовательного интерфейса.

##### (d) RxD6

Вход данных асинхронного последовательного интерфейса.

### 2.2.4 P121 – P123 (Порт 12)

Выходы P121 – P123 образуют 3-разрядный порт ввода/вывода (Порт 12). Каждый вывод данного порта, посредством регистра PM12, может быть независимо установлен в режим входа или выхода. Дополнительно, посредством программирования регистра PU12, к выводу P123 может быть подключен pull-up резистор.

Дополнительно выходы P121 и P122 выполняют функции X1 и X2 соответственно. Информацию относительно функции вывода см. в [Главе 17 OPTION-байт](#).

**Внимание** Выходы P121/X1 и P122/X2 во время действия сигнала сброса “подтягиваются” к потенциалу общего провода.

### 2.2.5 P130 (Порт 13)

P130 является 1-разрядным портом вывода (Порт 13).

### 2.2.6 RESET

Вход сигнала сброса системы активируется низким логическим уровнем. При включении питания этот вывод всегда выполняет функцию сброса независимо от установок OPTION-байта.

### 2.2.7 X1 и X2

Выходы X1 и X2 используются для подсоединения опорного резонатора или внешнего генератора тактовой частоты (подключается к выводу X1). Альтернативными функциями для X1 и X2 являются порты P121 и P122 соответственно. Информацию относительно функции вывода см. в [Главе 17 OPTION-байт](#).

**Внимание** Выходы P121/X1 и P122/X2 во время действия сигнала сброса “подтягиваются” к потенциалу общего провода.

### 2.2.8 $AV_{REF}$

Вход опорного напряжения АЦП. Если АЦП не используется, данный вывод необходимо соединить с  $V_{DD}$ .

### 2.2.9 $V_{DD}$

Вывод напряжения питания.

### 2.2.10 $V_{SS}$

Вывод общего провода.

В микроконтроллерах подгруппы 78K0S/KA1+,  $V_{SS}$  выполняет также функцию заземления АЦП. Убедитесь, что сигнал  $V_{SS}$  соединен со стабилизированным потенциалом GND (= 0 В).

## 2.3 Схемотехника портов ввода/вывода и рекомендации по подключению неиспользуемых выводов.

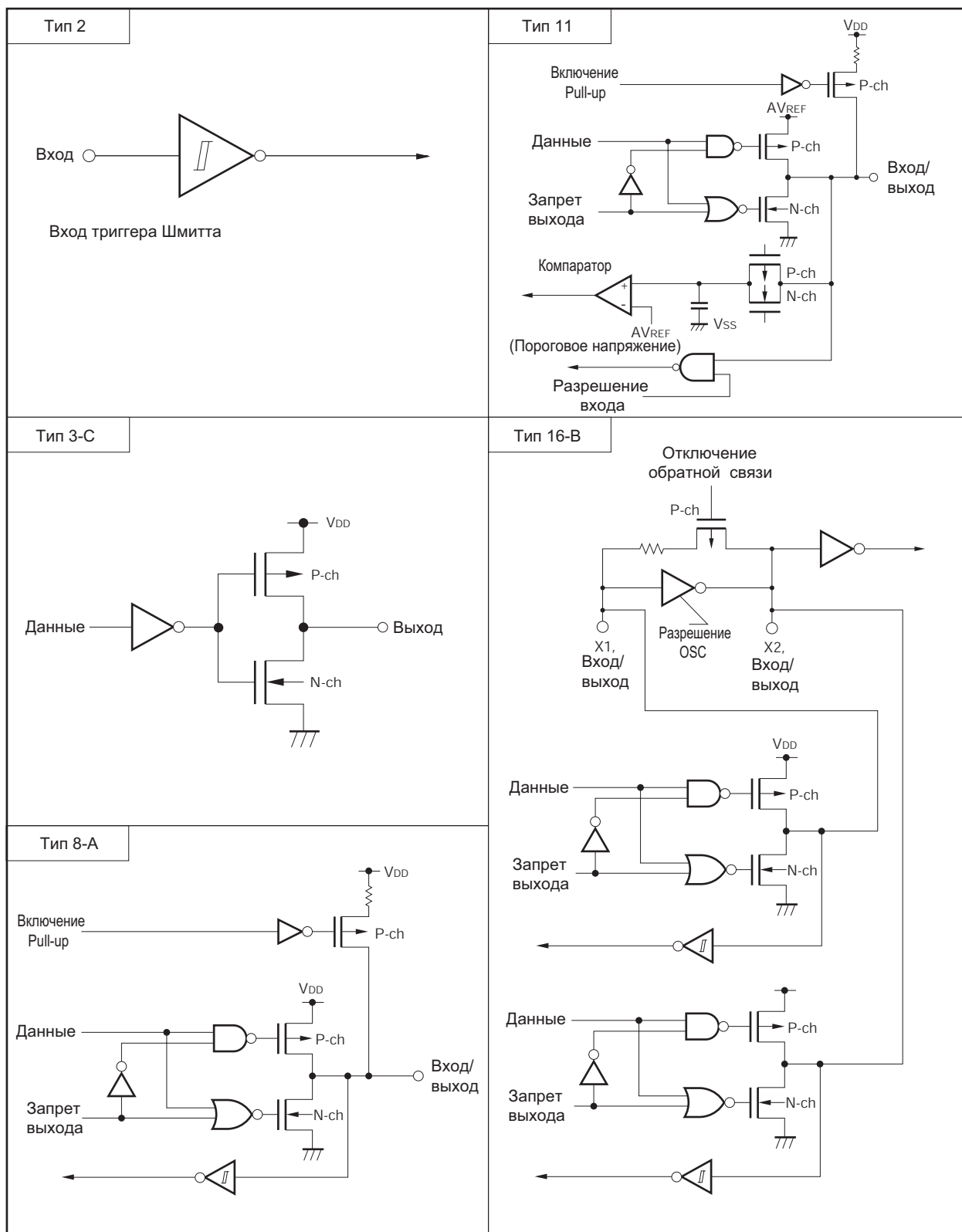
В Таблице 2-1 показаны типы портов микроконтроллера и варианты подключения неиспользуемых выводов.

Схемотехника портов ввода/вывода приведена на Рисунке 2-1.

Таблица 2-1. Типы схем портов и подключение неиспользуемых выводов.

Наименование Вывода	Тип схемы порта	Вход/ Выход (I/O)	Подключение неиспользуемого вывода
P20/ANI0 – P23/ANI3	11	I/O	Вход: Соединить через отдельные сопротивления с $AV_{REF}$ или с $V_{SS}$ . Выход: Оставить открытым.
P30/TI000/INTP0	8-A		Вход: Соединить через отдельные сопротивления с $V_{DD}$ или с $V_{SS}$ . Выход: Оставить открытым.
P31/TI010/TO00/INTP2			
P34/ $\overline{RESET}$	2	Вход	Соединить с $V_{DD}$ через сопротивление
P40	8-A	I/O	Вход: Соединить через отдельные сопротивления с $V_{DD}$ или с $V_{SS}$ . Выход: Оставить открытым.
P41/INTP3			
P42/TOH1			
P43/TxD6/INTP1			
P44/RxD6			
P45	16-B	I/O	Вход: Соединить через отдельные сопротивления с $V_{SS}$ . Выход: Оставить открытым.
P121/X1			
P122/X2			Вход: Соединить через отдельные сопротивления с $V_{DD}$ или с $V_{SS}$ . Выход: Оставить открытым.
P123	8-A		Вход: Соединить через отдельные сопротивления с $V_{DD}$ или с $V_{SS}$ . Выход: Оставить открытым.
P130	3-C	Выход	Оставить открытым.
AVREF	–	Вход	Соединить непосредственно с $V_{DD}$ .

Рисунок 2-1. Схематехника портов микроконтроллеров 78K0S/KA1+.

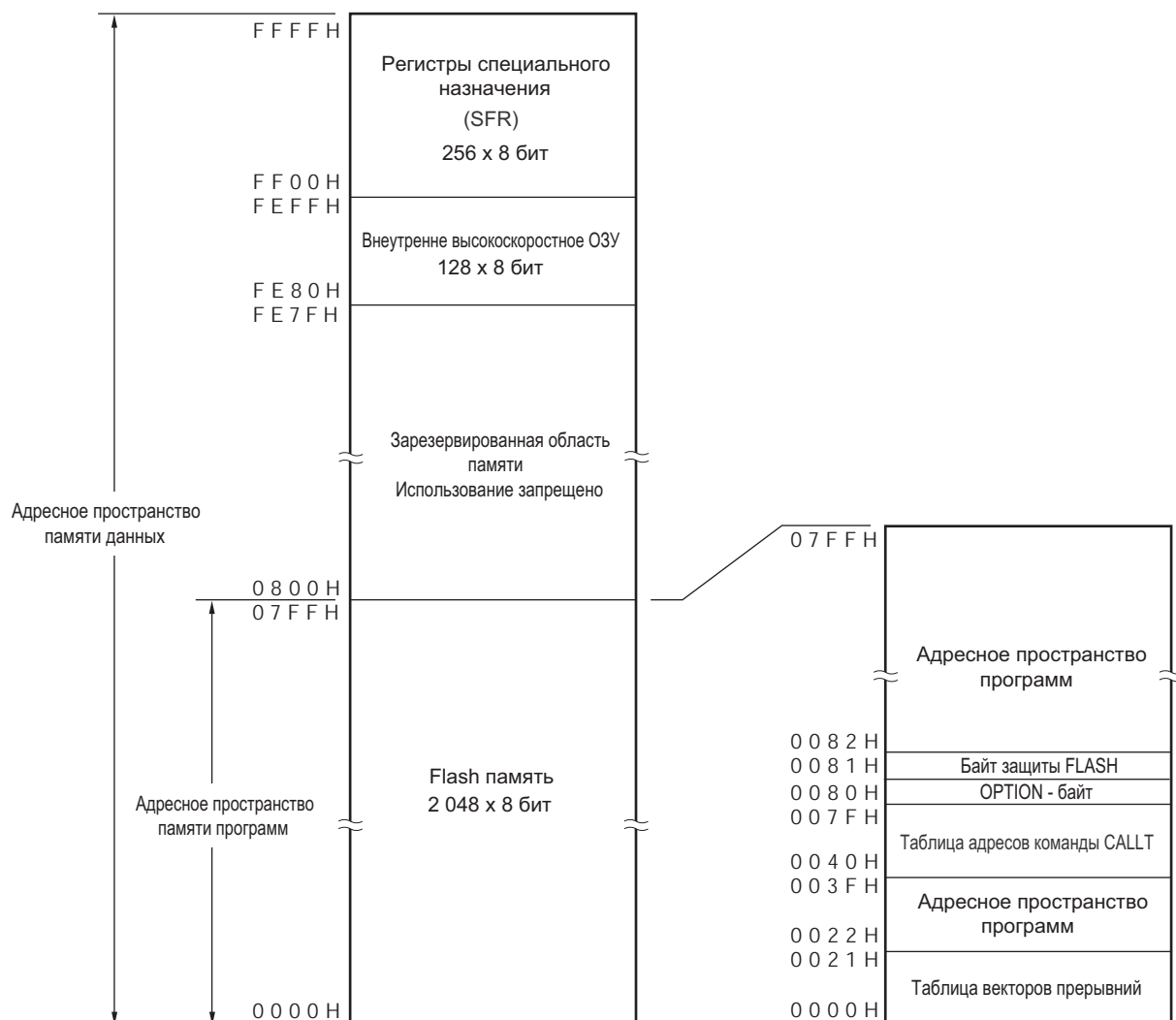


# Глава 3 Архитектура ЦПУ

## 3.1 Адресное пространство памяти

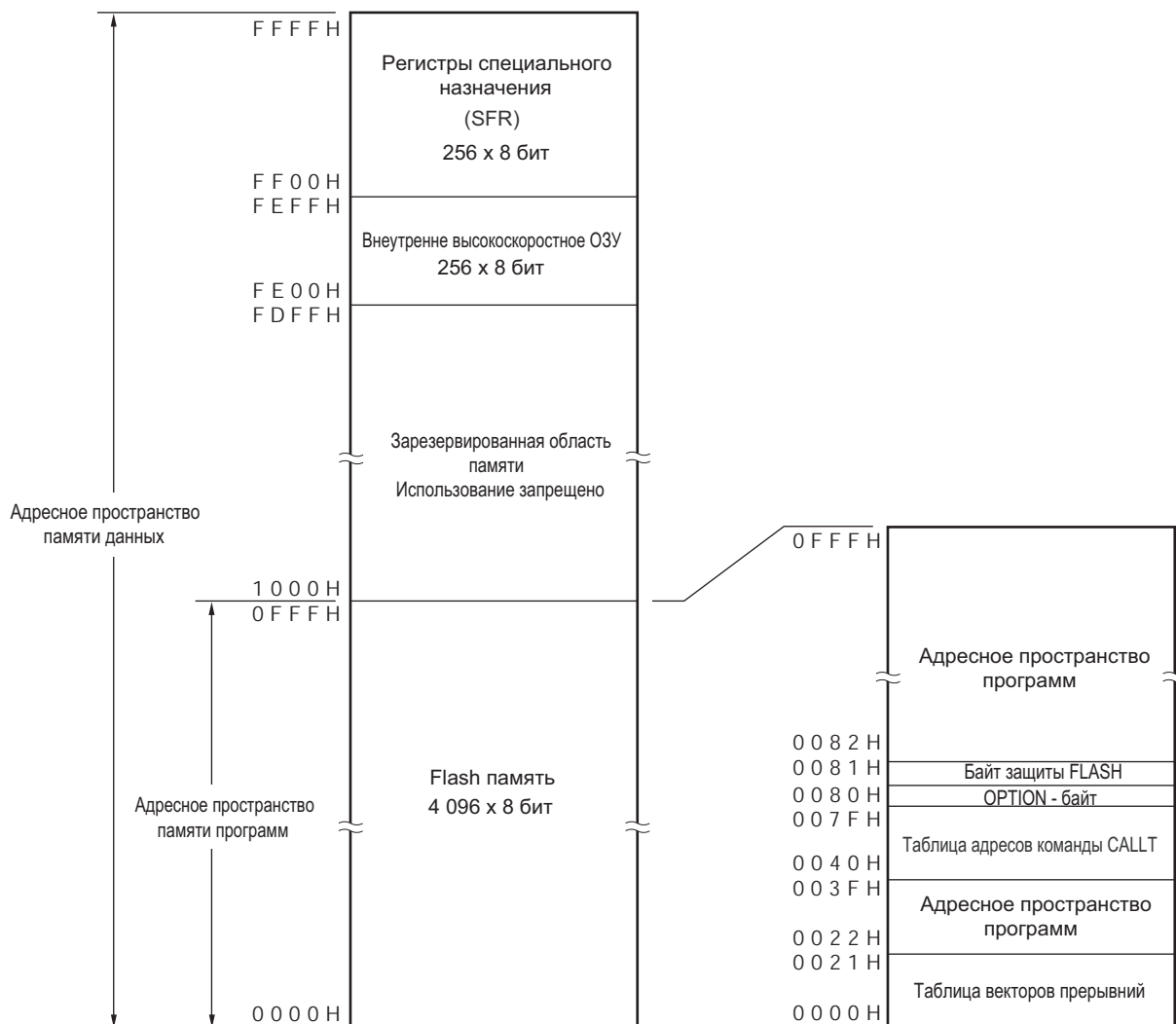
Ядро микроконтроллеров подгруппы 78K0S/KA1+ позволяет адресовать до 64 КБ памяти. Распределение адресного пространства памяти данных микроконтроллеров подгруппы 78K0S/KA1+ показано на Рисунке 3-1 и 3-2.

Рисунок 3-1. Адресное пространство (uPD78F9221)



Примечание: OPTION-байт и Байт защиты FLASH располагаются во FLASH памяти

**Рисунок 3-1. Адресное пространство (uPD78F9222)**



**Примечание:** OPTION-байт и Байт защиты FLASH располагаются во FLASH памяти



### 3.1.1 Внутренняя память программ

Внутренняя память программ предназначена для хранения программного кода и таблиц данных. Обычно эта память адресуется программным счетчиком (PC).

Объем внутренней памяти программ микроконтроллеров подгруппы 78K0S/KA1+ приведен в таблице 3-1.

Таблица 3-1. Объем внутренней памяти программ

Наименование	Внутреннее ПЗУ	
	Структура	Емкость
uPD78F9221	Flash память	2048 x 8 бит
uPD78F9222		4096 x 8 бит

Перечисленные ниже области памяти принадлежат внутренней памяти программ.

#### (1) Таблица векторов прерываний

34 байта, принадлежащие адресному пространству 0000H – 0021H, зарезервированы под таблицу векторов прерываний. Эта область памяти также хранит вектор, по которому будет осуществлен переход после активирования сигнала сброса  $\overline{RESET}$ . Младшие 8 разрядов 16-разрядных адресов перехода хранятся в ячейках памяти с четными адресами, старшие в ячейках с нечетными адресами.

Таблица 3-2. Таблица векторов прерываний.

Адрес вектора	Прерывание	Адрес вектора	Прерывание
0000H	вход RESET	0012H	INTAD
0006H	INTLVI	0016H	INTP2
0008H	INTP0	0018H	INTP3
000AH	INP1	001AH	INTTM80
000CH	INTTMH1	001CH	INTSRE6
000EH	INTTM000	001EH	INTSR6
0010H	INTTM010	0020H	INTST6

**Внимание:** Источника прерывания генерирующего вектор 0014H не существует.

#### (2) Таблица адресов команды CALLT

В адресном пространстве 0040H – 007FH (64 байта – 32 адреса) могут храниться адреса вызова подпрограмм 1-байтовой инструкции CALLT.

#### (3) Область памяти OPTION-байта

OPTION-байт это ячейка памяти расположенная по адресу 0080H. Подробную информацию об OPTION-байте читайте в [ГЛАВЕ 17 OPTION-байт](#).

#### (4) Область памяти байта защиты FLASH-памяти

Байт защита FLASH-памяти это ячейка памяти расположенная по адресу 0081H. Подробную информацию о байте защиты FLASH-памяти читайте в [ГЛАВЕ 18 FLASH-память](#).

### 3.1.2 Внутренняя память данных

Микроконтроллеры uPD78F9221 и uPD78F9222 имеют встроенное высокоскоростное ОЗУ объемом 128 и 256 байт соответственно. Высокоскоростное ОЗУ используется также как память стека.

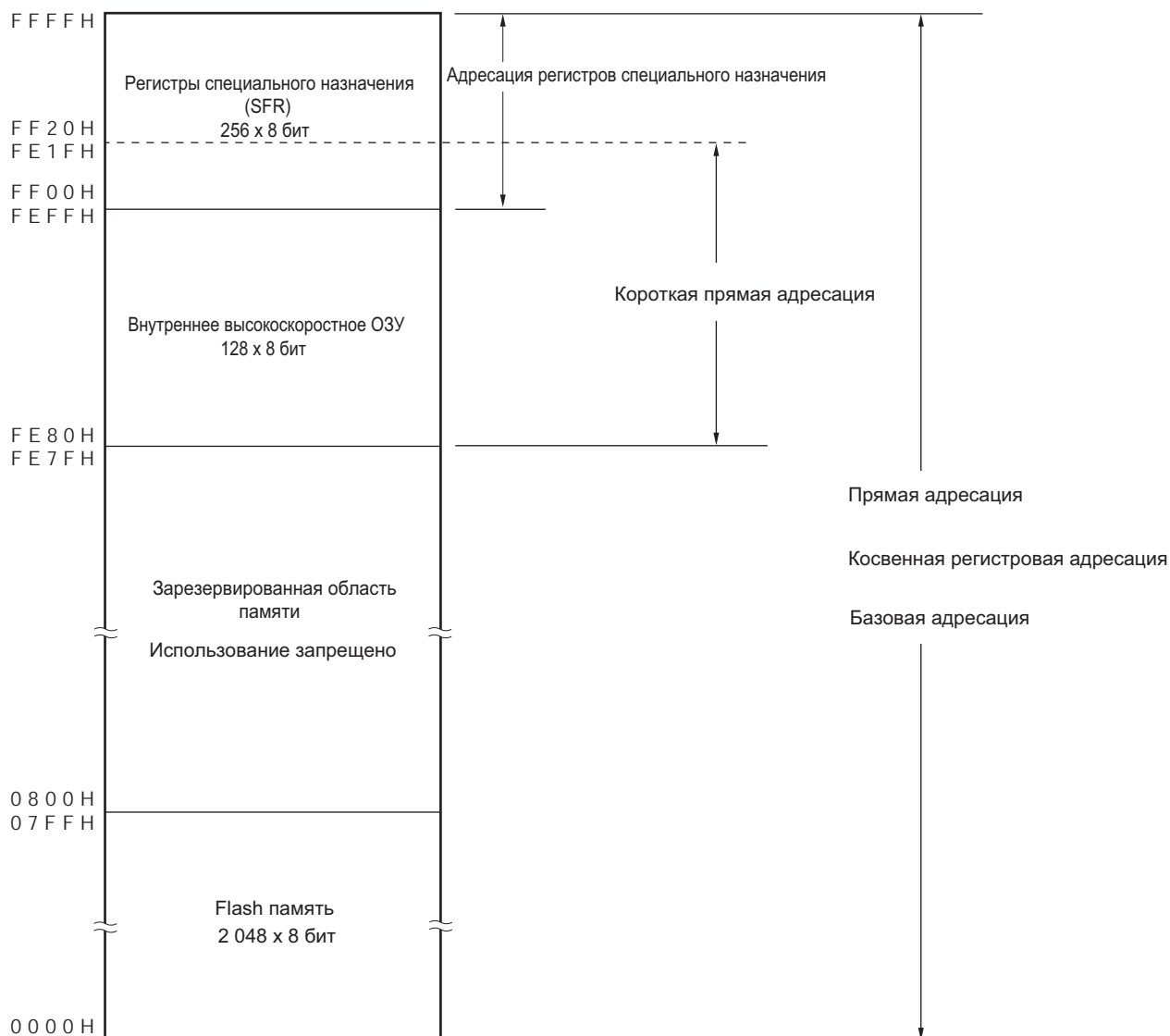
### 3.1.3 Регистры специального назначения

Регистры специального назначения (SFRs – Special-Function Registers), конфигурируют периферийные устройства микроконтроллера и расположены в адресном пространстве FF00H – FFFFH (см. [Таблицу 3-3](#)).

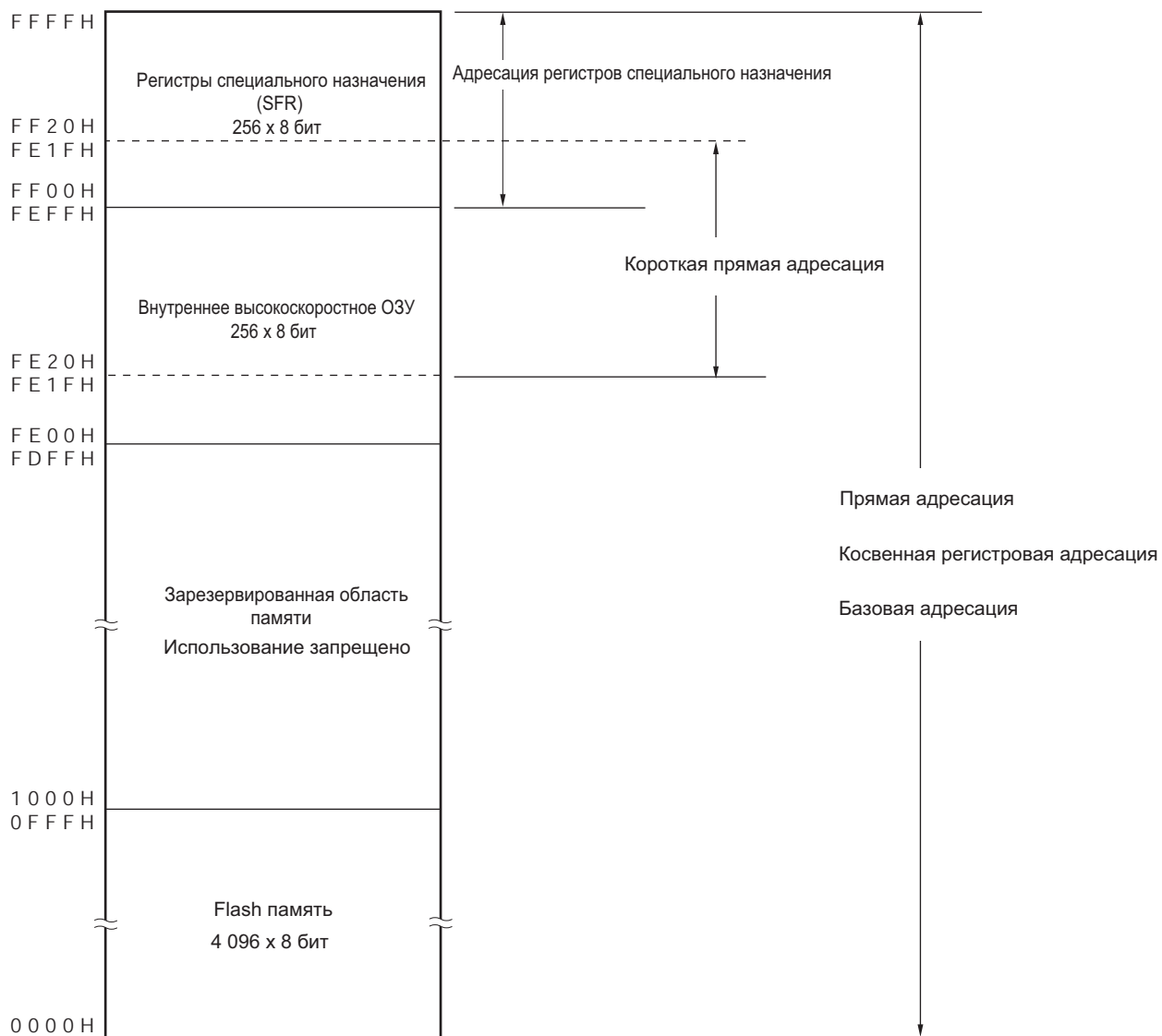
### 3.1.4 Адресация памяти данных

В микроконтроллерах подгруппы 78K0S/KA1+ предусмотрено большое количество способов адресации, что позволяет создавать очень эффективный программный код. К некоторым ячейкам памяти (FE80H – FFFFH или FE00H - FFFFH) доступ может осуществляться различными способами в зависимости от их использования (в качестве примера можно привести регистры специального назначения). На рисунках 3-3 и 3-4 показаны различные режимы адресация памяти.

Рисунок 3-3. Адресация памяти (uPD78F9221)



**Рисунок 3-4. Адресация памяти (uPD78F9222)**



## 3.2 Регистры

Микроконтроллеры подгруппы 78K0S/KA1+ имеют различные виды внутренних регистров, описание регистров приведено ниже.

### 3.2.1 Регистры управления

Регистры управления это специальные регистры, отвечающие за стековую память, последовательность выполнения программы и ее состояние. Регистры управления включают в себя программный счетчик (PC), слово состояния (PSW) и указатель стека (SP).

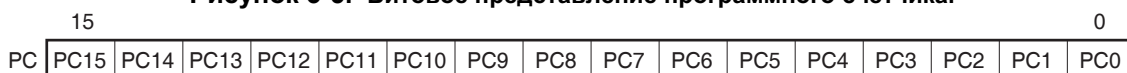
#### (1) Программный счетчик (PC – Program Counter)

Программный счетчик это 16-разрядный регистр, который содержит адрес выполняемой команды.

В нормальном состоянии после выполнения текущей команды PC автоматически увеличивается на величину равную длине выполняемой команды в байтах. После выполнения команды ветвления программный счетчик принимает значение, определяемое командой ветвления.

Когда на вход микроконтроллера подается активный сигнал RESET, программный счетчик принимает значение согласно вектору сброса расположенному в ячейках таблицы векторов 0000H – 0001H.

Рисунок 3-5. Битовое представление программного счетчика.

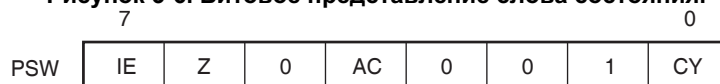


#### (2) Слово состояния (PSW - Program Status Word)

Слово состояния это 8-разрядный регистр. Разряды слова состояния (флаги) могут сбрасываться или устанавливаться выполняемой командой. Содержимое слова состояния автоматически заносится в стек, когда генерируется запрос на прерывание или когда выполнена инструкция PUSH PSW. После выполнения команд RETI и POP PSW слово состояния автоматически восстанавливается значением, извлеченным из стека.

Активный сигнал RESET иницирует PSW значением 02H.

Рисунок 3-6. Битовое представление слова состояния.



##### (a) Флаг разрешения прерывания (IE – Interrupt Enable)

Этот флаг контролирует подтверждение поступающих запросов прерывания.

Когда IE = 0 (состояние DI), все прерывания, кроме немаскируемых запрещены.

Когда IE = 1 (состояние EI), прерывания разрешены. В данном случае подтверждение запросов прерывания контролируется флагами масок для каждого прерывания отдельно.

После выполнения команды DI или подтверждения запроса на прерывание флаг IE сбрасывается (0) и устанавливается в 1 после выполнения команды EI.

##### (b) Флаг признака нуля (Z – Zero)

Когда результатом арифметической или логической операции является нулевое значение, этот флаг устанавливается равным 1; во всех других случаях 0.

##### (c) Флаг вспомогательного переноса (AC – Auxiliary Carry)

Когда в результате арифметической или логической операции происходит перенос из бита 3 или заем в бит 3, тогда значение этого флага устанавливается равным 1; во всех других случаях 0.

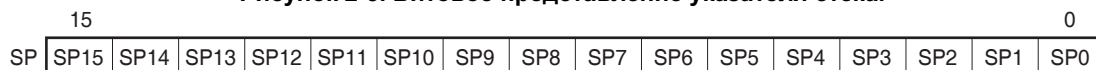
##### (d) Флаг переноса (CY – Carry)

Этот флаг устанавливается при переполнении или в результате заёма, который может возникнуть после операции сложения или вычитания соответственно. Также этот флаг изменяется после операций циклического сдвига битов, и выполняет функцию накопителя во время битовых операций.

#### (3) Указатель стека (SP – Stack Pointer)

Указатель стека это 16-разрядный регистр, который содержит адрес вершины стека. Стек является частью адресного пространства микроконтроллера. В качестве стека может использоваться только встроенное высокоскоростное ОЗУ.

Рисунок 2-3. Битовое представление указателя стека.



Содержимое SP уменьшается перед записью (сохранением) данных в памяти стека и увеличивается после чтения (извлечение) данных из стека. Запись/чтение данных после каждой стековой операции показана на Рисунках 3-8 и 3-9.

**Внимание** После активации сигнала RESET значение указателя стека становится неопределенным, поэтому после сброса и перед выполнением операций со стеком необходимо инициализировать указатель стека.

Рисунок 3-8. Сохранение данных в памяти стека.

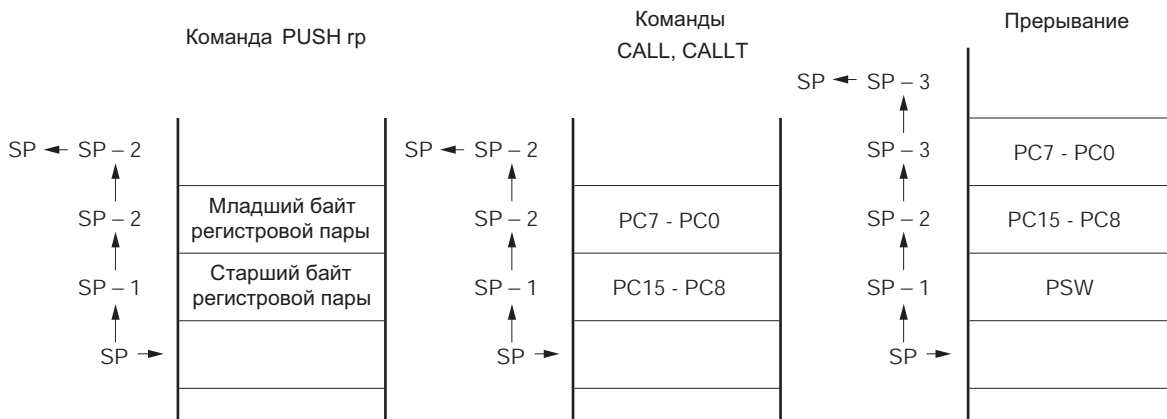
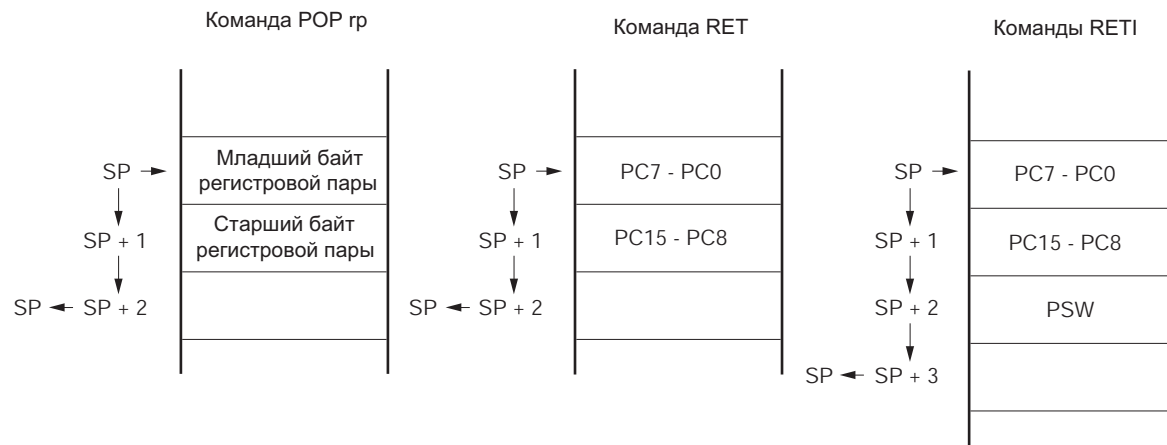


Рисунок 3-9. Восстановление данных из стека.



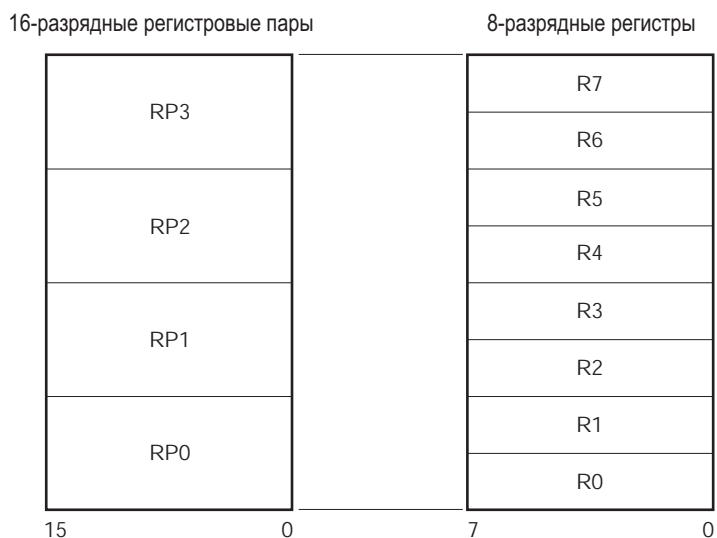
### 3.2.2 Регистры общего назначения

В состав регистров общего назначения входят восемь 8-разрядных регистров (X, A, C, B, E, D, L и H). Каждый регистр можно использовать как самостоятельный 8-разрядный регистр, или в составе 16-разрядной регистровой пары (AX, BC, DE и HL).

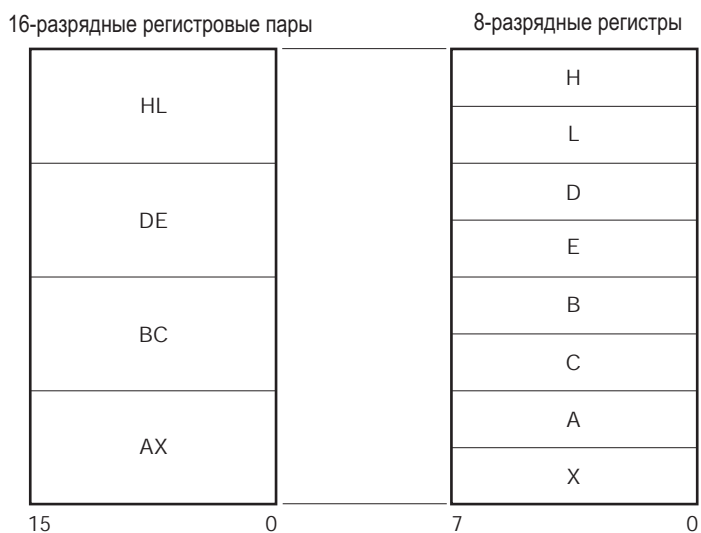
Регистры можно обозначать как функциональными именами (X, A, C, B, E, D, L, H, AX, BC, DE и HL), так и абсолютными (соответственно R0 – R7 и RP0 – RP3).

**Рисунок 3-10. Конфигурация регистров общего назначения.**

(а) Абсолютные наименования регистров



(б) Функциональные наименования регистров



### 3.2.3 Регистры специального назначения

Регистры специального назначения (SFRs – Special Function Registers) имеют аппаратно зафиксированные функции и располагаются в адресном пространстве FF00H – FFFFH (256 байт).

С регистрами специального назначения можно производить операции передачи данных и операции битовых манипуляций точно так же, как и с регистрами общего назначения. Битовые поля каждого регистра специального назначения управляются различными (1-, 8-, 16-битными) командами манипуляции данных, в зависимости от типа регистра.

Битовые поля регистров специального назначения обозначаются следующим образом:

- При 1-битных манипуляциях.  
Битовые поля обозначаются функциональными именами (представленными в виде – sfr.bit), однозначно определяющими бит, с которым будет производиться манипуляция. При подобных манипуляциях также может использоваться адресация.
- При 8-битных манипуляциях.  
Битовые поля обозначаются функциональными именами (представленными в виде – sfr), однозначно определяющими 8-разрядный операнд, с которым будет производиться манипуляция. При подобных манипуляциях также может использоваться адресация.
- При 16-битных манипуляциях.  
Битовые поля обозначаются функциональными именами, однозначно определяющими 16-разрядный операнд. При манипуляциях с указанием непосредственного адреса всегда указывается четный адрес.

В Таблице 3-3 приведен подробный перечень регистров специального назначения. В таблице приведены такие свойства регистров специального назначения, как:

- **Обозначение**  
Обозначения регистров специального назначения, указанные в данном столбце, являются зарезервированными обозначениями ассемблера(RA78K0S) и sfr-переменными описанными в директиве #pragma sfr Си-компилятора(CC78K0S), что позволяет использовать данные обозначения в инструкциях в качестве операндов при работе с ассемблером или отладчиком.
- **Чтение/запись (Чт/Зп)**  
Описывает возможность чтения и (или) записи регистра специального назначения.  
Чт/Зп: Чтение/запись  
Чт: Только чтение  
Зп: Только запись
- **Количество бит, доступных при манипуляциях с SFR**  
Показывает, в виде каких битовых полей (1, 8 и 16) может быть представлен регистр специального назначения при битовых манипуляциях.
- **После сброса**  
Показывает состояние регистра специального назначения после активирования сигнала сброса.

Таблица 3-3. Регистры специального назначения (1/2)

Адрес	Наименование регистра специального назначения	Обозначение	Чтение/ Запись (Чт/Зп)	Количество бит, доступных при ма- нипуляциях с SFR			После сброса	
				1 бит	8 бит	16 бит		
FF02H	Регистр порта 2	P2	Чт/Зп <sup>1</sup>	x	x	–	00H	
FF03H	Регистр порта 3	P3		x	x	–		
FF04H	Регистр порта 4	P4		x	x	–		
FF0CH	Регистр порта 12	P12		x	x	–		
FF0DH	Регистр порта 13	P13		x	x	–		
FF0EH	Регистр сравнения 01 8-разрядного таймера H	CMP01	Чт/Зп	–	x	–		
FF0FH	Регистр сравнения 11 8-разрядного таймера H	CMP11		–	x	–		
FF12H	16-разрядный счетчик/таймер 00	TM00	Чт	–	–	x <sup>2</sup>	0000H	
FF13H								
FF14H	Регистр выборки/сравнения 000 16-разрядного таймера 00	CR000	Чт/Зп	–	–	x <sup>2</sup>	0000H	
FF15H								
FF16H	Регистр выборки/сравнения 010 16-разрядного таймера 00	CR010	Чт/Зп	–	–	x <sup>2</sup>	0000H	
FF17H								
FF18H	10-разрядный регистр результата аналого-цифрового преобразования	ADCR	Чт	–	–	x <sup>2</sup>	Неопределен	
FF19H								
FF1AH	8-разрядный регистр результата аналого-цифрового преобразования	ADCRH		–	x	–		
FF22H	Регистр режима порта 2	PM2	Чт/Зп	x	x	–	FFH	
FF23H	Регистр режима порта 3	PM3		x	x	–		
FF24H	Регистр режима порта 4	PM4		x	x	–		
FF2CH	Регистр режима порта 12	PM12		x	x	–		
FF32H	Регистр включения Pull-up резистора порта 2	PU2		x	x	–	00H	
FF33H	Регистр включения Pull-up резистора порта 3	PU3		x	x	–		
FF34H	Регистр включения Pull-up резистора порта 4	PU4		x	x	–		
FF3CH	Регистр включения Pull-up резистора порта 12	PU12		x	x	–		
FF48H	Регистр режима сторожевого таймера	WDTM			–	x	–	67H
FF49H	Регистр включения сторожевого таймера	WDTE			–	x	–	9AH
FF50H	Регистр режима детектора снижения напряжения питания	LVIM			x	x	–	00H <sup>3</sup>
FF51H	Регистр установки уровня детектора снижения напряжения питания	LVIS			–	x	–	
FF54H	Регистр флагов узла сброса	RESF	Чт	–	x	–	00H <sup>4</sup>	
FF58H	Регистр режима низкоскоростного кольцевого генератора (Low-speed Ring-OSC)	LSRCM	Чт/Зп	x	x	–	00H	
FF60H	Регистр режима 16-разрядного таймера 00	TMC00		x	x	–		
FF61H	Регистр режима предделителя таймера 00	PRM00		x	x	–		
FF62H	Регистр режима выборки/сравнения таймера 00	CRC00		x	x	–		
FF63H	Регистр управления выхода 16-разрядного таймера 00	TOC00		x	x	–		
FF70H	Регистр режима 8-разрядного таймера H	TMHMD1		x	x	–		

**Примечания**

1. Вывод P34 порта 3 может использоваться только как вход.
2. Доступ к 16-разрядному регистру возможен только посредством короткой прямой адресации
3. Имеет место только после сброса посредством LVI.
4. Может отличаться в зависимости от условия сброса



Таблица 3-3. Регистры специального назначения (2/2)

Адрес	Наименование регистра специального назначения	Обозначение	Чтение/ Запись (Чт/Зп)	Количество бит, доступных при ма- нипуляциях с SFR			После сброса
				1 бит	8 бит	16 бит	
FF80H	Регистр режима АЦП	ADM	Чт/Зп	x	x	–	00H
FF81H	Регистр управления аналоговыми входами	ADS		x	x	–	
FF84H	Регистр управления портом 2	PMC2		x	x	–	
FF8CH	Регистр переключения входов	ISC		x	x	–	
FF90H	Регистр режима асинхронного последовательного интерфейса 6	ASIM6		x	x	–	01H
FF92H	Регистр буфера приема интерфейса 6	RXB6		–	x	–	FFH
FF93H	Регистр статуса ошибки приема асинхронного последовательного интерфейса 6	ASIS6	Чт	–	x	–	00H
FF94H	Регистр буфера передачи интерфейса 6	TXB6	Чт/Зп	–	x	–	FFH
FF95H	Регистр статуса передачи асинхронного последовательного интерфейса 6	ASIF6	Чт	–	x	–	00H
FF96H	Регистр выбора базовой тактовой частоты интерфейса 6	CKSR6	Чт/Зп	–	x	–	
FF97H	Регистр выбора скорости передачи (бод-рейта) интерфейса 6	BRGC6		–	x	–	FFH
FF98H	Регистр управления асинхронного последовательного интерфейса 6	ASICL6		x	x	–	16H
FFA0H	Регистр команды защиты FLASH	PFCMD	Зп	–	x	–	Неопределен
FFA1H	Регистр статуса FLASH	PFS	Чт/Зп	x	x	–	00H
FFA2H	Регистр режима программирования FLASH	FLPMC		–	x	–	Неопределен
FFA3H	Регистр команды программирования FLASH	FLCMD		x	x	–	00H
FFA4H	Указатель младшего (L) адреса FLASH	FLAPL		x	x	–	Неопределен
FFA5H	Указатель старшего (H) адреса FLASH	FLAPH		x	x	–	
FFA6H	Регистр сравнения указателя старшего(H) адреса FLASH	FLAPHC		x	x	–	00H
FFA7H	Регистр сравнения указателя младшего(L) адреса FLASH	FLAPLC		x	x	–	
FFA8H	Регистр буфера записи FLASH	FLW		–	x	–	
FFCCH	Регистр режима 8-разрядного таймера 80	TMC80	x	x	–		
FFCDH	8-разрядный регистр сравнения таймера 80	CR80	Зп	–	x	–	Неопределен
FFCEH	8-разрядный счетчик/таймер 80	TM80	Чт	–	x	–	00H
FFE0H	Регистр флагов запроса прерывания 0	IF0	Чт/Зп	x	x	–	
FFE1H	Регистр флагов запроса прерывания 1	IF1		x	x	–	
FFE4H	Регистр флагов маски прерывания 0	MK0		x	x	–	FFH
FFE5H	Регистр флагов маски прерывания 1	MK1		x	x	–	
FFECH	Регистр режима внешнего прерывания 0	INTM0		–	x	–	00H
FFFDH	Регистр режима внешнего прерывания 1	INTM1		–	x	–	
FFF3H	Регистр управления тактовой частотой препроцессора	PPCC		x	x	–	02H
FFF4H	Регистр выбора времени стабилизации частоты	OSTS		–	x	–	Неопределен <sup>1</sup>
FFFBH	Регистр управления тактовой частотой процессора	PCC	x	x	–	02H	

**Примечания**

1. Период стабилизации опорного генератора это время, которое проходит после формирования сигнала сброса определяемого OPTION-байтом. Более подробную информацию смотрите в [ГЛАВЕ 17 OPTION-байт](#).

### 3.3 Адресация команд

Адрес команды определяется содержимым программного счетчика (PC). При выполнении линейного фрагмента программы, после выполнения текущей команды, PC автоматически увеличивается на величину равную длине выполняемой команды в байтах. После выполнения команды условного перехода в зависимости от состояния регистра PSW программный счетчик принимает либо значение непосредственно заданное в команде ветвления, либо устанавливается на адрес, следующий за командой условного перехода (подробную информацию по каждой команде можно найти в **Руководство пользователя. Серия 78K/0S. Система команд**).

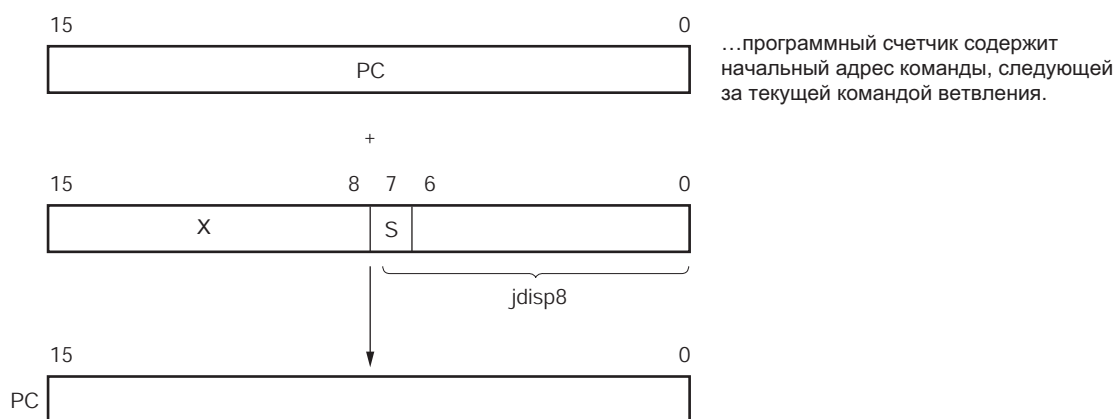
#### 3.3.1 Относительная адресация.

##### [Описание]

При относительной адресации PC принимает значение, полученное в результате суммирования 8-разрядного смещения (jdisp8), непосредственно заданного в теле команды ветвления, и значения адреса первой инструкции следующей за командой ветвления. Смещение, заданное в теле команды, использующей относительное ветвление, может принимать значение в пределах от -128 до +127, при этом знак задается 7-м (знаковым) битом. То есть адреса переходов в команде относительного ветвления, лежат в диапазоне от -128 до +127, относительно следующей за командой ветвления инструкции.

Этот вид адресации используется при выполнении команды безусловного ветвления заданных в виде BR \$addr16 или при выполнении аналогичных команд условного ветвления.

##### [Схематическое представление]



...программный счетчик содержит начальный адрес команды, следующей за текущей командой ветвления.

При S = 0, все биты X равны 0.  
При S = 1, все биты X равны 1.

### 3.3.2 Прямая адресация

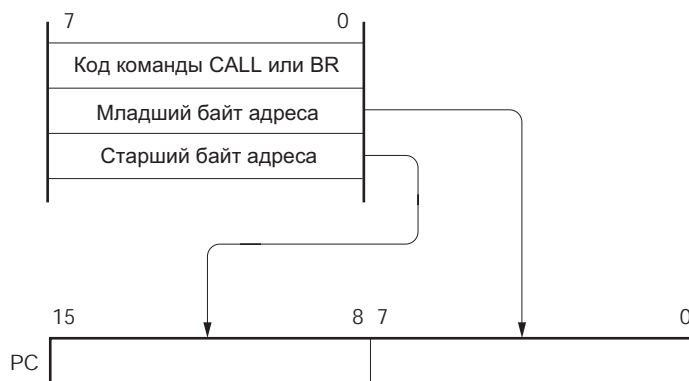
При прямой адресации программный счетчик PC принимает значение, указанное в теле команды, при этом происходит ветвление программы.

Данный вид адресации используется при выполнении команд безусловного перехода или вызова подпрограммы, BR !addr16 и CALL !addr16 соответственно.

Команды CALL !addr16 и BR !addr16 можно использовать для перехода к любому адресу из адресного пространства 0000H – 0FFFFH

#### [Схематическое представление]

В случае выполнения команды CALL !addr16 или BR !addr16.

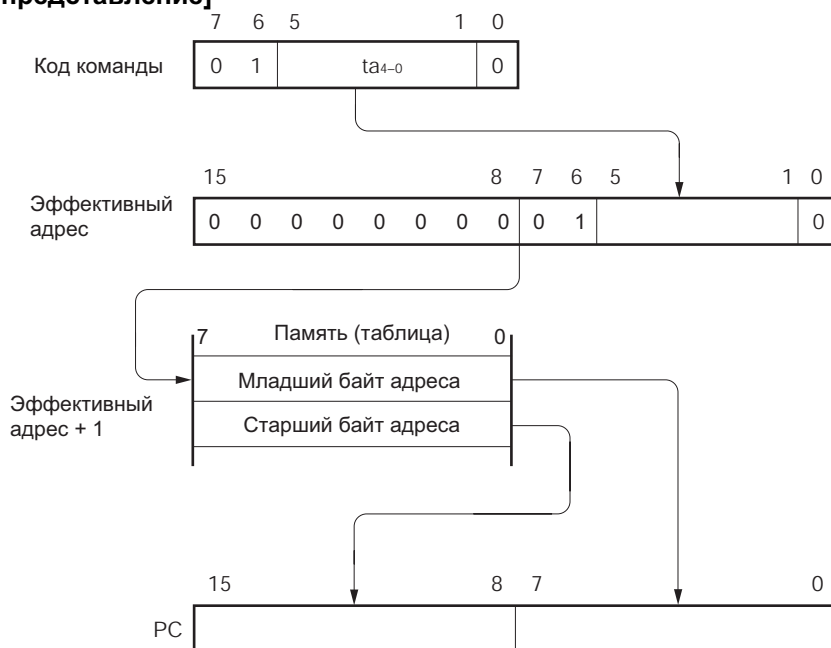


### 3.3.3 Косвенная табличная адресация

При косвенной табличной адресации адрес перехода расположен в специальной таблице, расположенной в адресном пространстве микроконтроллера, при этом адрес ячейки таблицы, в которой хранится адрес перехода, определяется 5-разрядным индексом содержащимся в теле команды. Адрес перехода, считанный из таблицы, записывается в программный счетчик, таким образом, происходит ветвление программы.

Таблицы косвенных переходов используются при выполнении команд вызова подпрограмм CALLT [addr5]. Эта инструкция считывает адрес подпрограммы расположенный в адресном пространстве 40H-7FH и выполняет вызов данной подпрограммы.

#### [Схематическое представление]



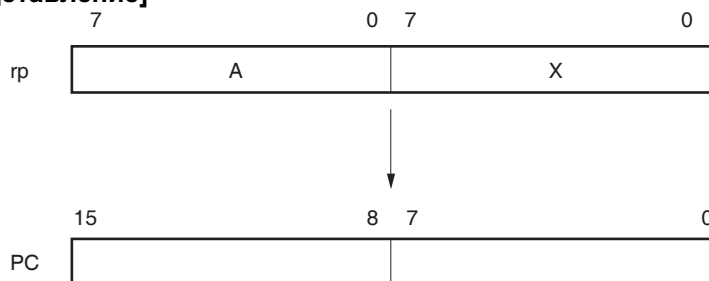
### 3.3.4 Регистровая адресация

#### [Описание]

Содержимое регистровой пары (AX) копируется в программный счетчик (PC) после чего происходит ветвление программы.

Данный вид адресации используется при выполнении команды BR AX.

#### [Схематическое представление]



## 3.4 Адресация операндов

Приведенные ниже методы описывают способы адресации регистров и ячеек памяти, с которыми выполняются манипуляции во время выполнения инструкций процессора.

### 3.4.1 Прямая адресация

#### [Описание]

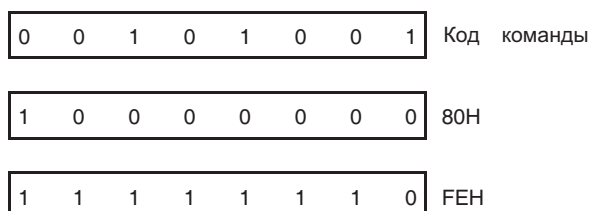
Этот вид доступа использует адрес непосредственно заданный в теле команды для адресации данных, с которыми будут производиться манипуляции.

#### [Формат операнда]

Операнд	Описание
addr16	Метка или непосредственно заданный 16-разрядный адрес

#### [Пример описания]

MOV A, !FE80H; При этом !addr16 соответствует FE80H



#### [Схематическое представление]



### 3.4.2 Короткая прямая адресация

#### [Описание]

Этот вид доступа использует 8-разрядное адресное смещение непосредственно заданное в теле команды для адресации данных, с которыми будут производиться манипуляции. Данный вид доступа применим к 160 байтам области памяти FE80H – FF1FH. В вышеуказанной области памяти располагаются ячейки высокоскоростного ОЗУ (FE80H – FEFFH) и регистры специального назначения (FF00H – FF1FH) для микроконтроллера uPD78F9221, или 256 байтам области памяти FE20H – FF1FH. В вышеуказанной области памяти располагаются ячейки высокоскоростного ОЗУ (FE20H – FEFFH) и регистры специального назначения (FF00H – FF1FH) для микроконтроллера uPD78F9222.

Область памяти регистров SFR к которой применима короткая прямая адресация (FF00H – FF1FH) входит составной частью в адресное пространство, отведенное регистрам SFR. Наиболее часто используемые в программах порты, регистр таймера/счетчика событий, регистр-защелка таймера/счетчика располагаются в вышеуказанной области. Обращение к данным SFR регистрам происходит за минимально возможное время, при этом затраты программного кода также минимальны.

Если при короткой прямой адресации младший байт адреса принадлежит диапазону от 20H до FFH, то разряд 8 эффективного адреса устанавливается равным 0. Если младший байт адреса принадлежит диапазону от 00H до 1FFH, то 8-й разряд эффективного адреса устанавливается равным 1 (смотрите иллюстрацию ниже).

#### [Формат операнда]

Операнд	Описание
Saddr	uPD78F9221: Метка или непосредственно заданный адрес в диапазоне от FE80 до FF1FH uPD78F9222: Метка или непосредственно заданный адрес в диапазоне от FE20 до FF1FH
Saddrp	uPD78F9221: Метка или непосредственно заданное значение в диапазоне от FE80 до FF1FH (только четные адреса) uPD78F9222: Метка или непосредственно заданное значение в диапазоне от FE20 до FF1FH (только четные адреса)

#### [Пример описания]

EQU DATA1 0FE90H ; Метка DATA1 соответствует адресу FE90H,

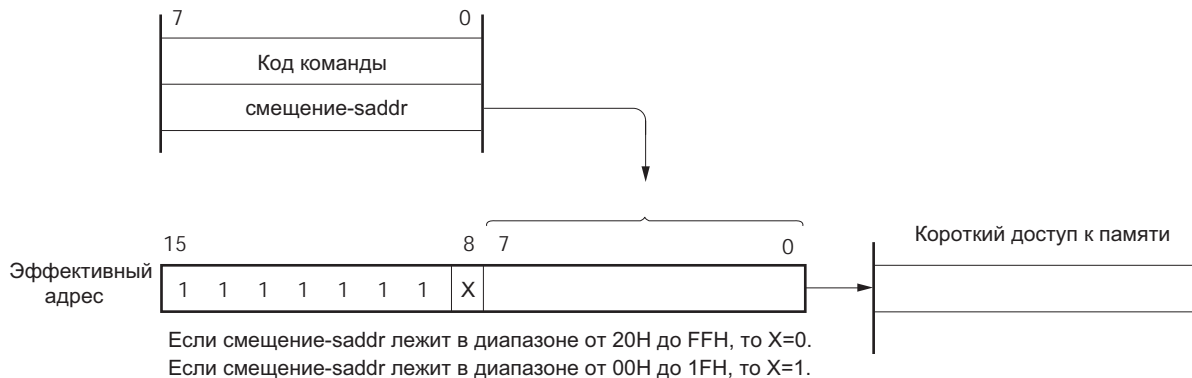
MOV FE90H, #50H ; При этом saddr соответствует FE90H, в команде также указаны данные 50H

1 1 1 1 0 1 0 1 Код команды

1 0 0 1 0 0 0 0 90H (смещение-saddr)

0 1 0 1 0 0 0 0 50H (данные)

#### [Схематическое представление]



### 3.4.3 Адресация регистров специального назначения (SFR)

[Описание]

Этот вид доступа использует 8-разрядное адресное смещение непосредственно заданное в теле команды для адресации регистров специального назначения (SFR).

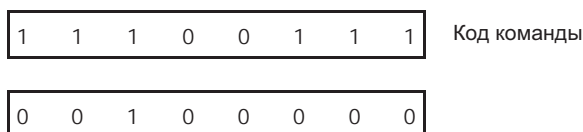
Таким образом, происходит адресация к 256 байтам адресного пространства FF00H – FFFFH. Кроме того, при адресации некоторых регистров SFR (FF00H – FF1FH) может использоваться также короткая прямая адресация.

[Формат операнда]

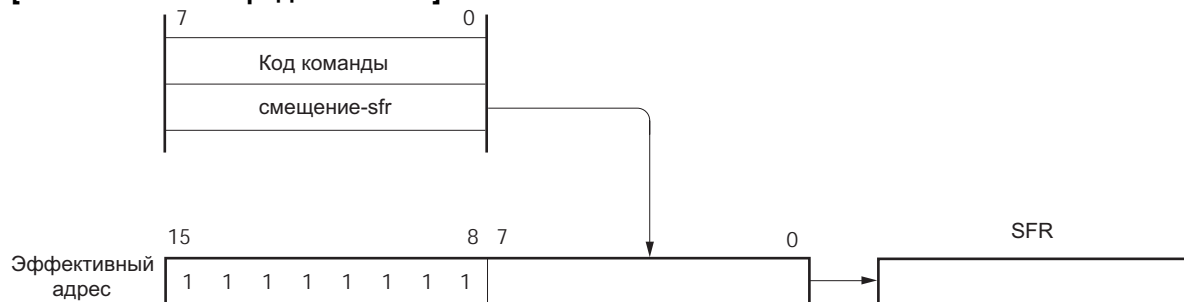
Операнд	Описание
sfr	Функциональное наименование регистра

[Пример описания]

MOV PM0, A; При этом sfr соответствует регистру PM0



[Схематическое представление]



### 3.4.4 Регистровая адресация

#### [Описание]

Этот вид доступа используется для адресации регистров общего назначения (РОН) в качестве операндов. Адресация регистров общего назначения осуществляется путем указания в теле инструкции 3-разрядного кода спецификации РОН.

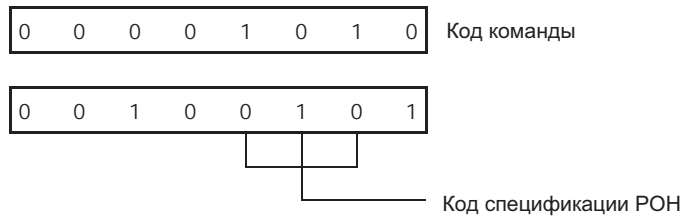
#### [Формат операнда]

Операнд	Описание
r	X, A, C, B, E, D, L, H (8-разрядные регистры)
gp	AX, BC, DE, HL (16-разрядные регистровые пары)

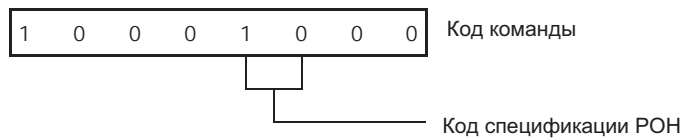
'r' и 'gp' могут быть описаны как абсолютными именами (R0 – R7 и RP0 – RP7), так и функциональными (A, B, C, D, L, H, AX, BC, DE, HL)

#### [Пример описания]

MOV A, C; При этом r соответствует регистру C



INCW DE; При этом gp соответствует регистровой паре DE



### 3.4.5 Косвенная регистровая адресация

#### [Описание]

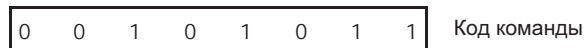
При косвенной регистровой адресации происходит доступ к ячейке памяти, адресуемой регистровой парой, указанной в качестве операнда. В теле инструкции регистровая пара кодируется специальным кодом. При использовании данного вида адресации может быть получен доступ к любой ячейке памяти, входящей в адресное пространство микроконтроллера.

#### [Формат операнда]

Операнд	Описание
–	[DE], [HL]

#### [Пример описания]

MOV A, [DE]; При этом DE осуществляет адресацию ячейки памяти



#### [Схематическое представление]



### 3.4.6 Базовая адресация

#### [Описание]

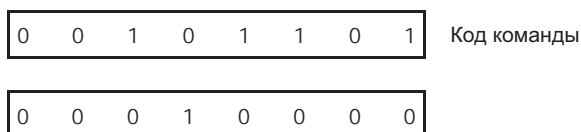
При базовой адресации происходит доступ к ячейке памяти, адрес которой получается в результате сложения 8-разрядного значения непосредственно заданного в команде и содержимого базовой регистровой пары HL. При сложении непосредственно заданное 8-разрядное значение расширяется до положительного 16 разрядного числа. Перенос, который может возникнуть в результате сложения, игнорируется. При использовании данного вида адресации может быть получен доступ к любой ячейке памяти, входящей в адресное пространство микроконтроллера.

#### [Формат операнда]

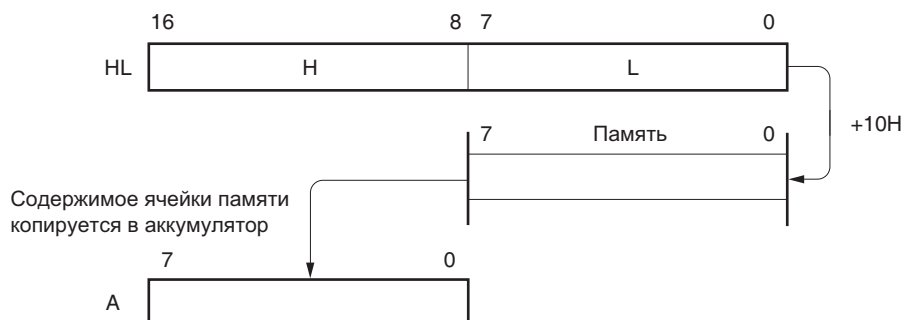
Операнд	Описание
–	[HL + byte]

#### [Пример описания]

MOV A, [HL+10H]; При этом byte соответствует значению 10H



#### [Схематическое представление]



### 3.4.7 Стековая адресация

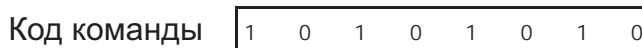
#### [Описание]

При стековой адресации происходит доступ к ячейке памяти, адрес которой хранится в указателе стека (SP). Этот метод адресации используется при выполнении команд PUSH, POP, вызове подпрограмм и возврате из подпрограмм, а также при автоматическом сохранении/восстановлении регистра PSW при обработке прерываний.

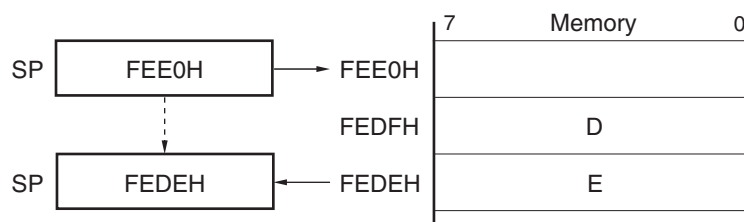
При стековой адресации доступ может осуществляться только к внутреннему высокоскоростному ОЗУ.

#### [Пример описания]

Команда PUSH DE



#### [Схематическое представление]





# Глава 4 Порты ввода/вывода

## 4.1 Функции портов ввода/вывода

На Рисунке 4-1 приведены порты ввода/вывода, доступные в микроконтроллерах подгруппы 78K0S/KA1+. В таблице 4-1 приведено функциональное назначение портов ввода/вывода.

Дополнительно сигнальные линии каждого порта имеют альтернативные функции. Подробная информация об альтернативных функциях приведена в [ГЛАВЕ 2 Контактные выводы](#)

Рисунок 4-1. Функциональное распределение сигнальных линий портов ввода/вывода

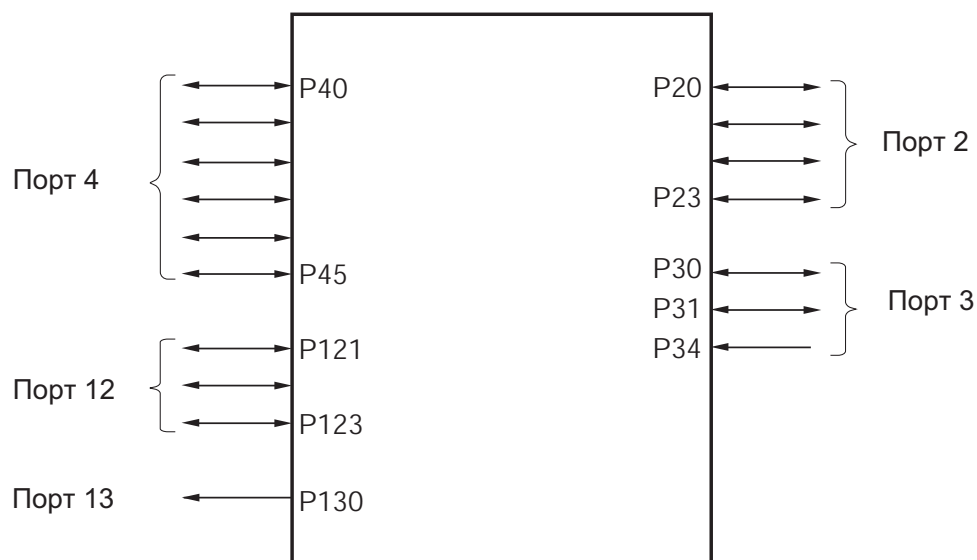


Таблица 4-1. Назначение выводов портов.

Наименование вывода	Вход/ Выход (I/O)	Функциональное назначение		После сброса	Альтернативные функции вывода
P20 – P23	I/O	Порт 2. 4-разрядный порт ввода/вывода. Может быть поразрядно установлен в режим входа или выхода. Программно может быть подключен встроенный pull-up резистор.		Вход	ANI0 – ANI3
P30	I/O	Порт 3	Может быть поразрядно установлен в режим входа или выхода. Программно может быть подключен встроенный pull-up резистор.	Вход	TI000/INTP0
P31					TI010/TO00/INTP2
P34 <sup>1</sup>	Вход		Только вход	Вход	$\overline{\text{RESET}}^1$
P40	I/O	Порт 4. 6-разрядный порт ввода/вывода. Может быть поразрядно установлен в режим входа или выхода. Программно может быть подключен встроенный pull-up резистор.		Вход	–
P41					INTP3
P42					TOH1
P43					TxD6/INTP1
P44					RxD6
P45					–
P121 <sup>1</sup>	I/O	Порт 12. 3-разрядный порт ввода/вывода. Может быть поразрядно установлен в режим входа или выхода. К выводу P123 программно может быть подключен встроенный pull-up резистор.		Вход	X1 <sup>1</sup>
P122 <sup>1</sup>					X2 <sup>1</sup>
P123					–
P130	Выход	Порт 13. 1-разрядный порт вывода		Выход	–

**Примечание 1** Информацию относительно функции вывода см. в [Главе 17 OPTION-байт](#).

**Внимание** Выводы P121/X1 и P122/X2 во время действия сигнала сброса “подтягиваются” к потенциалу общего провода.

**Замечания**

1. При тактировании микроконтроллера от внутреннего высокоскоростного кольцевого генератора освобождаются порты P121 и P122.
2. При тактировании микроконтроллера от внешнего тактового генератора освобождается порт P122.

## 4.2 Конфигурация портов

В состав портов входят следующие аппаратные узлы.

Таблица 4-2. Конфигурация портов

Узел	Конфигурация
Регистры управления	Регистры режима портов (PM2, PM3, PM4, PM12) Регистр управления портом 2 (PMC2) Регистры портов (P2, P3, P4, P12, P13) Регистры подключения pull-up резисторов (PU2, PU3, PU4, PU12)
Порты	Всего: 17 (вход/выход КМОП: 15, вход КМОП: 1, выход КМОП: 1)
Pull-up резисторы	Всего: 13

### 4.2.1 Порт 2

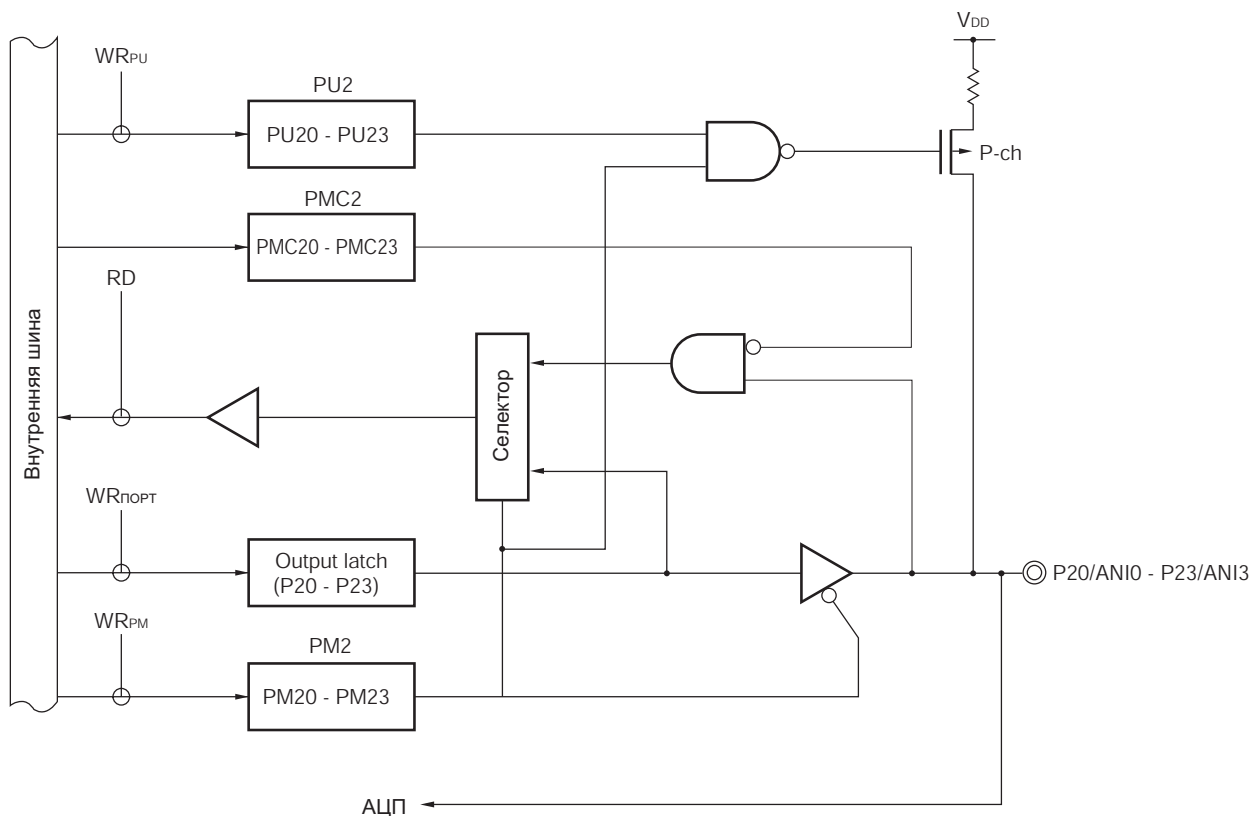
Порт 2 является 4-разрядным портом ввода/вывода. Каждый вывод данного порта, посредством регистра PM2, может быть независимо установлен в режим входа или выхода. Если сигнальные линии P20 – P23 работают в режиме входа, то посредством программирования соответствующих разрядов регистра PU2, к любому выводу порта может быть подключен pull-up резистор.

Данный порт может быть использован как аналоговый вход внутреннего АЦП.

После сброса Порт 2 устанавливается в режим входа.

На Рисунке 4-2 показана блок-схема Порты 2.

Рисунок 4-2. Блок-схема Порты 2



PU2: Регистр включения pull-up резистора порта 2

PM2: Регистр режима порта 2

PMC2: Регистр управления портом 2

RD: Сигнал чтения

WR<sub>xx</sub>: Сигнал записи

## 4.2.2 Порт 3

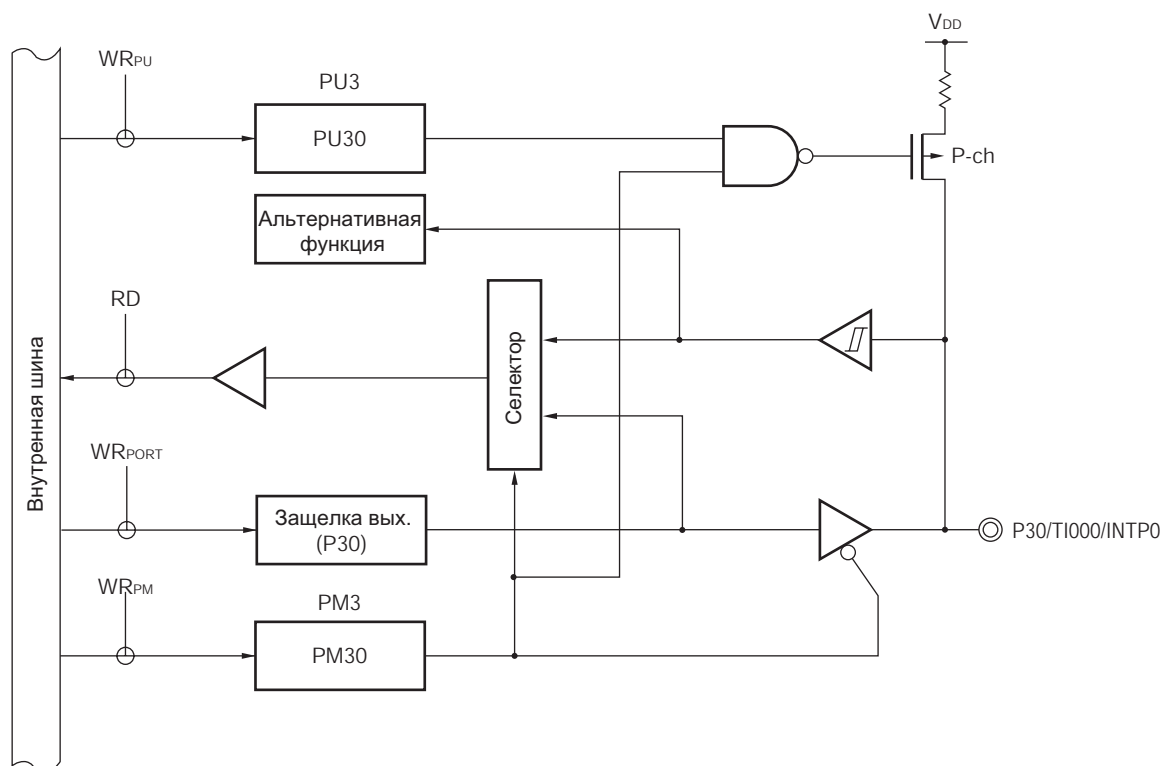
Выходы P30 и P31 образуют 2-разрядный порт ввода/вывода. Каждый из них может быть настроен на вход или выход установкой соответствующего разряда регистра управления PM3. Если сигнальные линии P30 и P31 работают в режиме входа, то посредством программирования соответствующих разрядов регистра PU3, к данным выводам порта может быть подключен pull-up резистор. Порт также может быть настроен на прием внешних сигналов прерывания, а также как порт ввода/вывода сигналов таймера.

Вывод P34 может выполнять только функцию входа. Этот вывод также используется как вход сигнала сброса (RESET), после включения питания этот вывод работает как вход сброса. Информацию относительно функции вывода см. в [Главе 17 OPTION-байт](#).

После сброса Порт 3 устанавливается в режим входа.

На Рисунках 4-3 – 4-5 показаны блок-схемы Портов 3.

Рисунок 4-3. Блок-схема порта P30



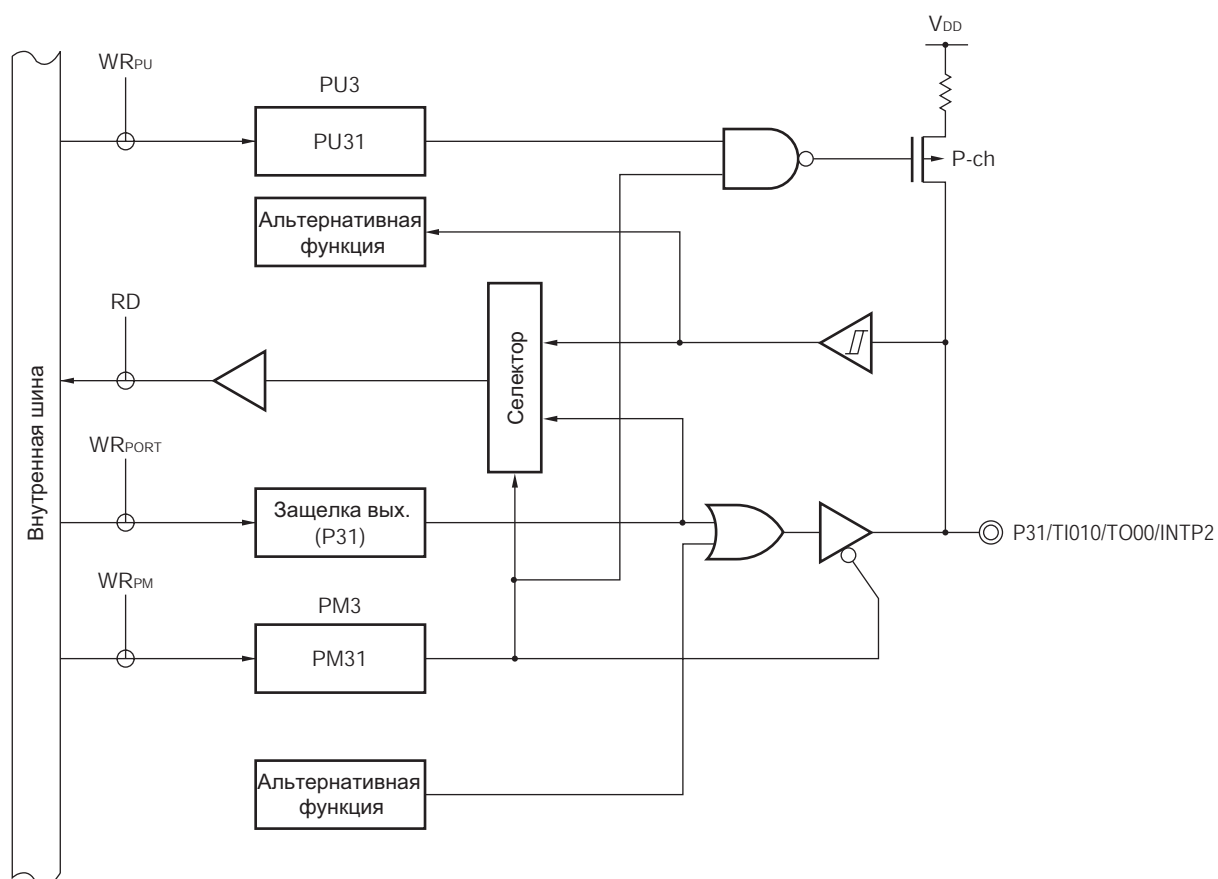
PU3: Регистр включения pull-up резистора порта 3

PM3: Регистр режима порта 3

RD: Сигнал чтения

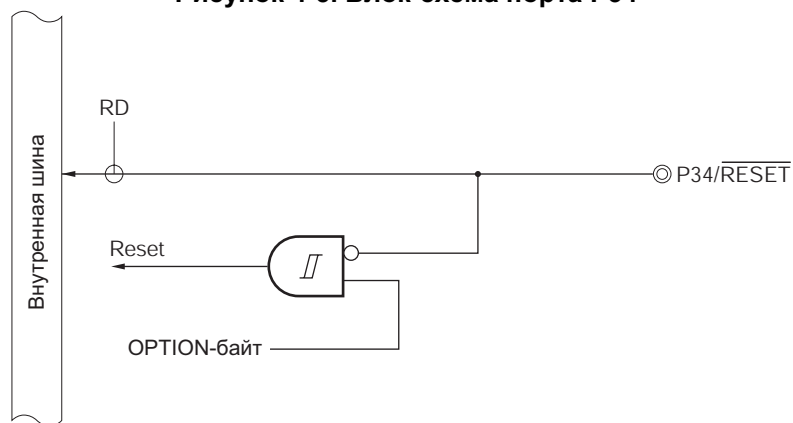
WRxx: Сигнал записи

Рисунок 4-4. Блок-схема порта P31



- PU3: Регистр включения pull-up резистора порта 3
- PM3: Регистр режима порта 3
- RD: Сигнал чтения
- WR<sub>xx</sub>: Сигнал записи

Рисунок 4-5. Блок-схема порта P34



RD: Сигнал чтения

**Внимание** Так как альтернативной функцией порта P34 является функция сброса  $\overline{\text{RESET}}$ , при использовании этого вывода в качестве порта P34, внешний сигнал сброса  $\overline{\text{RESET}}$  не может быть использован. Выбор альтернативной функциональности этого вывода осуществляется OPTION-байтом. Подробную информацию смотрите в [ГЛАВЕ 17 OPTION-байт](#). Если после сброса, сформированного узлом ПОС, низкий логический уровень будет присутствовать на входе  $\overline{\text{RESET}}$  до того как будет прочитан OPTION-байт, микроконтроллер будет оставаться в состоянии сброса до тех пор, пока вход  $\overline{\text{RESET}}$  не будет переведен в состояние логической 1. При использовании этого вывода в режиме порта используйте pull-up резистор.

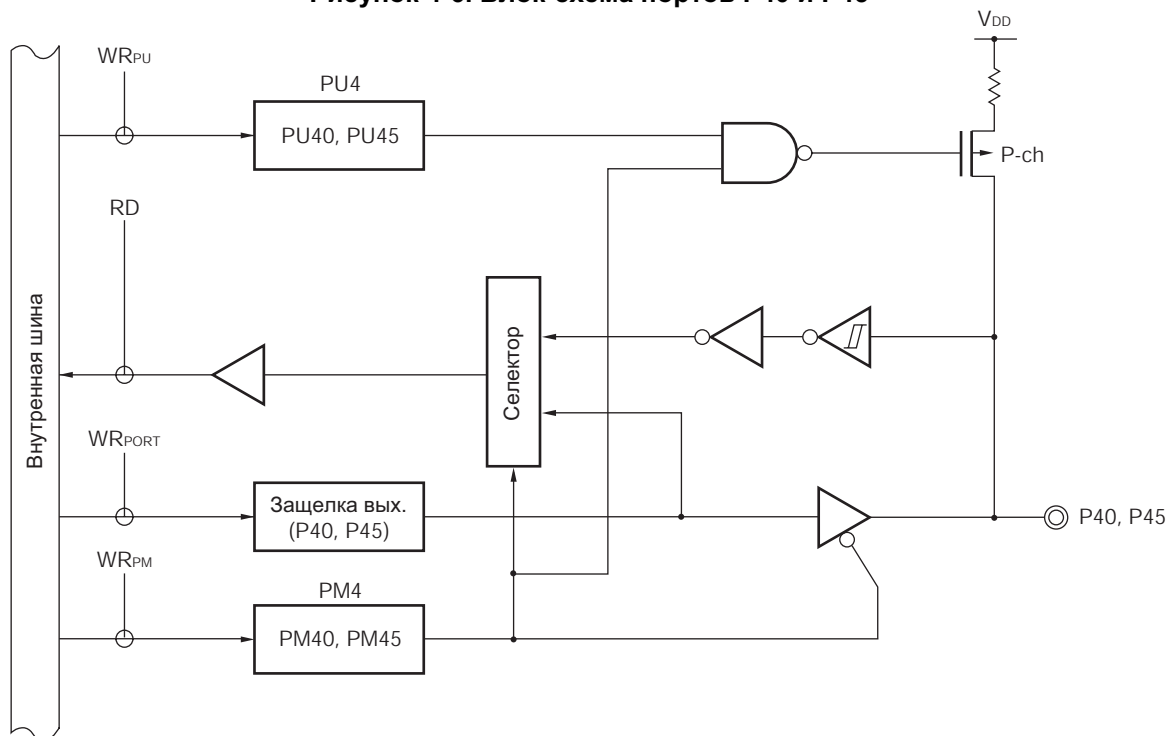
### 4.2.3 Порт 4

Порт 4 представляет собой 6-разрядный порт ввода/вывода с регистрами-защелками на выходе. Каждый разряд этого порта может быть независимо от других настроен как вход или выход данных в соответствии с состоянием регистра режима порта 4 (PM4). Если сигнальные линии P40 и P45 работают в режиме входа, то посредством программирования соответствующих разрядов регистра PU4, к данным выводам порта может быть подключен pull-up резистор. Альтернативными функциями порта 4 являются вход внешних прерываний, последовательный интерфейс и выходной сигнал таймера.

Сигнал сброса устанавливает все линии Порты 4 в режим входа.

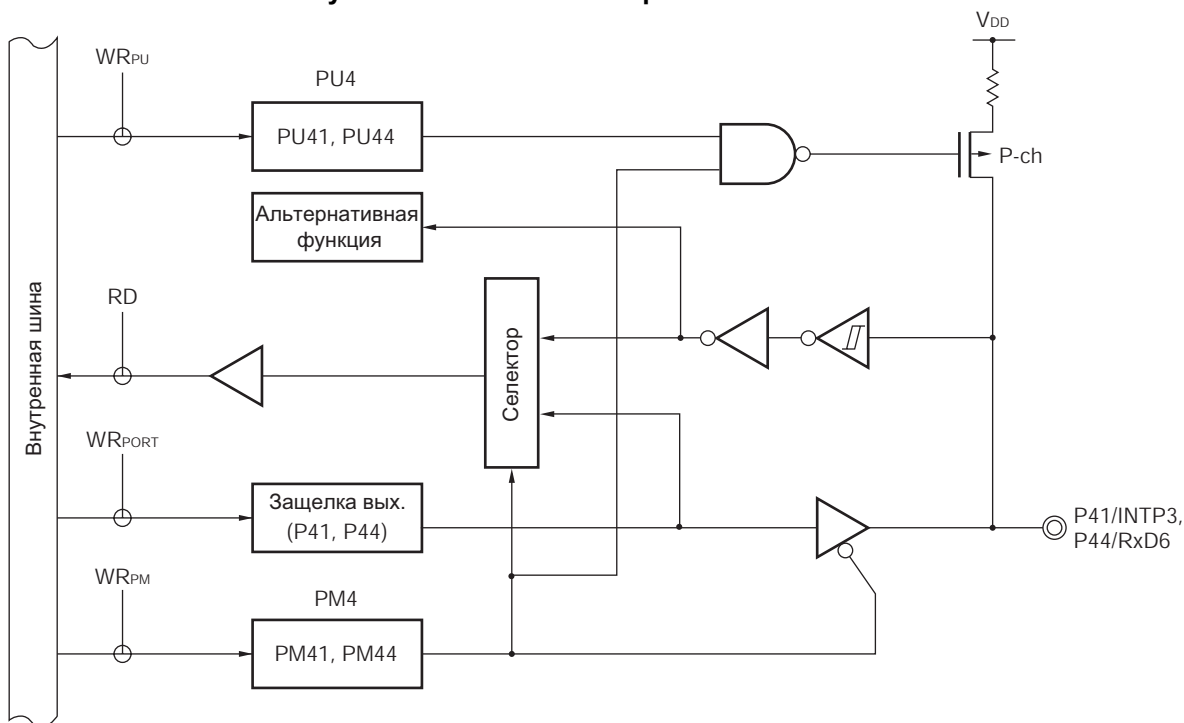
На Рисунках 4-6 – 4-9 показаны блок-схемы Порты 4.

**Рисунок 4-6. Блок-схема портов P40 и P45**



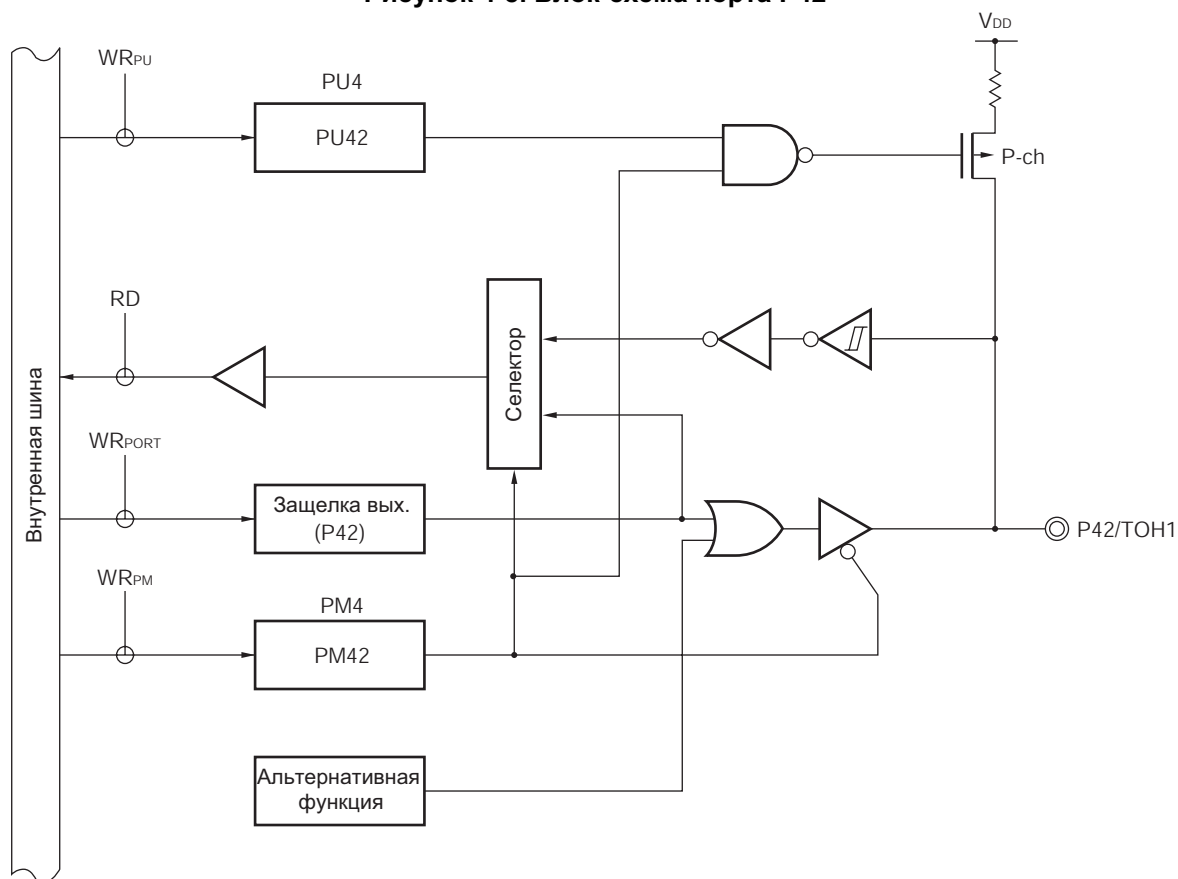
PU4: Регистр включения pull-up резистора порта 4  
 PM4: Регистр режима порта 4  
 RD: Сигнал чтения  
 WRxx: Сигнал записи

**Рисунок 4-7. Блок-схема портов P41 и P44**



PU4: Регистр включения pull-up резистора порта 4  
 PM4: Регистр режима порта 4  
 RD: Сигнал чтения  
 WRxx: Сигнал записи

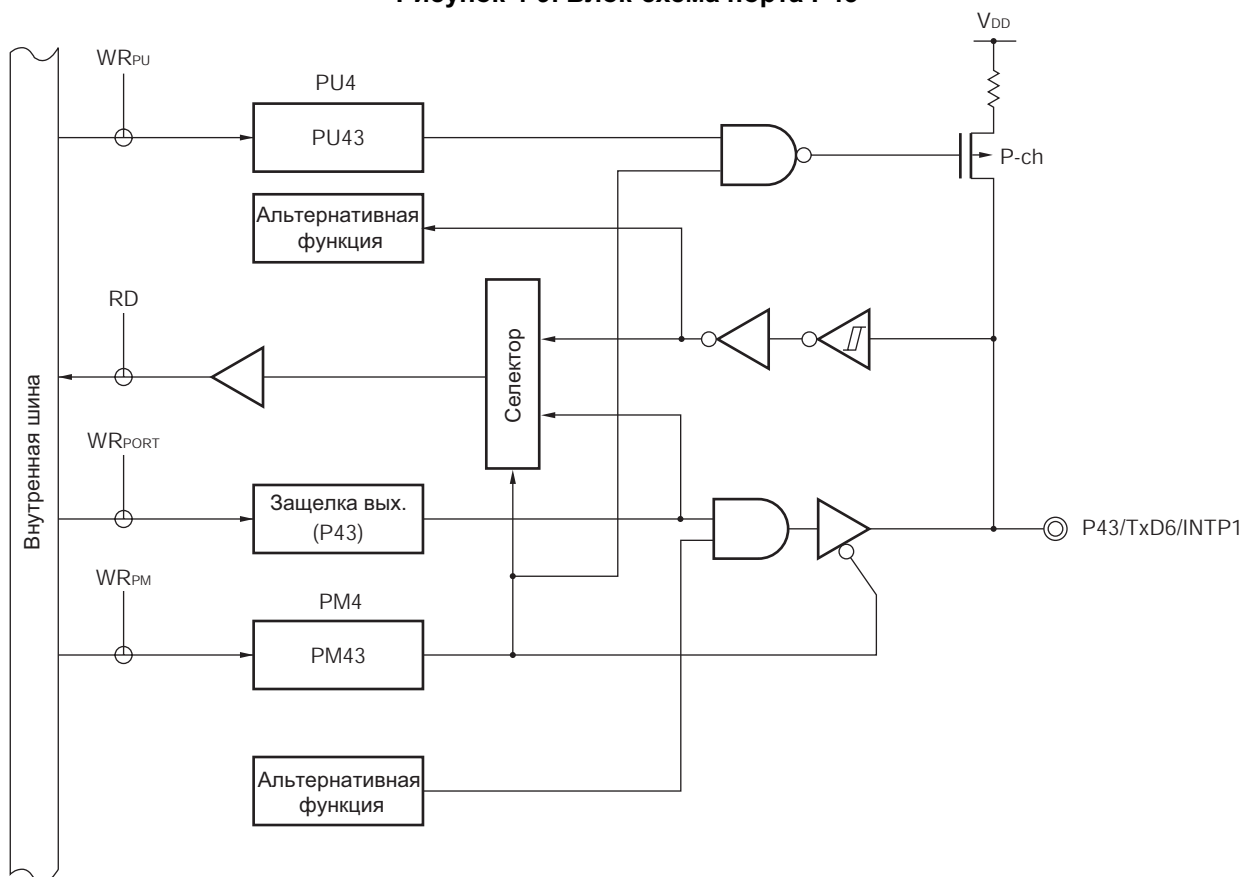
Рисунок 4-8. Блок-схема порта P42



- PU4: Регистр включения pull-up резистора порта 4
- PM4: Регистр режима порта 4
- RD: Сигнал чтения
- WR<sub>xx</sub>: Сигнал записи



Рисунок 4-9. Блок-схема порта P43



PU4: Регистр включения pull-up резистора порта 4  
 PM4: Регистр режима порта 4  
 RD: Сигнал чтения  
 WRxx: Сигнал записи

#### 4.2.4 Порт 12

Порт 12 представляет собой 3-разрядный порт ввода/вывода с регистрами-защелками на выходе. Каждый разряд этого порта может быть независимо от других настроен как вход или выход данных в соответствии с состоянием регистра режима PM12. Если сигнальная линия P123 работает в режиме входа, то посредством программирования регистра PU12, к данному выводу порта может быть подключен pull-up резистор.

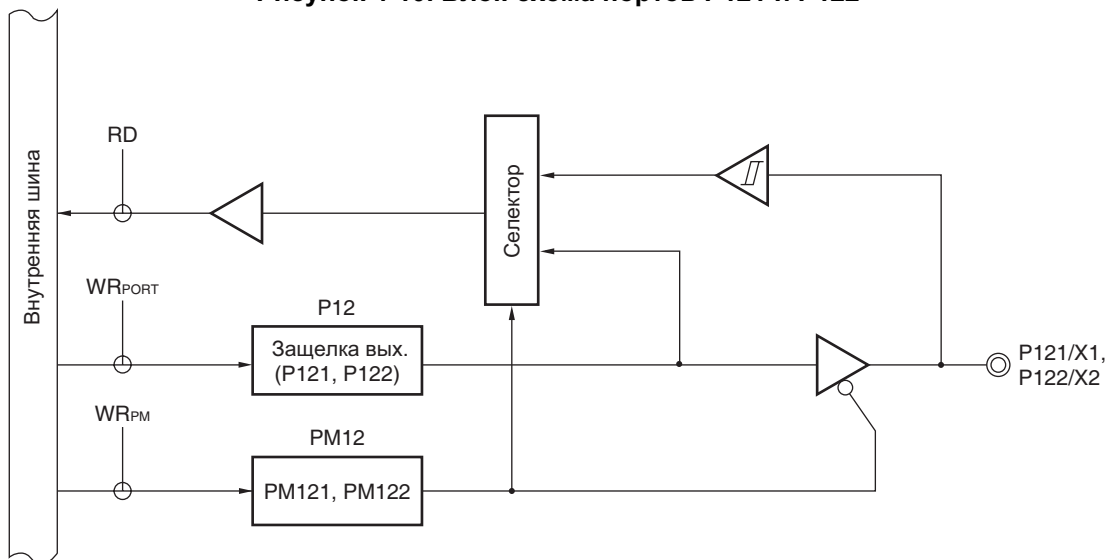
Альтернативными функциями выводов P121 и P122 являются линии X1 и X2 предназначенные для подключения опорного кварцевого резонатора. Назначение этих линий отличается в зависимости от выбранного режима тактирования. Ниже приведены различные варианты тактирования микроконтроллера и варианты использования портов P121 и P122 и их альтернативных функций.

- (1) **Высокоскоростной циклический опорный генератор.**  
 Выводы P121 и P122 могут использоваться в качестве портов ввода/вывода.
- (2) **Опорный генератор с внешним кварцевым или керамическим резонатором.**  
 Выводы P121 и P122 не могут использоваться в качестве портов ввода/вывода поскольку они используются как выводы X1 и X2 для подключения резонатора.
- (3) **Тактирование от внешнего тактового генератора.**  
 Вывод P121 используется в качестве входа X1 для подключения внешнего тактового генератора и не может использоваться в качестве порта ввода/вывода.  
 Вывод P122 может использоваться в качестве порта ввода/вывода.

Режим тактирования микроконтроллера устанавливается OPTION-байтом, подробнее смотрите в [ГЛАВЕ 17 OPTION-байт](#).

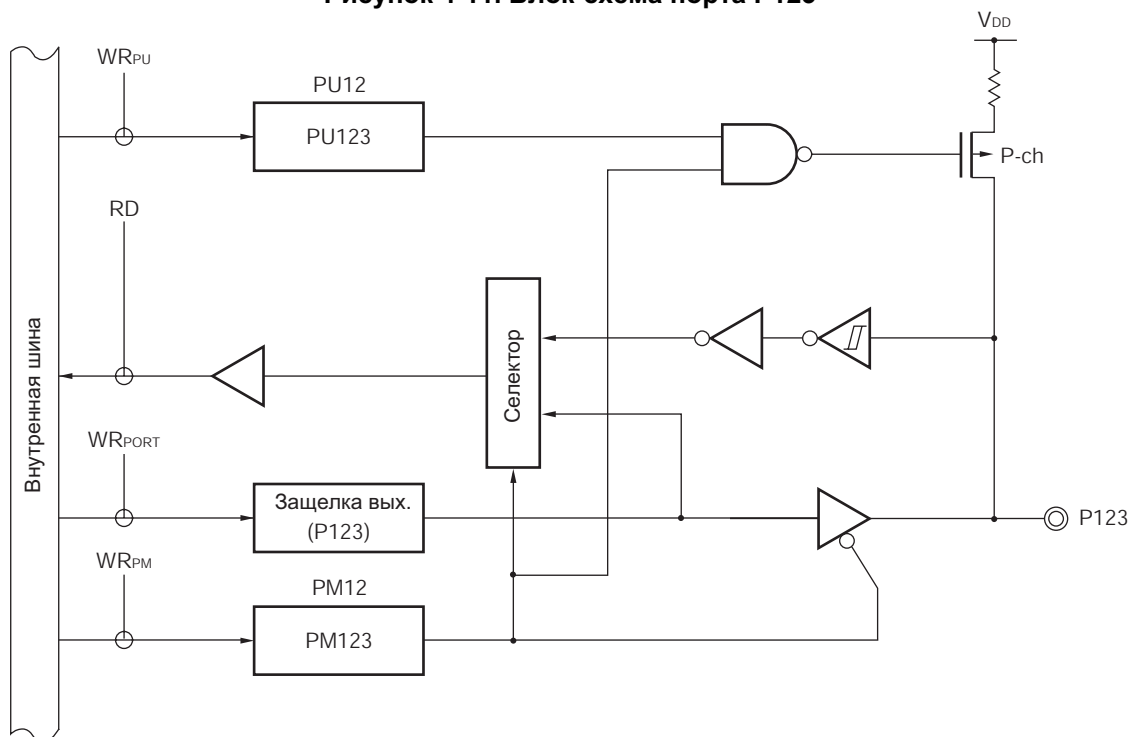
Сброс микроконтроллера переводит сигнальные линии порта 12 в состояние входов.  
 На Рисунках 4-10 – 4-11 показаны блок-схемы Порты 4.

**Рисунок 4-10. Блок-схема портов P121 и P122**



PM12: Регистр режима порта 12  
 RD: Сигнал чтения  
 WRxx: Сигнал записи

**Рисунок 4-11. Блок-схема порта P123**

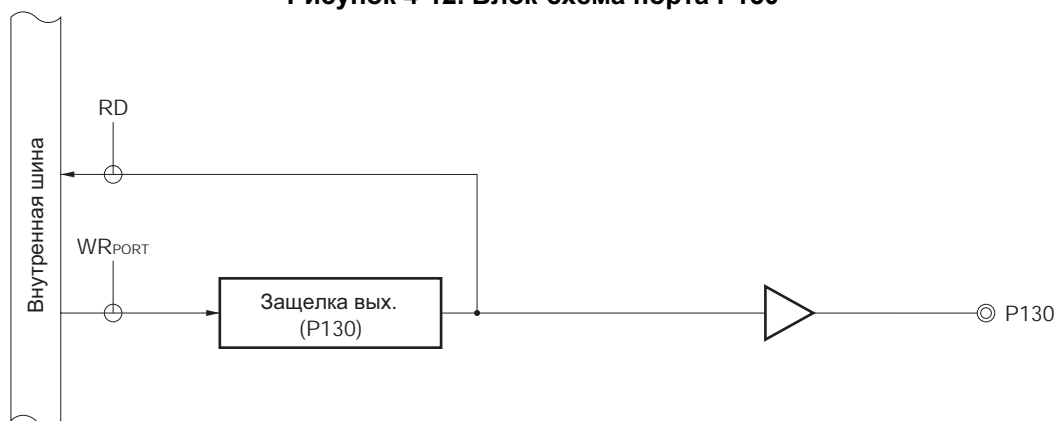


PU12: Регистр включения pull-up резистора порта 12  
 PM12: Регистр режима порта 12  
 RD: Сигнал чтения  
 WRxx: Сигнал записи

## 4.2.5 Порт 13

Порт 13 это 1-разрядный порт вывода.  
На Рисунке 4-12 показана блок-схемы Порты 13.

Рисунок 4-12. Блок-схема порта P130



RD: Сигнал чтения  
WR<sub>xx</sub>: Сигнал записи

**Примечание** После сброса на вывод P130 установлен в состояние логического 0. Если после сброса на порт P130 выдать сигнал логической 1, то этот вывод может использоваться как сигнал сброса периферийных устройств подключенных к микроконтроллеру.

### 4.3 Регистры управления портов ввода/вывода

Управление работой портов ввода/вывода осуществляют регистры следующих типов.

- Регистры режима порта (PM2, PM3, PM4, PM12)
- Регистры состояния порта (P2, P3, P4, P12, P13)
- Регистр управления режимом порта 2 (PMC2)
- Регистр включения pull-up резистора порта (PU2, PU3, PU4, PU12)

#### (1) Регистры режима порта (PM2, PM3, PM4, PM12)

Эти регистры используются для того, чтобы устанавливать соответствующие линии порта в режим ввода или вывода. Каждый регистр режима порта может изменяться командами 1-битной или 8-битной манипуляции.

После сброса эти регистры инициализируются значением FFH.

Если вывод какого-либо порта выполняет альтернативную функцию, то значения, которые необходимо записать в регистры режимов портов, приведены в таблице 4-3.

**Внимание** Так как сигнальные линии P30, P31 и P43 могут использоваться и в качестве линий запроса внешних прерываний, то флаг запроса прерывания изменяется в соответствии с состоянием линии даже если линия настроена в режиме вывода данных. В связи с этим перед использованием соответствующих линий в режиме выходов, следует заранее установить в состоянии логической 1 соответствующий флаг маскировки прерывания.

Рисунок 4-13. Формат регистров режима портов

Адрес: FF22H; После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PM2</b>	1	1	1	1	PM23	PM22	PM21	PM20

Адрес: FF23H; После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PM3</b>	1	1	1	1	1	1	PM31	PM30

Адрес: FF24H; После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PM4</b>	1	1	PM45	PM44	PM43	PM42	PM41	PM40

Адрес: FF2CH; После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PM12</b>	1	1	1	1	PM123	PM122	PM121	1

PMmn	Выбор режима входа/выхода порта Pmn (где m = 2,3,4 или 12; n = от 0 до 7)
0	Режим выхода (Выходной буферный каскад включен)
1	Режим входа (Выходной буферный каскад выключен)

## (2) Регистры состояния портов (P2, P3, P4, P12, P13)

Эти регистры используются для записи данных, которые необходимо вывести на контакты микроконтроллера соответствующих линий портов.

При чтении этих регистров, если порт настроен на ввод будет прочитано логическое состояние линии порта, если порт настроен на вывод будет прочитано состояние регистра-защелки.

Линии портов P20 – P23, P30, P34, P40 – P45, P121 – P123 и P130 программируются командами 1-битной и 8-битной манипуляции.

После сброса эти регистры инициализируются значением 00H.

**Рисунок 4-14. Формат регистров состояния портов**

Адрес: FF02H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>P2</b>	0	0	0	0	P23	P22	P21	P20

Адрес: FF03H; После сброса: 00H\*; ЧТ/ЗП\*

Обозначение	7	6	5	4	3	2	1	0
<b>P3</b>	0	0	0	P34	0	0	P31	P30

Адрес: FF04H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>P4</b>	0	0	PM45	PM44	PM43	PM42	PM41	PM40

Адрес: FF0CH; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>P12</b>	0	0	0	0	PM123	PM122	PM121	1

Адрес: FF0DH; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>P13</b>	0	0	0	0	0	0	0	P130

P <sub>m</sub> n	Выбор режима входа/выхода порта P <sub>m</sub> n (где m = 2,3,4 или 12; n = от 0 до 7)	
	Управление выводом данных (в режиме выхода)	Чтение данных (в режиме входа)
0	Вывод логического 0	Читается низкий логический уровень
1	Вывод логической 1	Читается высокий логический уровень

**Примечание** \* Поскольку порт P34 имеет статус “только чтение”, после сброса его значение неопределенно

### (3) Регистр управления режимом порта 2 (PMC2)

Этот регистр задает режим ввода/вывода или режим АЦП.

Разряды регистра PMC2 управляют соответствующими линиями порта 2 и могут быть запрограммированы командами 1-битной или 8-битной манипуляции.

После сброса регистр PMC2 инициализируется значением 00H.

Рисунок 4-15. Формат регистра управления режимом порта 2 (PMC2)

Адрес: FF84H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
PMC2	0	0	0	0	PMC23	PMC22	PMC21	PMC20

PMC2n	Режима работы (при n = от 0 до 3)
0	Режим порта ввода/вывода
1	Режим АЦП

Таблица 4-3. Установки регистров режима портов, регистров состояния портов (регистров-защелок) и регистра управления режимом порта 2 при активировании альтернативных функций.

Наименование вывода	Альтернативная функция		PMxx	Pxx	PMC2n (n = 0...3)
	Обозначение	Вх/Вых			
P20 ... P23	ANI0...ANI3	вход	1	x	1
P30	TI000	вход	1	x	—
	INTP0	вход	1	x	—
P31	TO00	выход	0	0	—
	TI010	вход	1	x	—
	INTP2	вход	1	x	—
P41	INTP3	вход	1	x	—
P42	TON1	выход	0	0	—
P43	TxD6	выход	0	1	—
	INTP1	вход	1	x	—
P44	RxD6	вход	1	x	—

**Примечание** x: Не важно  
PMxx: Регистр режима порта  
Pxx: Регистр состояния порта (регистр-защелка порта)  
PMC2n: Регистр управления режимом порта 2

#### (4) Регистры включения pull-up резистора портов (PU2, PU3, PU4, PU12)

Эти регистры определяют, к какой линии порта P20...P23, P30, P31, P40...P45 и P123 будет подключен pull-up резистор. Разряды регистров PU2, PU3, PU4 и PU12 управляют соответствующими pull-up резисторами портов ввода/вывода и могут быть запрограммированы командами 1-битной или 8-битной манипуляции.

После сигнала сброса эти регистры инициализируются значением 00H.

**Рисунок 4-16. Формат регистров включения pull-up резистора портов**

Адрес: FF32H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PU2</b>	0	0	0	0	PU23	PU22	PU21	PU20

Адрес: FF33H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PU3</b>	0	0	0	0	0	0	PU31	PU30

Адрес: FF34H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PU4</b>	0	0	PU45	PU44	PU43	PU42	PU41	PU40

Адрес: FF3CH; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PU12</b>	0	0	0	0	PU123	0	0	0

<b>PU<sub>m</sub>n</b>	<b>Выбор режима входа/выхода порта P<sub>m</sub>n (где m = 2,3,4 или 12; n = от 0 до 7)</b>
0	Резистор pull-up не подключен к выводу порта
1	Резистор pull-up подключен к выводу порта

## 4.4 Функционирование портов ввода/вывода

Функционирование портов ввода/вывода отличается в зависимости от установленного режима.

**Внимание** Несмотря на то, что при записи в порт при 1-битной манипуляции доступ осуществляется к 1-разряду, в фоновом режиме считываются и записываются все 8-разрядов. При этом если разряд порта настроен на выход, то в фоновом режиме считывается содержимое соответствующего разряда регистра защелки выхода, а если порт настроен на вход, то в фоновом режиме считывается состояние соответствующей входной линии. Это так называемая “проблема чтения-модификации-записи”. Поэтому перед переводом линии порта из состояния вход в состояние выход предварительно установите нужное состояние соответствующего разряда регистра защелки.

### 4.4.1 Запись данных в порт ввода/вывода

#### (1) В режиме выхода

Выводимое в порт значение может быть записано в регистр-защелку командой передачи данных. Значение, записанное в регистр-защелку, выводится через соответствующий вывод микроконтроллера. Значение, записанное в регистр-защелку, может быть изменено только при следующей операции записи в этот регистр.

После сигнала сброса регистры-защелки портов обнуляются.

#### (2) В режиме входа

В случае записи данных в порт, эти данные будут записаны в регистр защелку. Однако состояние выводов останется неизменным т.к. выходные буферы отключены. Значение, записанное в регистр-защелку, может быть изменено только при следующей операции записи в этот регистр. При сбросе микроконтроллера защелка выхода сбрасывается в 0.

### 4.4.2 Чтение данных из порта ввода/вывода

#### (1) В режиме выхода

Значение регистра-защелки может быть прочитано командами передачи данных. Эти команды состояние регистра-защелки не изменяют.

#### (2) В режиме входа

Состояние вывода микроконтроллера может быть прочитано командами передачи данных. Эти команды состояние вывода не изменяют.

### 4.4.3 Операции с портом ввода/вывода

#### (1) В режиме выхода

При выполнении арифметических и логических операций изменяющих содержимое регистров защелок полученные значения запоминаются и выводятся на соответствующие выводы микроконтроллера.

Значение, записанное в регистр-защелку, может быть изменено только при следующей операции записи в этот регистр.

После сигнала сброса регистры-защелки портов обнуляются.

#### (2) В режиме входа

Состояние вывода микроконтроллера может быть прочитано при выполнении команд арифметических и логических операций, в которых в качестве операнда используется один или несколько разрядов порта. Выполнение этих команд не может изменить состояния вывода микроконтроллера т.к. выходные буферы отключены.

При сбросе микроконтроллера защелка выхода сбрасывается в 0.



# Глава 5 Генераторы опорной частоты

## 5.1 Функциональное назначение генераторов опорной частоты

К генераторам опорной частоты относится схема (системный генератор опорной частоты) предназначенная для тактирования процессорного ядра микроконтроллера и периферийных устройств, а также схема (опорный генератор интервального таймера) предназначенная для тактирования сторожевого таймера и 8-разрядного таймера/счетчика ТМН1.

### 5.1.1 Системный генератор опорной частоты

Имеются три типа системных генераторов опорной частоты.

- **Высокоскоростной кольцевой генератор (High-speed Ring-OSC)**  
Кольцевой генератор это встроенная в микроконтроллер схема, представляющая собой замкнутое в кольцо нечетное количество инверторов последовательно соединенных друг с другом. Типовое значение резонансной частоты высокоскоростного кольцевого генератора составляет 8 МГц. Работа этого генератора может быть остановлена выполнением инструкции STOP.  
Если высокоскоростной кольцевой генератор выбран в качестве системного опорного генератора, то выводы X1 и X2 могут быть использованы в качестве портов ввода/вывода.
- **Кварцевый/керамический генератор опорной частоты**  
Стабилизацию частоты генератора осуществляет внешний кварцевый/керамический резонатор, подключенный к выводам X1 и X2. Этот генератор может генерировать частоты от 1 до 10 МГц. Работа этого генератора может быть остановлена выполнением инструкции STOP.
- **Схема тактирования от внешнего опорного генератора**  
При работе этой схемы сигнал от внешнего опорного генератора подводится к микроконтроллеру через вывод X1. Для тактирования может использоваться частота от 1 до 10 МГц. Тактирование от внешнего генератора может быть остановлено внутренней схемой микроконтроллера при выполнении инструкции STOP.  
Если схема тактирования от внешнего опорного генератора выбрана в качестве системного опорного генератора, то вывод X2 может быть использован в качестве порта ввода/вывода.

Выбор одного из трех вариантов схем системного генератора осуществляется при программировании OPTION-байта. Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#). Подробную информацию об использовании X1 и X2 в режиме портов ввода/вывода можно найти в [ГЛАВЕ 4 Порты ввода/вывода](#).

### 5.1.2 Опорный генератор интервального таймера

Данная схема используется для тактирования таймера формирования временных интервалов.

- **Низкоскоростной кольцевой генератор (Low-speed Ring-OSC)**  
Этот генератор имеет ту же структуру, что и высокоскоростной кольцевой генератор. Типовое значение резонансной частоты низкоскоростного кольцевого генератора составляет 240 кГц. Соответствующим программированием OPTION-байта может быть разрешена программная остановка низкоскоростного генератора, при этом управление работой генератора осуществляется посредством программирования регистра режима низкоскоростного кольцевого генератора (LSRCM).

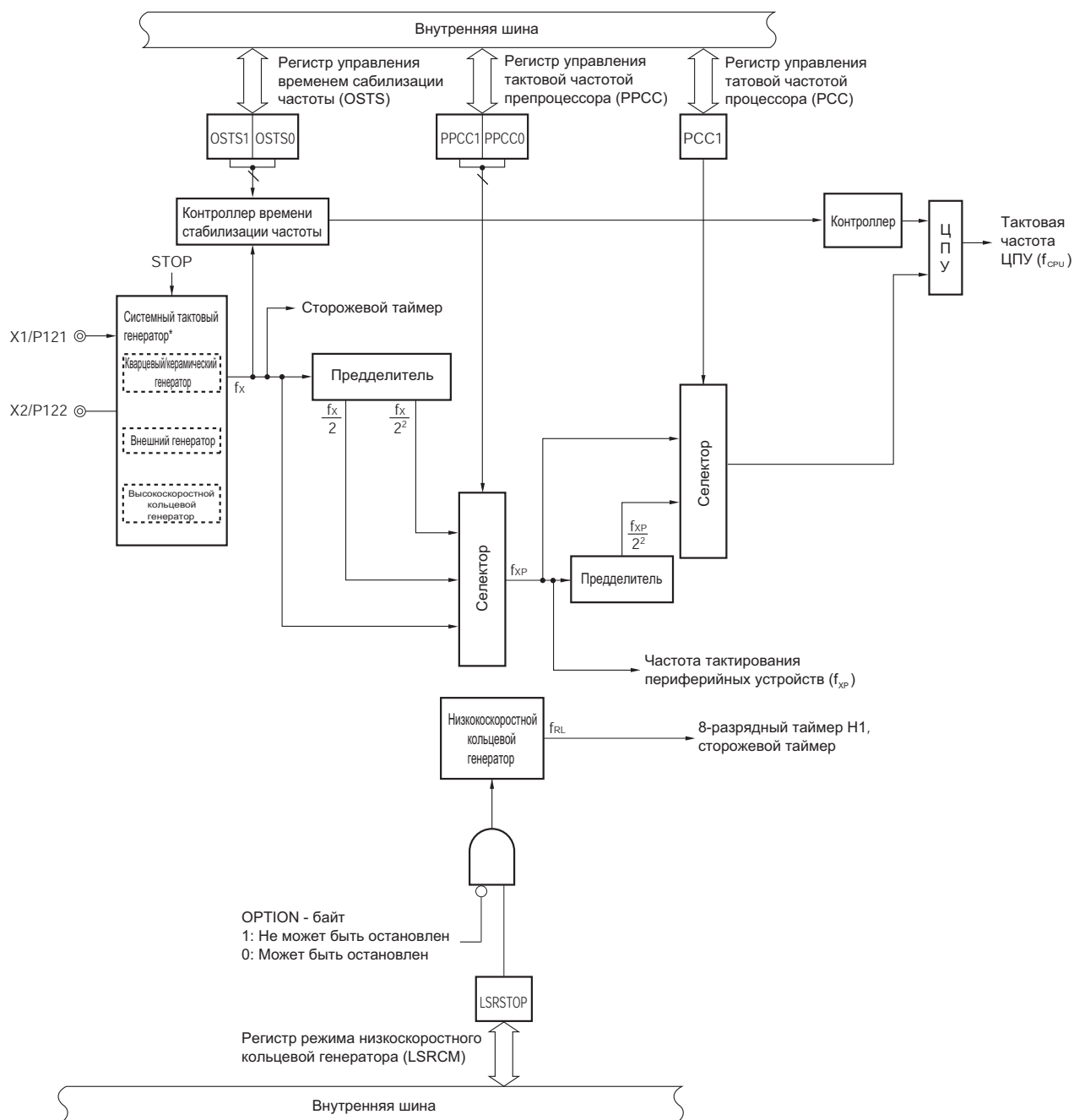
## 5.2 Конфигурация генераторов опорной частоты

Генераторы опорной частоты включают в своей состав следующие функциональные узлы.

Таблица 5-1. Конфигурация Генераторов Опорной частоты

Узел	Конфигурация
Регистры управления	Регистр управления тактовой частотой процессора (PCC) Регистр управления тактовой частотой препроцессора (PPCC) Регистр управления низкоскоростным кольцевым генератором (LSRCM) Регистр управления временем стабилизации частоты (OSTS)
Генераторы	Кварцевый генератор Высокоскоростной кольцевой генератор Схема тактирования от внешнего опорного генератора Низкоскоростной кольцевой генератор

**Рисунок 5-1. Блок-схема системы генераторов опорной частоты**



**Примечание** \* Выбор одного из трех возможных вариантов тактирования осуществляется при помощи установки соответствующих регистров регистра OPTION-байт.  
 1: Не может быть остановлен  
 0: Может быть остановлен

## 5.3 Регистры управления тактовыми генераторами

Управление работой генераторов опорной частоты осуществляется при помощи приведенных ниже регистров.

- Регистр управления тактовой частотой процессора (PCC)
- Регистр управления тактовой частотой препроцессора (PPCC)
- Регистр управления низкоскоростным кольцевым генератором (LSRCM)
- Регистр управления временем стабилизации частоты (OSTS)

### (1) Регистр управления тактовой частотой процессора (PCC) и регистр управления тактовой частотой препроцессора (PPCC)

Эти регистры используются для задания коэффициента деления опорной частоты.

Для обращения к регистрам PCC и PPCC могут использоваться инструкции 1-битных и 8-битных манипуляций.

После сигнала сброса регистры PCC и PPCC инициализируются значением 02H.

**Рисунок 5-2. Формат регистра управления тактовой частотой процессора (PCC)**

Адрес: FFFBH; После сброса: 02H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PCC</b>	0	0	0	0	0	0	PCC1	0

**Рисунок 5-3. Формат регистра управления тактовой частотой препроцессора (PPCC)**

Адрес: FFF3H; После сброса: 02H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PPCC</b>	0	0	0	0	0	0	PPCC1	PPCC0

PPCC1	PPCC0	PCC1	Частота тактирования ЦПУ ( $f_{CPU}$ )
0	0	0	$f_x$
0	1	0	$f_x/2$ Примечание 1
0	0	1	$f_x/2^2$
1	0	0	$f_x/2^2$ Примечание 2
0	1	1	$f_x/2^3$ Примечание 1
1	0	1	$f_x/2^4$ Примечание 2
Другие комбинации			Запрещенные комбинации

**Примечание 1.** Если PPCC = 01H, частота ( $f_{XP}$ ) тактирующая периферийные устройства соответствует  $f_x/2$ .

**2.** Если PPCC = 02H, частота ( $f_{XP}$ ) тактирующая периферийные устройства соответствует  $f_x/2^2$ .

Наиболее “быстрые” инструкции микроконтроллеров семейства 780S/KA1+ выполняются за два такта процессорного ядра. Поэтому соотношение между тактовой частотой ядра и временем выполнения минимальной инструкции приведено в Таблице 5-2.

**Таблица 5-2. Соотношение между тактовой частотой процессора ядра и временем выполнения минимальной инструкции**

Тактовая частота ядра ( $f_{CPU}$ ) <sup>1</sup>	Время выполнения минимальной инструкции: $2/f_{CPU}$	
	Высокоскоростной кольцевой генератор (8,0 МГц (тип.))	Кварцевый/керамический генератор или внешний генератор (10,0 МГц)
$f_x$	0,25 мкс	0,2 мкс
$f_x/2$	0,5 мкс	0,4 мкс
$f_x/2^2$	1,0 мкс	0,8 мкс
$f_x/2^3$	2,0 мкс	1,6 мкс
$f_x/2^4$	4,0 мкс	3,2 мкс

**Примечание 1.** Источник опорной частоты (высокоскоростной кольцевой генератор, кварцевый/керамический генератор, внешний генератор) выбирается в OPTION-байте.

**(2) Регистр управления низкоскоростным кольцевым генератором (LSRCM)**

Этот регистр используется для выбора режима работы низкоскоростного кольцевого генератора (240 кГц (тип.)).

Этот регистр оказывает влияние на работу генератора только в том случае, если программная остановка кольцевого генератора разрешена OPTIN-байтом. Если программная остановка низкоскоростного кольцевого генератора запрещена, то состояние регистра LSRCM игнорируется и генератор продолжает работу. Кроме того, тактирование сторожевого таймера (WDT) осуществляется от низкоскоростного кольцевого генератора, подробную информацию можно найти в [ГЛАВЕ 9 Сторожевой таймер](#).

Для обращения к регистру LSRCM могут использоваться инструкции 1-битной и 8-битной манипуляции.

После сигнала сброса регистр LSRCM инициализируется значением 00H.

**Рисунок 5-4. Формат регистра управления низкоскоростным кольцевым генератором (LSRCM)**

Адрес: FF58H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	<0>
<b>LSRCM</b>	0	0	0	0	0	0	0	LSRSTOP

LSRSTOP	Генерация/остановка работы низкоскоростного кольцевого генератора
0	Генератор работает
1	Работа генератора остановлена

### (3) Регистр управления временем стабилизации частоты (OSTS)

Этот регистр используется для установки времени необходимого для стабилизации работы генератора опорной частоты после выхода из режима STOP. Время стабилизации необходимо только при работе от кварцевого/керамического генератора. Если в качестве опорного генератора выбран высокоскоростной кольцевой генератор или внешний генератор, то нет необходимости в задержке. Время стабилизации, необходимое для стабилизации работы генератора опорной частоты после включения питания микроконтроллера или после сигнала сброса, устанавливается OPTION-байтом подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#). Для обращения к регистру OSTS могут использоваться инструкции 1-битной и 8-битной манипуляции.

Рисунок 5-5. Формат регистра выбора времени стабилизации частоты (OSTS)

Адрес: FFF4H; После сброса: Неопределен; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
OSTS	0	0	0	0	0	0	OSTS1	OSTS0

OSTS1	OSTS0	Время стабилизации
0	0	$2^{10}/f_x(102,4 \text{ мкс})$
0	1	$2^{12}/f_x(409,6 \text{ мкс})$
1	0	$2^{15}/f_x(3,27 \text{ мс})$
1	1	$2^{17}/f_x(13,1 \text{ мс})$

- Внимание**
1. Перед тем как перевести микроконтроллер в режим STOP, необходимо установить время стабилизации согласно рекомендациям приведенным ниже. Ожидаемое время стабилизации резонатора должно быть меньше или равно значению времени стабилизации, задаваемому параметром OSTS.
  2. Время ожидания выхода микроконтроллера из режима STOP не включает в себя промежуток времени от момента выхода микроконтроллера из режима STOP до момента начала генерации (интервал "а" на диаграмме приведенной ниже) вне зависимости от того, был ли прерван режим STOP сбросом или прерыванием.
  3. Время стабилизации после включения напряжения питания или после сигнала сброса устанавливается OPTION-байтом, подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#).



- Примечание**
1.  $f_x = 10 \text{ МГц}$
  2. Время стабилизации резонатора должно быть указано в технических характеристиках используемого резонатора.

## 5.4 Система генераторов опорной частоты

В микроконтроллерах подгруппы 78K0S/KA+ имеется 3 типа схем тактирования.

- Высокоскоростной кольцевой генератор: 8 МГц (тип.).
- Кварцевый/керамический генератор: от 1 до 10 МГц.
- Внешний опорный генератор: от 1 до 10 МГц.

### 5.4.1 Высокоскоростной кольцевой генератор

Высокоскоростной кольцевой генератор является внутренним узлом микроконтроллеров подгруппы 78K0S/KA+, типовое значение резонансной частоты генератора соответствует 8 МГц.

Если высокоскоростной кольцевой генератор выбран в качестве опорного генератора, то выводы X1 и X2 могут быть использованы как порты ввода/вывода.

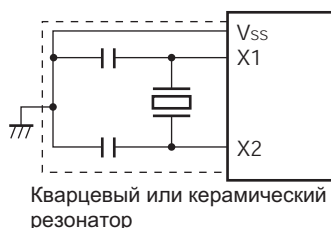
Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#) и [ГЛАВЕ 4 Порты ввода/вывода](#).

### 5.4.2 Кварцевый/керамический генератор

Этот генератор использует кварцевый или керамический резонатор для стабилизации частоты генерации, при этом выводы X1 и X2 используются для подключения резонатора и не могут быть использованы в качестве портов ввода/вывода. Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#) и [ГЛАВЕ 4 Порты ввода/вывода](#).

На рисунке 5-6 приведена схема подключения кварцевого/керамического резонатора.

Рисунок 5-6. Схема подключения кварцевого/керамического резонатора



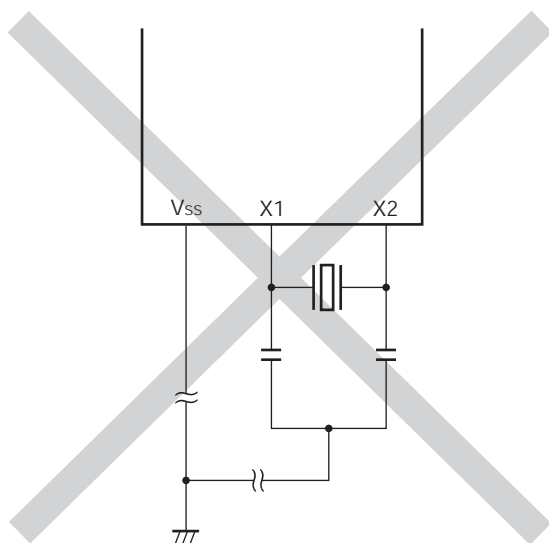
**Внимание** При использовании кварцевого/керамического резонатора для обеспечения устойчивой работы генератора, настоятельно рекомендуется выполнять следующие правила относящиеся к цепям обведенным пунктиром:

- Проводные соединения делайте минимально возможной длины.
- Не пересекайте цепи генератора с другими сигнальными цепями.
- При трассировке цепей генератора избегайте проводить рядом цепи, проводящие большой ток.
- Всегда обеспечивайте один и тот же потенциал общего провода в цепях резонатора и на выводе Vss.
- Следите за тем, чтобы линии с большим током не проходили через участки, на которые происходит заземление резонатора.
- Цепи резонатора должны быть подключены только к генератору и не должны использоваться для тактирования каких-либо иных узлов схемы.

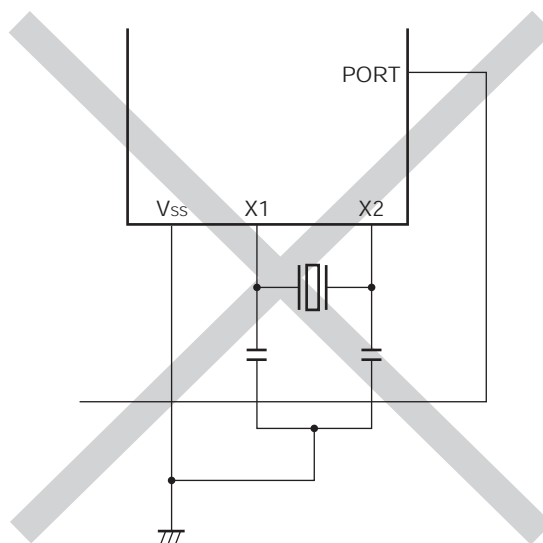
На рисунке 5-7 показаны примеры ошибок при трассировке цепей резонатора.

### Рисунок 5-7. Примеры ошибок при трассировке цепей резонатора (1/2)

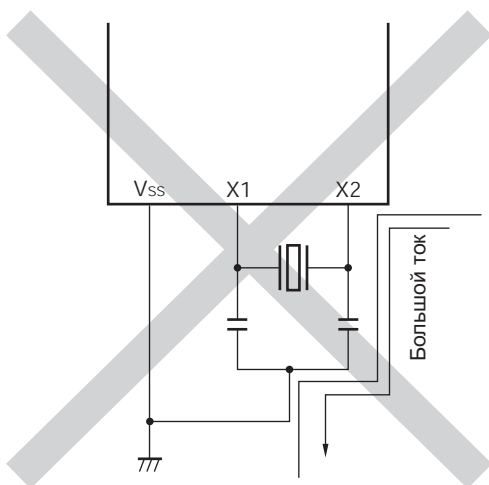
(а) Слишком длинный проводник заземления



(б) Пересечение с сигнальными линиями



(в) Рядом проходит проводник с большим током



(г) Через цепь заземления резонатора течет большой ток (Потенциалы точек А, В и С изменяются со временем)

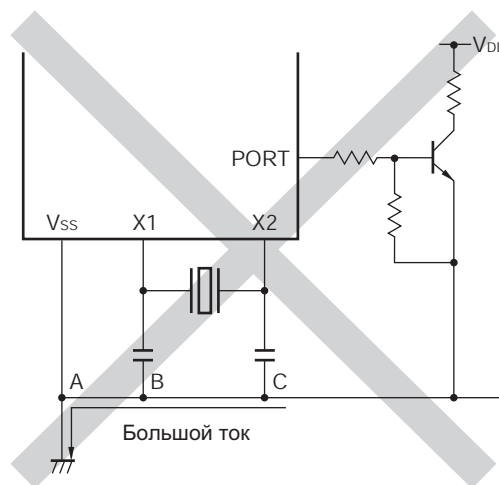
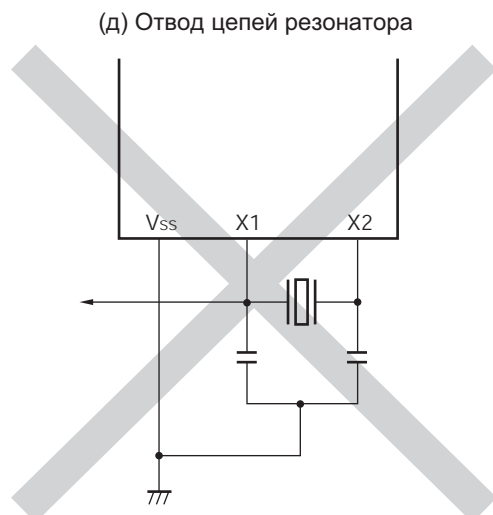




Рисунок 5-7. Примеры ошибок при трассировке цепей резонатора (2/2)



### 5.4.3 Внешний опорный генератор

Подключение внешнего опорного генератора производится через вывод X1.

Если внешний опорный генератор назначен OPTION-байтом системным генератором, то вывод X2 микроконтроллера может использоваться как порт ввода/вывода. Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#) и [ГЛАВЕ 4 Порты ввода/вывода](#).

### 5.4.4 Предделитель

Предделитель делит частоту ( $f_x$ ) системного генератора, формируя при этом тактовые частоты синхронизации периферийных устройств и ядра процессора.

**Примечание** Выбор системного генератора (высокоскоростной кольцевой генератор, кварцевый/керамический генератор или внешний опорный генератор) определяется состоянием OPTION-байта. Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#).

## 5.5 Опорный тактовый генератор процессорного ядра

Тактовая частота ( $f_{CPU}$ ), предназначенная для тактирования процессорного ядра, формируется из системной тактовой частоты ( $f_X$ ), генерируемой одним из трех источников.

- Высокоскоростной кольцевой генератор: Встроенный генератор 8 МГц (тип.)
- Кварцевый/керамический генератор: Генерируемая частота от 1 до 10 МГц.
- Внешний опорный генератор: Внешняя частота от 1 до 10 МГц.

Выбор системного тактового генератора осуществляется OPTION-байтом. Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#).

### (1) Высокоскоростной кольцевой генератор

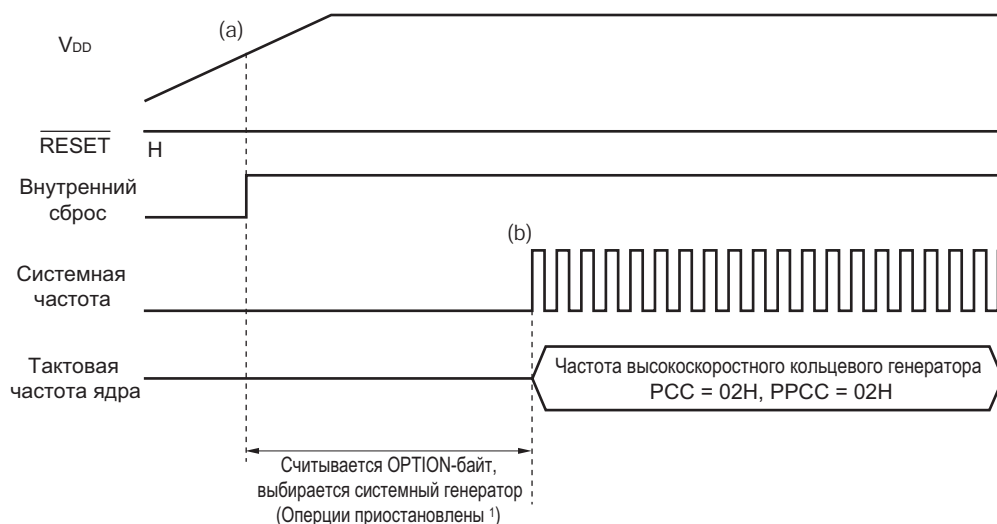
При использовании встроенного высокоскоростного кольцевого генератора в качестве системного имеются следующие особенности:

- Уменьшенное время запуска  
Когда в качестве системного генератора используется встроенный высокоскоростной кольцевой генератор, процессорное ядро запускается быстрее, без задержки на стабилизацию колебаний генератора.
- Дополнительные свободные выводы  
Когда в качестве системного генератора используется встроенный высокоскоростной кольцевой генератор, освобождаются контакты X1 и X2, используемые для подключения кварцевого/керамического резонатора. Т.е. пользователь получает в свое распоряжение два дополнительных контакта, которые могут использоваться как порты ввода/вывода. Подробную информацию можно найти в [ГЛАВЕ 4 Порты ввода/вывода](#).

На рисунках 5-8 и 5-9 приведены соответственно временные диаграммы сигналов и диаграмма состояний при запуске микроконтроллера от высокоскоростного кольцевого генератора.

**Примечание** При использовании высокоскоростного кольцевого генератора максимальное отклонение тактовой частоты от номинального значения не более  $\pm 5\%$ .

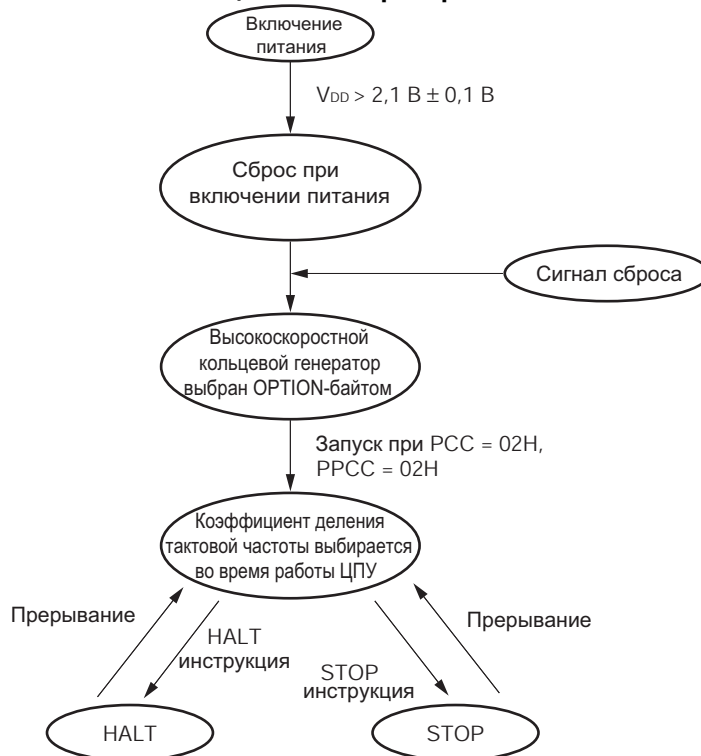
**Рисунок 5-8. Временные диаграммы сигналов микроконтроллера при запуске от высокоскоростного кольцевого генератора**



**Примечание 1.** Время, на которое приостановлены операции, составляет: 277 мкс (мин.), 544 мкс (тип.) и 1,075 мс (макс.)

- Сигнал внутреннего сброса сформирован узлом сброса при включении питания, после сброса опрошен OPTION-байт, и в зависимости от его состояния выбран системный генератор.
- OPTION-байт опрошен, и системный генератор выбран, высокоскоростной кольцевой генератор формирует тактовые импульсы.

**Рисунок 5-9. Диаграмма состояний при запуске микроконтроллера от высокоскоростного кольцевого генератора.**



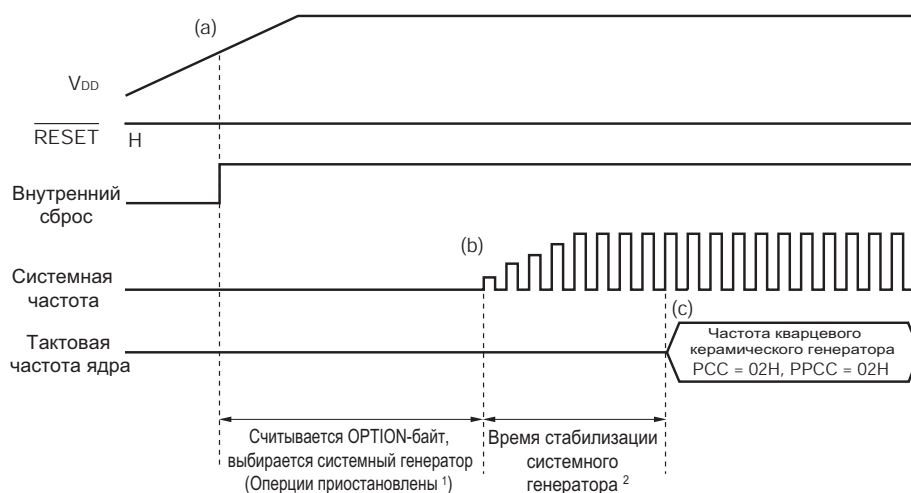
**Замечание** PCC: регистр управления тактовой частотой процессора  
PPCC: регистр управления тактовой частотой препроцессора

## (2) Кварцевый/керамический генератор

Использование кварцевого/керамического генератора в качестве системного позволяет выбрать тактовую частоту от 1 до 10 МГц и повысить стабильность тактового сигнала, т.к. девиация частоты кварцевого/керамического генератора меньше чем у высокоскоростного кольцевого генератора (8 МГц (тип.)).

На рисунках 5-10 и 5-11 приведены соответственно временные диаграммы сигналов и диаграмма состояний при запуске микроконтроллера от кварцевого/керамического генератора.

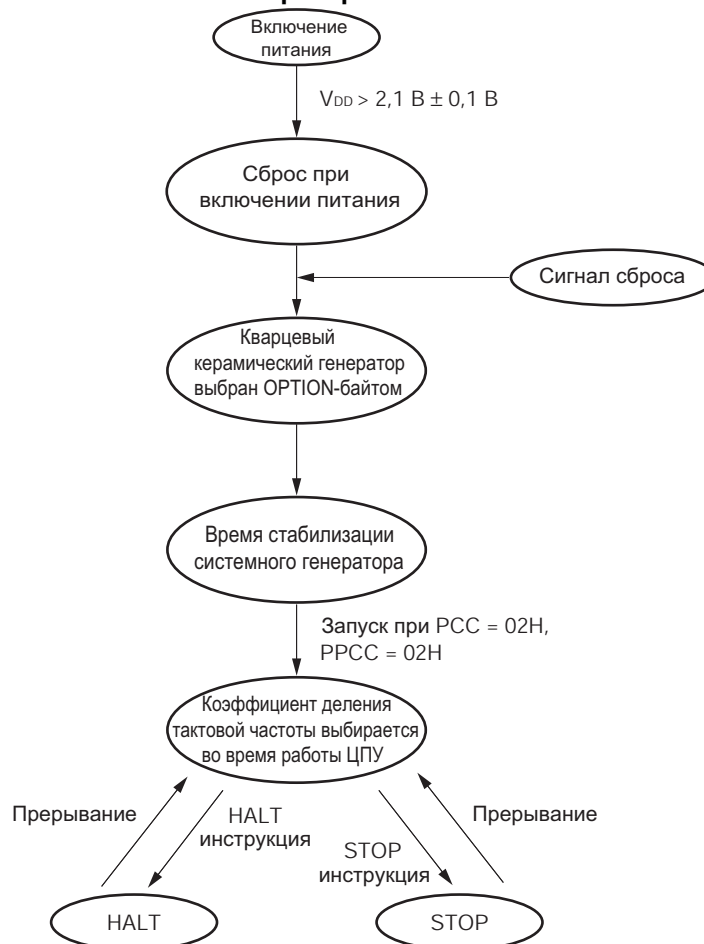
**Рисунок 5-10. Временные диаграммы сигналов микроконтроллера при запуске от кварцевого/керамического генератора**



- Примечание**
1. Время, на которое приостановлены операции, составляет: 276 мкс (мин.), 544 мкс (тип.) и 1,074 мс (макс.)
  2. Время стабилизации системного генератора определяется в OPTION-байте. Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#). Время стабилизации генератора после выхода микроконтроллера из режима STOP определяется регистром выбора времени стабилизации частоты(OSTS)

- (a) Сигнал внутреннего сброса сформирован узлом сброса при включении питания, OPTION-байт опрошен после сброса, системный генератор выбран.
- (b) Высокоскоростной кольцевой генератор запущен, OPTION-байт опрошен, в качестве системного генератора выбран кварцевый/керамический генератор.
- (c) Кварцевый керамический генератор начинает работать в качестве системного, только после того как произойдет стабилизация его работы. Время ожидания определяется в OPTION-байте. Подробную информацию можно найти в [ГЛАВЕ 17 OPTION-байт](#).

**Рисунок 5-11. Диаграмма состояний при запуске микроконтроллера от кварцевого керамического генератора.**



**Замечание** PCC: регистр управления тактовой частотой процессора  
 RPCC: регистр управления тактовой частотой препроцессора

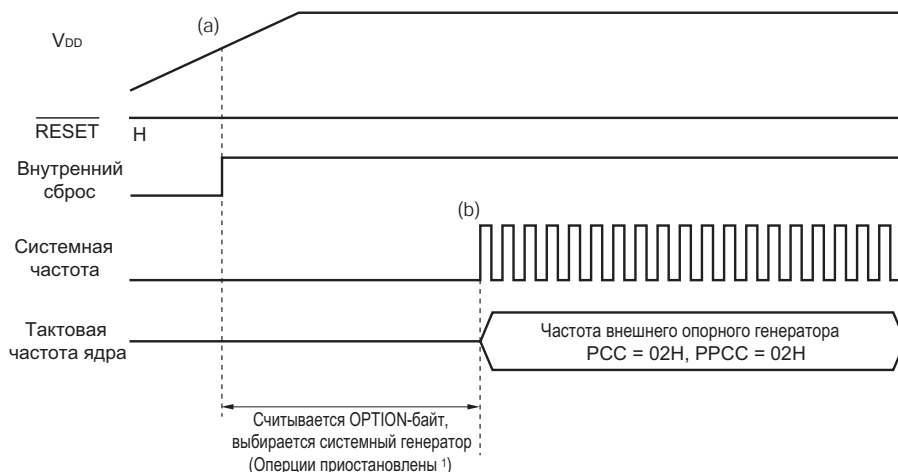
### (3) Внешний опорный генератор

Если OPTION-байтом выбран вход внешнего тактового сигнала, имеются следующие особенности:

- Высокая тактовая частота  
 Возможность работы с повышенной стабильностью частоты по сравнению с высокоскоростным кольцевым генератором (8 МГц (тип.)), т. к. в качестве опорного может быть выбран генератор с тактовой частоты от 1 до 10 МГц и очень малой девиацией.
- Дополнительные свободные выводы  
 Когда в качестве системного генератора используется внешний опорный генератор, освобождается контакт X2, используемый при подключении кварцевого/керамического резонатора. Т.е. пользователь получает в свое распоряжение дополнительный контакт, который может использоваться как порт ввода/вывода. Подробную информацию можно найти в [ГЛАВЕ 4 Порты ввода/вывода](#).

На рисунках 5-12 и 5-13 приведены соответственно временные диаграммы сигналов и диаграмма состояний при запуске микроконтроллера от внешнего опорного генератора.

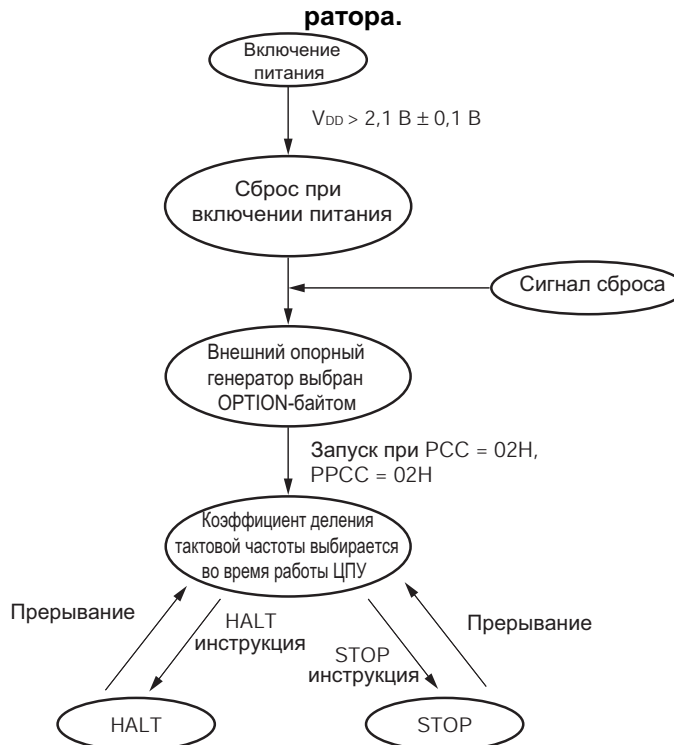
**Рисунок 5-12. Временные диаграммы сигналов микроконтроллера при запуске от внешнего опорного генератора**



**Примечание 1.** Время, на которое приостановлены операции, составляет: 277 мкс (мин.), 544 мкс (тип.) и 1,075 мс (макс.)

- (a) Сигнал внутреннего сброса сформирован узлом сброса при включении питания, OPTION-байт считан после сброса, и в зависимости от его состояния выбран системный генератор.
- (b) OPTION-байт считан, системный генератор выбран. Внешний опорный генератор формирует системные тактовые импульсы.

**Рисунок 5-13. Диаграмма состояний при запуске микроконтроллера от внешнего опорного генератора.**



**Замечание** PCC: регистр управления тактовой частотой процессора  
PPCC: регистр управления тактовой частотой препроцессора

## 5.6 Тактирование периферийных устройств

Для тактирования периферийных устройств используются следующие тактовые частоты:

- Тактовая частота периферийных устройств ( $f_{XP}$ )
- Тактовая частота низкоскоростного кольцевого генератора ( $f_{RL}$ )

### (1) Тактовая частота периферийных устройств

Тактовая частота периферийных устройств получается в результате деления системной тактовой частоты  $f_x$ . Коэффициент деления выбирается в регистре управления тактовой частотой препроцессора (PPCC).

Возможен выбор одной из трех частот: " $f_x$ ", " $f_x/2$ ", " $f_x/2^2$ ". В таблице 5-3 приведены значения тактовой частоты периферийных устройств в зависимости от состояния регистра PPCC.

**Таблица 5-3. Тактовые частоты периферийных устройств**

PPCC1	PPCC0	Тактовая частота периферийных устройств
0	0	$f_x$
0	1	$f_x/2$
1	0	$f_x/2^2$
1	1	Запрещено

**(2) Тактовая частота низкоскоростного кольцевого генератора**

После сигнала сброса низкоскоростной кольцевой генератор начинает формировать тактовую частоту 240 кГц (тип.).

Содержимое OPTION-байта определяет, возможность программной остановки низкоскоростной кольцевой генератор. Если программная остановка низкоскоростного кольцевого генератора разрешена, то управление генератором осуществляется с помощью регистра режима кольцевого генератора (LSRCM). В противном случае (программная остановка запрещена), для тактирования WDT может быть использован только низкоскоростной кольцевой генератор ( $f_{RL}$ ).

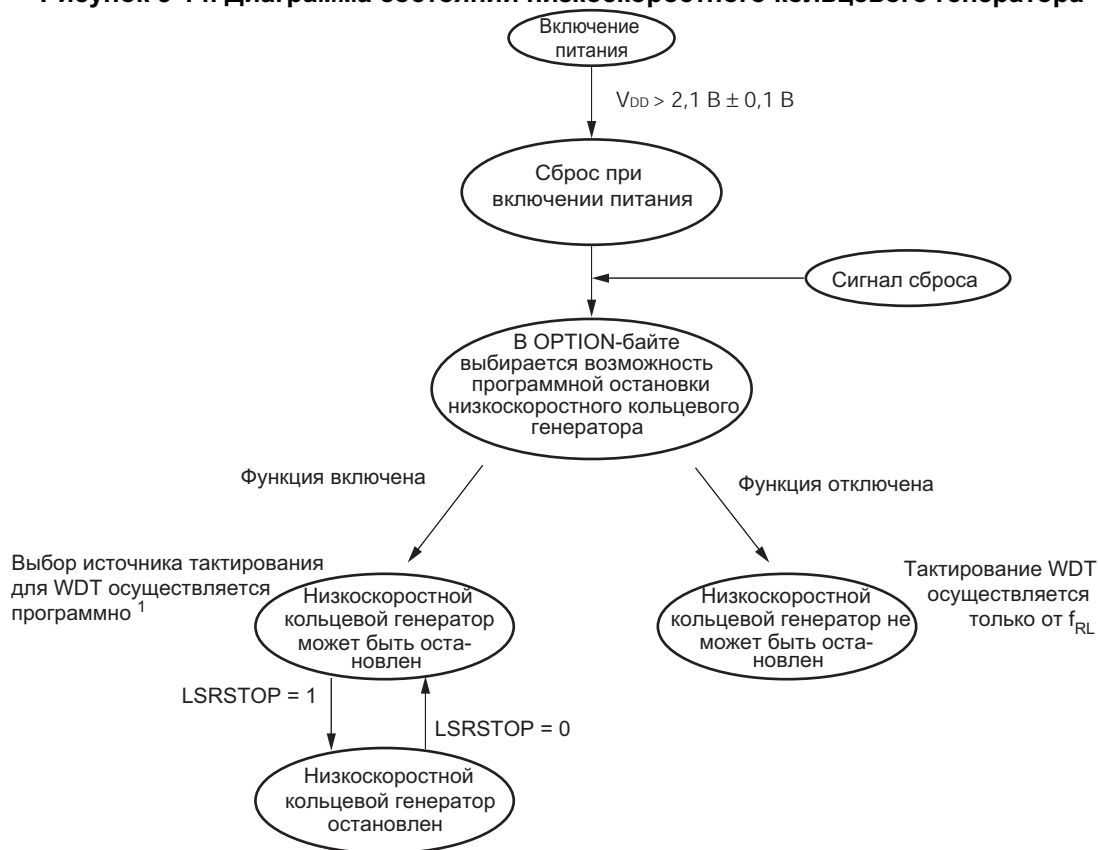
Тактовая частота, генерируемая низкоскоростным кольцевым генератором, не зависит от системной частоты ядра процессора. Следовательно, если низкоскоростной кольцевой генератор используется для тактирования сторожевого таймера, то "зависание" будет обнаружено, даже если процессорное ядро находится в состоянии STOP. А если низкоскоростной кольцевой генератор используется для тактирования 8-разрядного таймера H1, то данный таймер будет функционировать даже в режиме "standby".

Состояние низкоскоростного кольцевого генератора при тактировании WDT и 8-разрядного таймера H1 показано в таблице 5-4. На рисунке 5-14 показана диаграмма состояний низкоскоростного кольцевого генератора.

**Таблица 5-4. Состояние низкоскоростного кольцевого генератора.**

Состояние OPTION-байта		Состояние ядра	Состояние WDT	Состояние таймера H1
Возможность программной остановки	LSRSTOP = 1	Рабочее состояние	Приостановлен	Приостановлен
	LSRSTOP = 0		Работает	Работает
	LSRSTOP = 1	Режим standby	Приостановлен	Приостановлен
	LSRSTOP = 0		Приостановлен	Работает
Программная остановка отключена		Рабочее состояние	Работает	
		Режим standby		

Рисунок 5-14. Диаграмма состояний низкоскоростного кольцевого генератора



**Примечание 1.** Тактирование сторожевого таймера (WDT) может осуществляться от  $f_X$  или  $f_{RL}$ , или может быть приостановлено. Подробную информацию можно найти в [ГЛАВЕ 9 Сторожевой таймер](#).

# Глава 6 16-разрядный таймер/счетчик 00

## 6.1 16-разрядный таймер/счетчик 00

16-разрядный таймер/счетчик 00 может выполнять следующие функции:

**(1) Интервальный таймер**

16-разрядный таймер/счетчик 00 генерирует запросы на прерывание через заданные временные интервалы.

- Количество отсчетов: от 2 до 65536

**(2) Счетчик внешних событий**

16-разрядный таймер/счетчик 00 может использоваться как счетчик внешних высокоуровневых или низкоуровневых сигнальных импульсов.

- Допустимая длительность импульса:  $2/f_{\text{ХР}}$  или больше

**(3) Измерение длительности импульсов**

16-разрядный таймер/счетчик 00 может использоваться для измерения длительности внешних импульсов.

- Допустимая длительность импульса:  $2/f_{\text{ХР}}$  или больше

**(4) Генератор меандра**

16-разрядный таймер/счетчик 00 может использоваться как генератор меандра с заданной частотой.

- Цикл: (от 2 x 2 до 65536 x 2) циклов тактирования

**(5) Генератор PPG сигнала**

16-разрядный таймер/счетчик 00 может использоваться как генератор прямоугольных импульсов с заданным периодом и длительностью.

- $1 < \text{Длительность импульса} < \text{Период} \leq (\text{FFFF} + 1) \text{H}$

**(6) Генератор одиночного импульса**

16-разрядный таймер/счетчик 00 может использоваться для генерации одиночного импульса с заданной длительностью.

## 6.2 Конфигурация 16-разрядного таймера/счетчика 00

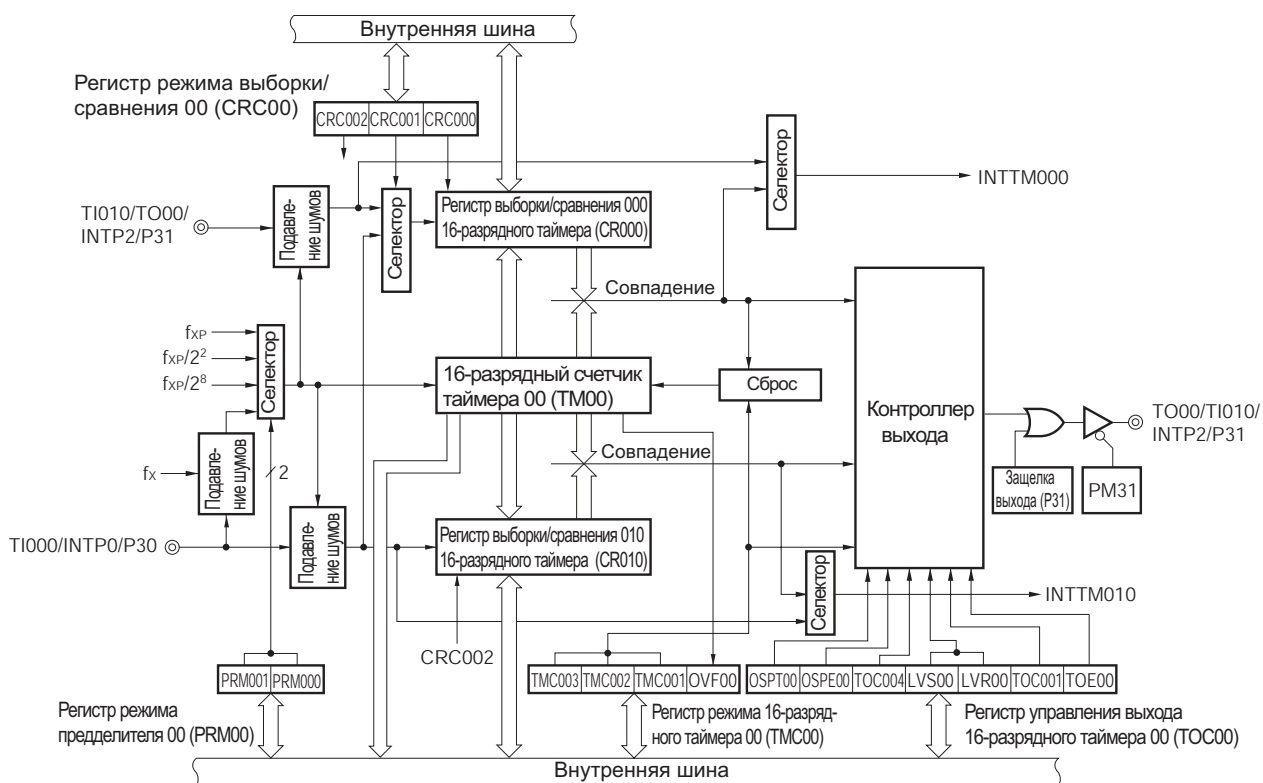
В состав 16-разрядного таймера/счетчика 00 входят узлы, приведенные в таблице 6-1.

Таблица 6-1. Конфигурация 16-разрядного таймера/счетчика 00

Узел	Конфигурация
Счетчик	16-разрядный счетчик таймера 00 (TM00)
Регистр	Регистры выборки/сравнения 000, 010 (CR000, CR010) 16-разрядного таймера
Вход таймера	Ti000, Ti010
Выход таймера	TO00, контроллер выхода
Регистры Управления	Регистр режима 16-разрядного таймера 00 (TMC00) Регистр режима выборки/сравнения таймера 00 (CRC00) Регистр управления выхода 16-разрядного таймера 00 (TOC00) Регистр режима предделителя таймера 00 (PRM00) Регистр режима порта 3 (PM3) Регистр порта 3 (P3)



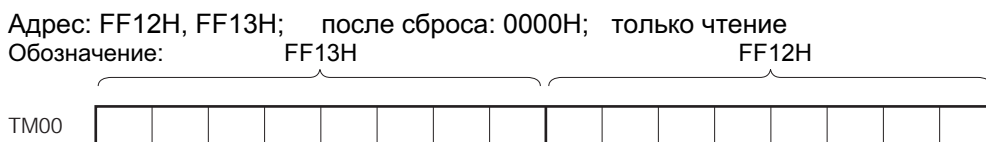
**Рисунок 6-1. Блок-схема 16-разрядного таймера/счетчика 00**



**(1) 16-разрядный таймер/счетчик 00 (ТМ00)**

Регистр ТМ00 обеспечивает счет счетных импульсов, доступен только для чтения. Инкрементирование счетчика происходит при переходе сигнала счетного импульса из “0” в “1”. При чтении содержимого счетчика подача счетных импульсов временно приостанавливается, после чего происходит чтение текущего состояния счетчика.

**Рисунок 6-2. Схематическое представление 16-разрядного счетчика/таймера 00 (ТМ00)**



- Сброс содержимого счетчика в 0000H происходит в следующих случаях:
- <1>Наличие сигнала сброса микроконтроллера на контакте RESET
  - <2>Если биты ТМС003 и ТМС002 сброшены в “0”
  - <3>Если принят соответствующий фронт/срез ТI000 в режиме работы с перезапуском от фронта/среза ТI000
  - <4>Если содержимое регистров ТМ00 и СR000 совпадает при работе в режиме работы с перезапуском от совпадения регистров ТМ00 и СR000
  - <5>Если бит OSPT00 установлен в “1” в режиме генерации одиночных импульсов

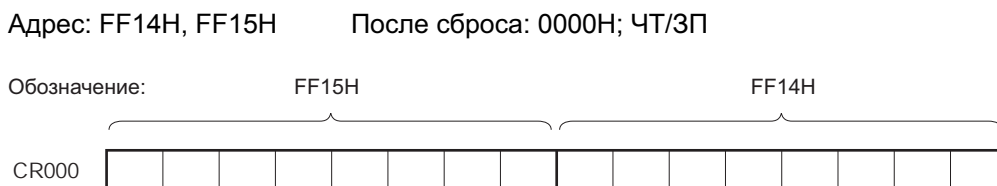
**Внимание**

1. Во время чтения ТМ00 не производится выборка СR010.
2. Во время чтения ТМ00 тактирование счетчика счетными импульсами временно приостанавливается, и после чтения возобновляется.

**(2) Регистр выборки/сравнения 000 16-разрядного таймера (СR000)**

16-разрядный регистр СR000 используется для выборки или сравнения. Бит 0 (СR000) регистра режима выборки/сравнения 00 (СR00) определяет, в каком качестве будет использоваться регистр СR000. Регистр СR000 может использоваться в качестве операнда инструкций манипуляции 16-разрядными данными. В результате сброса содержимое регистра СR000 сбрасывается в 0000H.

**Рисунок 6-3. Схематическое представление регистра выборки/сравнения 000 16-разрядного таймера (CR000)**



- Использование CR000 как регистра сравнения**  
Содержимое CR000 сравнивается с содержимым 16-разрядного таймера/счетчика 00 (TM00), как только содержимое этих регистров совпадет, генерируется запрос на прерывание (INTTM000). Когда таймер TM00 работает в режиме интервального таймера, регистр CR000 используется для хранения значения длительности интервала.
- Использование CR000 как регистра выборки**  
При использовании CR000 в качестве регистра выборки активный фронт или срез сигнала на контакте TI000 или TI010 производит захват содержимого таймера в регистр CR000. Выбор активного фронта или среза сигнала на контактах TI000 или TI010 производится регистром режима предделителя 00 (PRM00) (см. таблицу 6-2).

**Таблица 6-2. Захват содержимого таймера в регистр CR000 в зависимости от изменений сигналов на линиях TI000 и TI010**

**(1) Линия TI000 активна для операций выборки (CRC001 = 1, CRC000 = 1)**

Состояние сигнальной линии стробирующей выборку CR000	Активное изменение состояния линии TI000 при выборке CR000	ES010	ES000
		Переход из "1" в "0" (срез)	0
Переход из "0" в "1" (фронт)	Переход из "1" в "0" (срез)	0	0
Нет операции выборки	Оба перехода	1	1

**(2) Линия TI010 активна для операций выборки (CRC001 = 0, CRC000 = 1)**

Состояние сигнальной линии стробирующей выборку CR000	Активное изменение состояния линии TI010 при выборке CR000	ES110	ES100
		Переход из "1" в "0" (срез)	0
Переход из "0" в "1" (фронт)	Переход из "0" в "1" (фронт)	0	1
Оба перехода	Оба перехода	1	1

- Замечания**
- Установка значений ES010, ES000 = 1, 0 и ES110, ES100 = 1, 0 запрещена.
  - ES010, ES000: Бит 5 и 4 регистра режима предделителя 00 (PRM00)  
ES110, ES100: Бит 7 и 6 регистра режима предделителя 00 (PRM00)  
CRC001, CRC000: Бит 1 и 0 регистра режима выборки/сравнения 00 (CRC00)

- Внимание**
- При работе в режиме счета с перезапуском от совпадения регистров TM00 и CR000, не устанавливайте в регистр CR000 нулевое значение, в противном случае таймер будет постоянно находиться в состоянии сброса. Однако, при работе в режиме автогенерации и в режиме счета с перезапуском от фронта/среза TI000, если значение CR000 установлено в 0000H, будет генерироваться запрос на прерывание (INTTM000) после первого переполнения (FFFFH) регистра TM00 и изменения его содержимого из 0000H в 0001H.
  - Если новое значение установленное в CR000 меньше, чем содержимое 16-разрядного счетчика таймера 00 (TM00), то TM00 продолжает отсчитывать дальше, переполняется, после чего начинает отсчитывать с 0. В связи с этим, если новое установленное значение CR000 меньше чем предыдущее, то после изменения содержимого регистра CR000, таймер следует перезапустить.

3. После остановки 16-разрядного таймера/счетчика 00, содержимое CR000 не определено.
4. Если регистр CR000 установлен в режим сравнения, то операция выборки не может быть выполнена, даже если при этом триггер выборки корректно настроен на вход.
5. Если вывод P31 используется в качестве входа стробирования TI010, то он не может быть использован как выход таймера 00 (TO00). При использовании вывода P31 в качестве выхода TO00, он не может быть использован как вход стробирования TI010.
6. Если при использовании регистра CR000 в качестве регистра выборки совпадают по времени строб чтения регистра и строб выборки, то более высокий приоритет имеет строб выборки, при этом прочитанное значение будет неопределенным. Также при конфликте сигнала остановки счетчика таймера и строба выборки, значение выборки будет неопределенным.
7. Изменение установок регистра CR000 может стать причиной сбоя. Изменения настроек должны соответствовать подпункту [17 “Изменения регистра сравнения во время работы таймера” пункта 6.5 “Особенности 16-разрядного таймера/счетчика 00”](#).

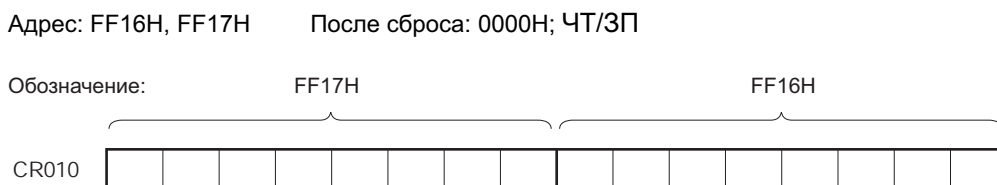
**(3) Регистр выборки/сравнения 010 16-разрядного таймера (CR010)**

16-разрядный регистр CR010 используется для выборки или сравнения. Бит 2 (CRC002) регистра режима выборки/сравнения 00 (CRC00) определяет, в каком качестве будет использоваться регистр CR010.

Регистр CR010 может использоваться в качестве операнда инструкций манипуляции 16-разрядными данными.

В результате сброса содержимое регистра CR010 сбрасывается в 0000H.

**Рисунок 6-4. Схематическое представление регистра выборки/сравнения 010 16-разрядного таймера (CR010)**



- **Использование CR010 как регистра сравнения**  
Содержимое CR010 сравнивается с содержимым 16-разрядного таймера/счетчика 00 (TM00), как только содержимое этих регистров совпадет, генерируется запрос на прерывание (INTTM010).
- **Использование CR010 как регистра выборки**  
При использовании CR010 в качестве регистра выборки активный фронт или срез сигнала на контакте TI000 производит захват содержимого таймера в регистр CR010. Выбор активного фронта или среза сигнала на контакте TI000 производится регистром режима предделителя 00 (PRM00) (см. таблицу 6-3).

**Таблица 6-3. Захват содержимого таймера в регистр CR010 в зависимости от изменений сигналов на линии TI000 (CRC002 = 1)**

Состояние сигнальной линии стробирующей выборку CR010	Активное изменение состояния линии TI000 при выборке CR010	ES010	ES000
		Переход из “1” в “0” (срез)	0
Переход из “0” в “1” (фронт)	Переход из “0” в “1” (фронт)	0	1
Оба перехода	Оба перехода	1	1

- Замечание**
1. Установка значения ES010, ES000 = 1, 0 запрещена.
  2. ES010, ES000: Бит 5 и 4 регистра режима предделителя 00 (PRM00)  
CRC002: Бит 2 регистра выборки/сравнения 00 (CRC00)

- Внимание
1. При работе в режиме автогенерации и в режиме счета с перезапуском от фронта/среза TI000, если значение CR010 установлено в 0000H, будет генерироваться запрос на прерывание (INTTM010) после того как изменится содержимое TM00 из 0000H в 0001H (после переполнения FFFFH).
  2. Если новое значение установленное в CR010 меньше, чем содержимое 16-разрядного счетчика таймера 00 (TM00), то TM00 продолжает отсчитывать дальше, переполняется, после чего начинает отсчитывать с 0. В связи с этим, если новое установленное значение CR010 меньше чем предыдущее, то после изменения содержимого регистра CR010, таймер следует перезапустить.
  3. После остановки 16-разрядного таймера/счетчика 00, содержимое CR010 не определено.
  4. Если регистр CR010 установлен в режим сравнения, то операция выборки не может быть выполнена, даже если при этом триггер выборки корректно настроен на вход.
  5. Если при использовании регистра CR010 в качестве регистра выборки совпадают по времени строб чтения регистра и строб выборки, то более высокий приоритет имеет строб выборки, при этом прочитанное значение будет неопределенным. Также при конфликте сигнала остановки счетчика таймера и строба выборки, значение выборки будет неопределенным.
  6. Изменение установок регистра CR010 может стать причиной сбоя. Изменения настроек должны соответствовать [подпункту 17 “Изменения регистра сравнения во время работы таймера” пункта 6.5 “Особенности 16-разрядного таймера/счетчика 00”](#).

### 6.3 Регистры управления 16-разрядного таймера/счетчика 00

Управление 16-разрядным таймером/счетчиком 00 осуществляется шестью регистрами, перечисленными ниже:

- Регистр режима 16-разрядного таймера 00 (TMC00)
- Регистр режима выборки/сравнения таймера 00 (CRC00)
- Регистр управления выхода 16-разрядного таймера 00 (TOC00)
- Регистр режима предделителя таймера 00 (PRM00)
- Регистр режима порта 3 (PM3)
- Регистр порта 3 (P3)

#### (1) Регистр режима 16-разрядного таймера 00 (TMC00)

Этот регистр задает режим работы 16-разрядного таймера, режим сброса 16-разрядного счетчика/таймера 00 (TM00), режим работы выхода таймера/счетчика, а также хранит информацию о переполнении счетчика.

Регистр TMC00 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое TMC00 сбрасывается в 00H.

**Внимание** 16-разрядный таймер/счетчик 00 (TM00) начинает работать при установке хотя бы одного из разрядов TMC002 или TMC003 в 1. Одновременный сброс разрядов TMC002 и TMC003 в 0 соответствует остановке таймера/счетчика.

Рисунок 6-5. Схематическое представление регистра режима 16-разрядного таймера 00 (TMC00)

Адрес: FF60H

После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	<0>
<b>TMC00</b>	0	0	0	0	TMC003	TMC002	TMC001	OVF00

TMC003	TMC002	TMC001	Рабочий режим и режима сброса	Условие инверсии выхода TO00	Генерирование запроса на прерывание
0	0	0	Работа таймера/счетчика остановлена (TM00 сбрасывается в 0)	Не изменяется	Не генерируются
0	0	1			
0	1	0	Режим автогенерации	Равенство содержимого регистров TM00 и CR000, или равенство содержимого регистров TM00 и CR010	<При работе в режиме регистра сравнения> Генерируется при равенстве содержимого регистров TM00 и CR000, или содержимого регистров TM00 и CR010
0	1	1		Равенство содержимого регистров TM00 и CR000, равенство содержимого регистров TM00 и CR010, или на вход TI000 воздействует активный фронт/срез	
1	0	0	Режим с перезапуском от фронта/среза TI000	—	Генерируется при стробировании CR000
1	0	1			
1	1	0	Режим с перезапуском от совпадения регистров TM00 и CR000	Равенство содержимого регистров TM00 и CR000, или содержимого регистров TM00 и CR010	<При работе в режиме регистра выборки> Генерируется при стробировании CR000
1	1	1		Равенство содержимого регистров TM00 и CR000, равенство содержимого регистров TM00 и CR010, или на вход TI000 воздействует активный фронт/срез	

OVF00	Флаг переполнения 16-разрядного счетчика/таймера 00 (TM00)
0	Переполнения не было
1	Переполнение было

- Внимание**
1. Работа таймера должна быть приостановлена перед записью битов в регистр TMC00 (кроме OVF00).
  2. При остановке работы таймера, не происходит счет импульсов, и генерирование прерываний таймера, даже если счетные сигналы поступают на входы TI000/TI010.
  3. За исключением случая, когда активный фронт/срез TI000 выбран как строб счета, работа таймера должна быть остановлена перед переходом процессора в режим STOP или в режим остановки системной тактовой частоты, иначе при запуске системного тактового генератора в работе таймера может произойти сбой.
  4. Активный фронт/срез TI000 необходимо задавать посредством установки битов 4 и 5 регистра режима предделителя 00 (PRM00), после остановки таймера.
  5. Если таймер работает в режиме работы с перезапуском от совпадения регистров TM00 и CR000, в режиме с перезапуском от активного фронта/среза TI000 или в режиме автогенерации, при этом если значение CR000 установлено в FFFFH и содержимое TM00 изменяется из FFFFH в 0000H, то флаг OVF00 устанавливается в 1.
  6. Даже если флаг OVF00 ранее был программно сброшен 0, сразу после переполнения TM00 (изменения из FFFFH в 0000H) флаг OVF00 вновь устанавливается в 1.
  7. Несмотря на то, что операция выборки выполняется при переходе сигнала тактирования из 1 в 0 (по срезу), тем не менее, запрос на прерывание (INTTM0n0) генерируется при следующем переходе сигнала тактирования из 0 в 1 (по фронту).

**Обозначения:**

TM00: 16-разрядный счетчик таймера 00  
 CR000: 16-разрядный регистр выборки/сравнения 000  
 CR010: 16-разрядный регистр выборки/сравнения 010

**(2) Регистр выборки/сравнения таймера 00 (CRC00)**

Этот регистр управляет работой регистров выборки/сравнения 000, 010 (CR000, CR010) 16-разрядного таймера/счетчика.

Регистр CRC00 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое CRC00 становится равным 00H.

**Рисунок 6-6. Схематическое представление регистра режима выборки/сравнения таймера 00 (CRC00)**

Адрес: FF62H      После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
CRC00	0	0	0	0	0	CRC002	CRC001	CRC000

<b>CRC002</b>	<b>Выбор рабочего режима регистра CR010</b>
0	Работает в режиме регистра сравнения
1	Работает в режиме регистра выборки

<b>CRC001</b>	<b>Триггер выборки CR000</b>
0	Выборка по активному фронту/срезу TI010
1	Выборка по активному фронту/срезу TI000 фаза сигнала инвертирована <sup>1</sup>

<b>CRC000</b>	<b>Выбор рабочего режима регистра CR000</b>
0	Работает в режиме регистра сравнения
1	Работает в режиме регистра выборки

**Примечание**

1. Если при установленном в 1 флаге CRC001 в качестве активного значения перехода будут выбраны одновременно фронт и срез (переход из "0" в "1", и переход из "1" в "0") то процедура выборки выполняться не будет.

**Внимание**

1. Перед установкой битов регистра CRC00, работа таймера должна быть остановлена.

2. Если регистром режима 16-разрядного таймера 00 (TMC00) установлен режим работы с перезапуском от совпадения регистров TM00 и CR000, то регистр CR000 не должен использоваться как регистр выборки.
3. Чтобы гарантировать надежность операции выборки, импульс строба выборки должен быть длинней, чем два цикла строба счета, выбранных регистром режима предделителя 00 (PRM00) (см. [рисунок 6-17](#)).

**(3) Регистр управления выхода 16-разрядного таймера 00 (TOC00)**

Этот регистр осуществляет управление выходным узлом 16-разрядного таймера/счетчика. Этот регистр задает такие режимы как триггерный режим, установка/сброс, разрешение/запрещение инвертирования сигнала, разрешение/запрещение выхода 16-разрядного таймера/счетчика 00, разрешение/запрещение формирования одиночного импульса, позволяет программно управлять триггером выхода одиночного импульса.

Регистр TOC00 может использоваться в качестве операндов инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра TOC00 сбрасывается в 00H.

**Рисунок 6-7. Схематическое представление регистра управления выхода 16-разрядного таймера 00 (TOC00)**

Адрес: FF63H      После сброса: 00H; ЧТ/ЗП

Обозначение	7	<6>	<5>	4	<3>	<2>	1	<0>
<b>TOC00</b>	0	OSPT00	OSPE00	TOC004	LVS00	LVR00	TOC001	TOE00

<b>OSPT00</b>	<b>Запуск формирования одиночного импульса</b>	
0	Не начинать формирование одиночного импульса	
1	Начать формирование одиночного импульса	

<b>OSPE00</b>	<b>Управление режимом генерации импульсов</b>	
0	Режим непрерывной генерации импульсов	
1	Режим вывода одиночного импульса <sup>1</sup>	

<b>TOC004</b>	<b>Управление триггером выхода таймера при равенстве содержимого CR010 и TM00</b>	
0	Операция инверсии триггера выхода запрещена	
1	Операция инверсии триггера выхода разрешена	

<b>LVS00</b>	<b>LVR00</b>	<b>Состояние триггера выхода таймера</b>
0	0	Не изменяется
0	1	Триггер выхода таймера сбрасывается в 0
1	0	Триггер выхода таймера устанавливается в 1
1	1	Запрещенная комбинация

<b>TOC001</b>	<b>Управление триггером выхода таймера при равенстве содержимого CR000 и TM00</b>	
0	Операция инверсии триггера выхода запрещена	
1	Операция инверсии триггера выхода разрешена	

<b>TOE00</b>	<b>Управление выходом таймера</b>	
0	Запрещение выхода таймера (на выходе фиксируется 0)	
1	Разрешение выхода таймера	

**Примечание** 1. Работа в режиме генератора одиночного импульса корректна только в режиме автогенерации и в режиме с перезапуском от активного фронта/среза T1000. В режиме с перезапуском от совпадения TM00 и CR000, генерация одиночного импульса невозможна, так как не происходит переполнение.

**Внимание**

1. Перед установкой битов регистра TOC00, за исключением бита OSPT00, таймер должен быть остановлен.
2. При чтении битов LVS00 и LVR00 всегда считывается 0.
3. После установки данных бит OSPT00 автоматически сбрасывается в 0, т.о. при чтении бита OSPT00 всегда считывается 0.

4. Установка бита OSPT00 в 1 разрешена только в режиме генерации одиночного импульса.
5. После записи в регистр OSPT00, реальная запись в этот регистр будет произведена только через как минимум два периода тактового генератора (период задается регистром предделителя PRM00).
6. При установке разряда TOE00 в 0 следует одновременно производить установку разрядов LVS00 и LVR00 командой 8-битовых манипуляций. При установке разряда TOE00 в 1, разряды LVS00 и LVR00 могут быть установлены отдельно командами 1-битовых манипуляций.

#### (4) Регистр режима предделителя таймера 00 (PRM00)

Этот регистр используется для выбора тактовой частоты 16-разрядного счетчика таймера 00 (TM00), а также для выбора активного фронта/среза TI000 и TI010.

Регистр PRM00 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра PRM00 сбрасывается в 00H.

**Рисунок 6-8. Схематическое представление регистра режима предделителя таймера 00 (PRM00)**

Адрес: FF61H

После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PRM00</b>	ES110	ES100	ES010	ES000	0	0	PRM001	PRM000

ES110	ES100	Установка активного фронта/среза TI010
0	0	Переход из значения "1" в значение "0" (срез)
0	1	Переход из значения "0" в значение "1" (фронт)
1	0	Запрещенная комбинация
1	1	Оба перехода активны

ES010	ES000	Установка активного фронта/среза TI000
0	0	Переход из значения "1" в значение "0" (срез)
0	1	Переход из значения "0" в значение "1" (фронт)
1	0	Запрещенная комбинация
1	1	Оба перехода активны

PRM001	PRM000	Выбор тактовой частоты
0	0	$f_{XP}$ (10 МГц)
0	1	$f_{XP}/2^2$ (2,5 МГц)
1	0	$f_{XP}/2^8$ (39,06 кГц)
1	1	Стробирование активным фронтом/срезом TI000 <sup>1</sup>

- Замечания**
1.  $f_{XP}$ : тактовая частота периферийных устройств
  2.  $f_{XP} = 10$  МГц

- Примечание**
1. Длительность внешнего импульса должна быть в два раза больше, чем период внутренней тактовой частоты ( $f_{XP}$ ).

- Внимание**
1. Установка содержимого регистра PRM00 должна производиться только после, остановки работы таймера.
  2. Если активный фронт/срез сигнала TI000 установлен в качестве счетного сигнала таймера, то недопустимо настраивать этот сигнал на работу в качестве синхроимпульса для режима с перезапуском и режима выборки.
  3. В случаях приведенных ниже имеет место активный фронт/срез сигнала TI0n0.
    - <1> Непосредственно сразу после системного сброса, если работа 16-разрядного таймера/счетчика 00 (TM00) разрешена и на вход TI0n0 подан сигнал логической 1
      - Если фронт или одновременно фронт и срез специфицированы, как активные переходы для сигнала TI0n0, фронт детектируется сразу, после того как разрешается работа таймера TM00.



- <2> Если работа таймера ТМ00 была остановлена в тот момент, когда сигнал ТI0n0 находился в состоянии 1, а после перехода сигнала ТI0n0 в состояние 0 работа таймера ТМ00 вновь была разрешена.
    - Если срез или одновременно фронт и срез специфицированы, как активные переходы для сигнала ТI0n0, срез детектируется сразу, после того как разрешается работа таймера ТМ00.
  - <3> Если работа таймера ТМ00 была остановлена в тот момент, когда сигнал ТI0n0 находился в состоянии 0, а после перехода сигнала ТI0n0 в состояние 1 работа таймера ТМ00 вновь была разрешена.
    - Если фронт или одновременно фронт и срез специфицированы, как активные переходы для сигнала ТI0n0, фронт детектируется сразу, после того как разрешается работа таймера ТМ00.
4. Сигнал сэмплирования, используемый в работе таймера для уменьшения влияния шума, отличен в случае, когда активный фронт/срез используется как строб счета таймера и в случае, когда этот сигнал используется как строб выборки. В первом случае сигнал сэмплирования –  $f_{ХР}$ , во втором сигнал сэмплирования выбирается регистром режима предделителя 00 (PRM00). Операция выборки таймера не будет выполнена до тех пор, пока активный сигнал выборки не будет дважды сэмплирован, таким образом, устраняется влияние на работу схемы коротких шумовых импульсов.
  5. Если вывод Р31 используется как вход сигнала активного фронта/среза ТI010, то он не может быть использован в качестве выхода таймера Т000. И наоборот если вывод Р31 используется как выхода таймера Т000, то он не может быть использован в качестве входа сигнала активного фронта/среза ТI010.

Где n = 0, 1

#### (5) Регистр режима порта 3 (PM3)

Этот регистр используется для установки порта 3 в режим 1-разрядного входа/выхода.

При использовании вывода Р31/Т000/ТI010/INTP2 как выхода таймера, сбросьте флаг PM31 и защелку выхода Р31 в 0.

При использовании выводов Р30/ТI000/INTP0 и Р31/Т000/ТI010/INTP2 в качестве входов таймера, установите PM30 и PM31 в 1. При этом защелки выхода Р30 и Р31 могут быть установлены либо в 1, либо в 0.

Регистр PM3 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра PM3 устанавливается в FFH.

**Рисунок 6-9. Схематическое представление регистра режима порта 3 (PM3)**

Адрес: FF23H      После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
PM3	1	1	1	1	1	1	PM31	PM30

PM3n	Выбор режима входа/выхода вывода Р3n (n = 0; 1)
0	Режим выхода (выходной буфер включен)
1	Режим входа (выходной буфер выключен)

## 6.4 Режимы работы 16-разрядного таймера/счетчика 00

### 6.4.1 Работа в режиме интервального таймера

Для работы 16-разрядного таймера/счетчика 00 в режиме интервального таймера регистры режима таймера TMC00 и режима выборки/сравнения CRC00 должны быть установлены согласно рисунку 6-10.

Последовательность настройки в режим интервального таймера:

- <1> Установить содержимое регистра CRC00 согласно рисунку 6-10.
- <2> Установить произвольное значение в регистр CR000.
- <3> Используя регистр PRM00 установить тактовую частоту таймера.
- <4> Установить регистр TMC00 в режим запуска (согласно рисунку 6-10).

**Внимание** Изменение содержимого регистра CR000 во время работы TM00 может стать причиной сбоя. Все изменения должны производиться согласно [подпункту 17 Изменения регистра сравнения во время работы таймера пункта 6.5 Особенности 16-разрядного таймера/счетчика 00.](#)

**Замечание** Подробную информацию о возможности использования прерывания INTTM000 см. [ГЛАВА 12 Прерывания.](#)

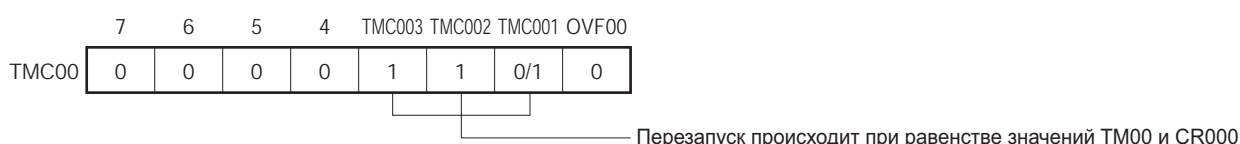
Для задания периода генерации запросов на прерывание используется содержимое регистра выборки/сравнения 000 16-разрядного таймера (CR000).

Как только содержимое, установленное в CR000 и содержимое 16-разрядного счетчика таймера 00 (TM00) совпадут, генерируется запрос на прерывание (INTTM000) и TM00 сбрасывается в 0, после чего продолжается отсчет нового временного интервала.

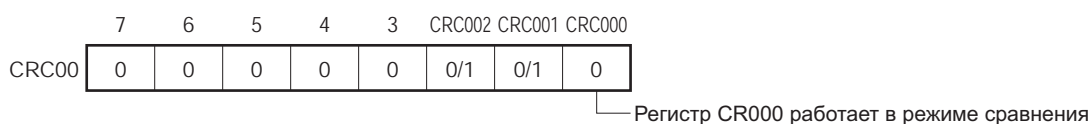
Битами 0 и 1 (PRM000, PRM001) регистра режима делителя 00 (PRM00) выбирается тактовая частота 16-разрядного таймера/счетчика.

**Рисунок 6-10. Состояние регистров управления при работе интервального таймера.**

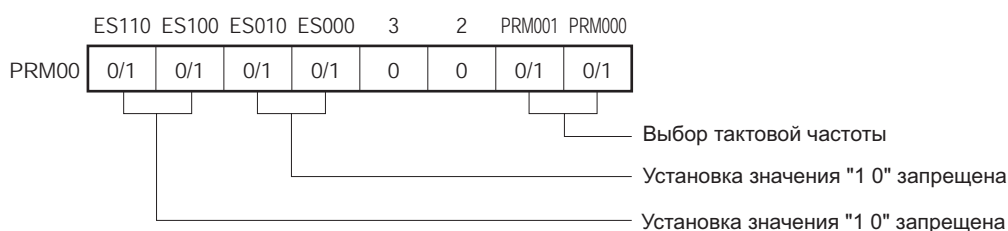
#### (а) Регистр режима 16-разрядного таймера 00 (TMC00)



#### (б) Регистр режима выборки/сравнения 00 (CRC00)

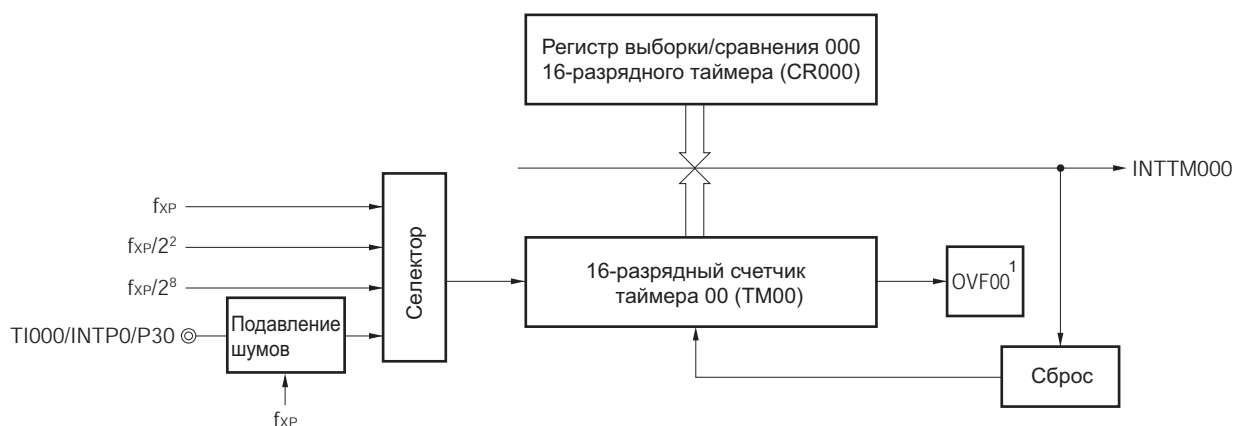


#### (с) Регистр режима 00 делителя (PRM00)



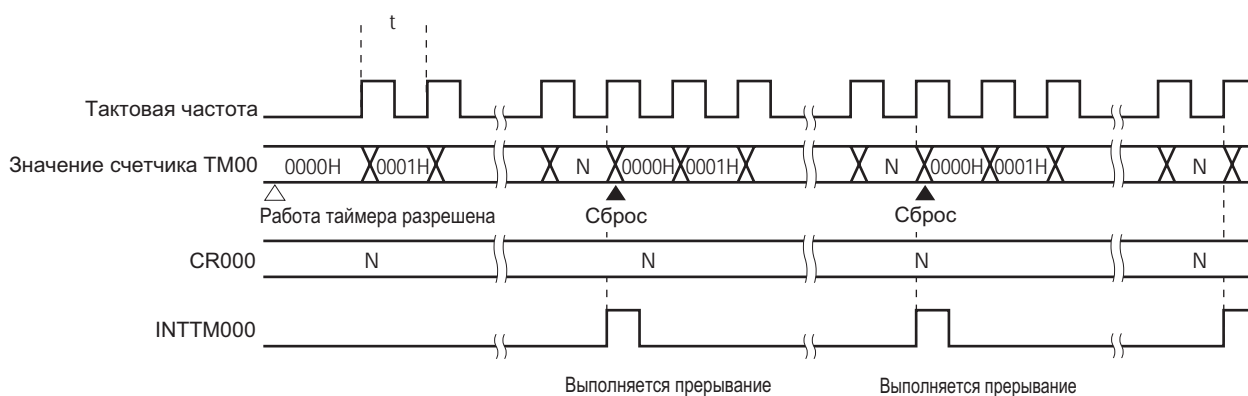
**Замечание** 0/1: Установка значения 0 или 1 позволяет выполнять таймеру/счетчику другие задачи параллельно с работой в режиме интервального таймера. Более подробную информацию можно найти в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00.](#)

**Рисунок 6-11. Блок-схема интервального таймера.**



**Примечание 1.** Бит OVF00 начинает устанавливаться в "1" только когда регистр CR000 установлен в FFFFH.

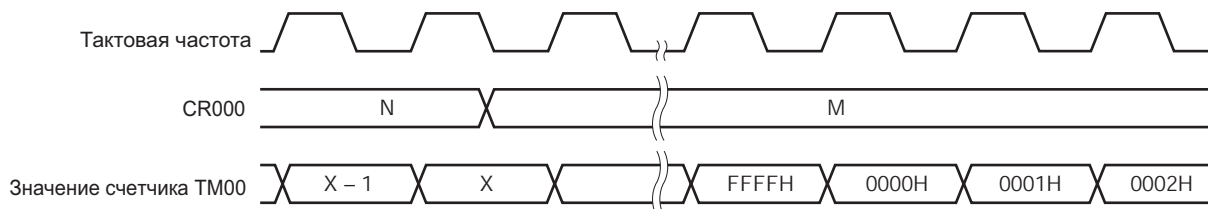
**Рисунок 6-12. Временные диаграммы работы интервального таймера.**



**Замечания** Время интервала =  $(N + 1) \times t$   
 $N$  = от 0001H до FFFFH (диапазон значений)

Если при изменении регистра сравнения во время работы интервального таймера содержимое регистра выборки/сравнения 000 16-разрядного таймера (CR000) меньше чем содержимое таймера/счетчика 00 (TM00), то TM00 продолжает отсчет до переполнения, а затем начинает отсчет с 0. Соответственно если новое значение  $M$  регистра CR000 меньше чем предыдущее значение  $N$ , то после изменения CR000 необходимо перезапустить таймер.

**Рисунок 6-13. Синхронизация после изменения регистра сравнения во время работы интервального таймера ( $N \rightarrow M: N > M$ ).**



**Если**  $N > X > M$

## 6.4.2 Работа в режиме счетчика внешних событий

Последовательность настройки режима счета внешних событий:

- <1> Установить содержимое регистра CRC00 (согласно рисунку 6-14).
- <2> Установить тактовую частоту таймера, используя регистр PRM00.
- <3> Установить необходимое значение в регистр CR000 (за исключением 0000H).
- <4> Установить регистр TMC00 в режим запуска (согласно рисунку 6-14).

- Замечания**
1. Установки вывода T1000 описаны в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00 \(5\) Регистр режима порта 3 \(PM3\)](#).
  2. Подробную информацию о возможности использования прерывания INTTM000 см. [ГЛАВА 12 Прерывания](#).

Счетчик внешних событий, используя 16-разрядный таймер/счетчик TM00, считает количество внешних импульсов, которые поступают на вход T1000.

Каждый раз, когда на вход счетчика поступает активный фронт/срез, устанавливаемый регистром режима предделителя PRM00, происходит инкрементирование счетчика TM00.

Как только содержимое TM00 становится равным содержимому регистра выборки/сравнения CR000, происходит сброс TM00 и генерируется запрос на прерывание INTTM000.

Значение CR000 должно быть отлично от 0000H (при значении 0000H счет внешних импульсов невозможен).

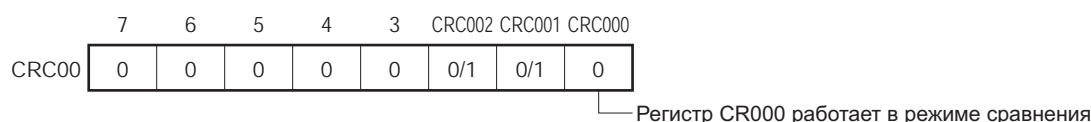
Битами 4 и 5 (ES000 и ES001) регистра режима предделителя PRM00 определяется активный переход (переход из "0" в "1", из "1" в "0" или оба перехода).

**Рисунок 6-14. Состояние регистров управления при работе счетчика внешних событий (случай когда перехода из "0" в "1"(фронт) активный).**

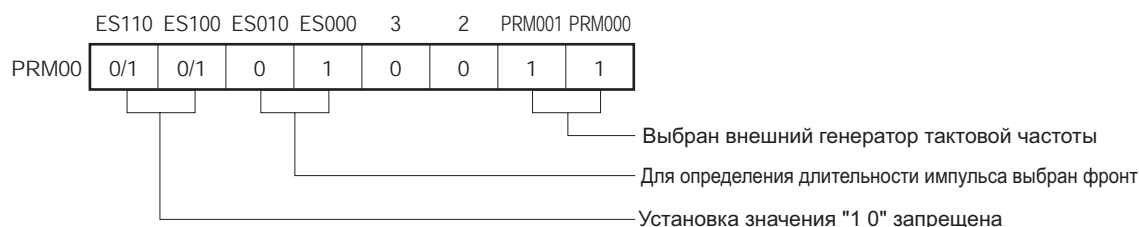
### (a) Регистр режима 16-разрядного таймера TMC00



### (b) Регистр выборки/сравнения CRC00

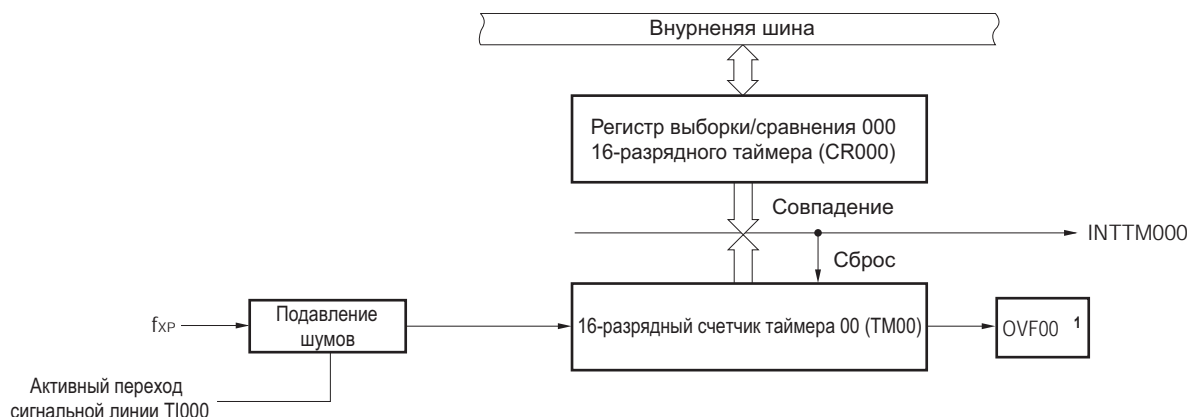


### (c) Регистр режима предделителя PRM00



- Замечание** 0/1: Установка значения 0 или 1 позволяет выполнять таймеру/счетчику другие задачи параллельно со счетчиком внешних событий. Более подробную информацию можно найти в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00](#).

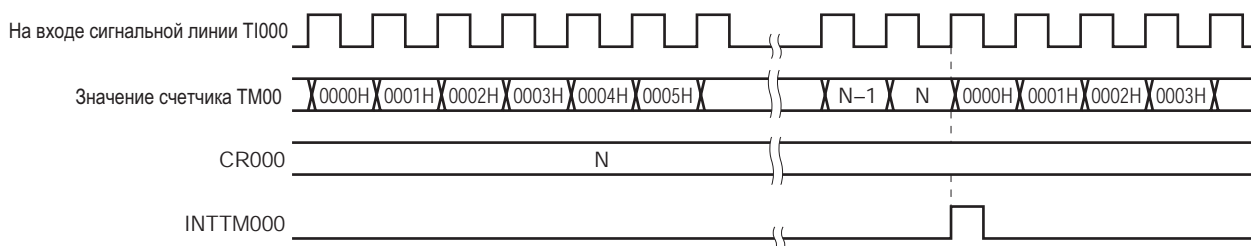
**Рисунок 6-15. Блок-схема счетчика внешних событий.**



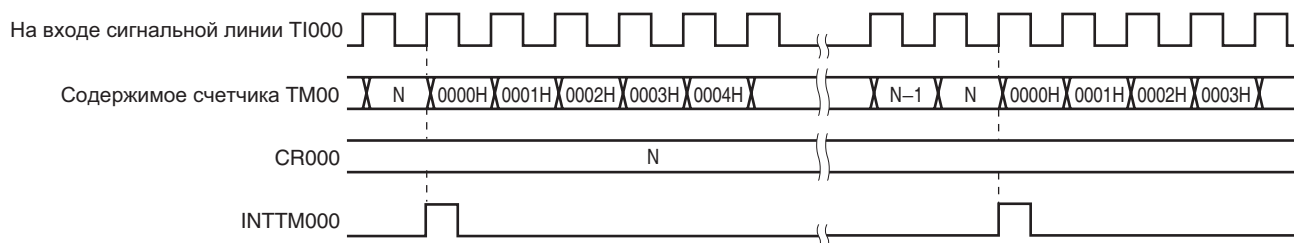
**Примечание 1.** Бит OVF00 устанавливается в “1” только когда содержимое регистра выборки/сравнения CR000 установлено в FFFFH.

**Рисунок 6-16. Временные диаграммы работы счетчика внешних событий (при активном фронте)**

**(1) INTTM000 генерируется после начала работы. Отсчет начинается, после того как активный фронт будет обнаружен дважды.**



**(2) INTTM000 генерируется после начала работы.**



**Внимание** Для получения информации о количестве отсчитанных внешних импульсов следует считывать регистр TM00.

### 6.4.3 Измерение длительности импульсов

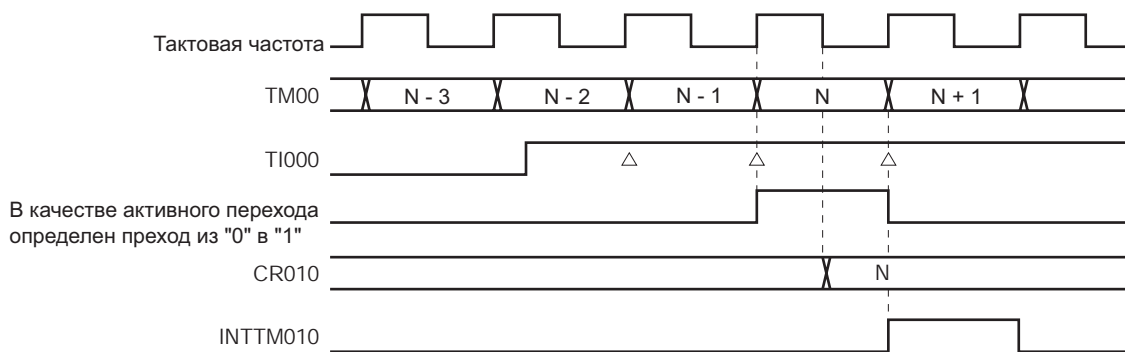
Используя 16-разрядный счетчик TM00 можно измерять длительность импульсов на входе TI000 и TI010.

Измерение возможно двумя методами: измерение с использованием TM00 в режиме автогенерации, и измерение с перезапуском таймера при синхронизации от активного перехода на входе TI000.

Когда происходит прерывание, считывается содержимое регистра выборки, проверяется флаг переполнения и затем вычисляется искомая длительность импульса. После проверки флага переполнения его необходимо сбросить в 0.

При измерении длительности импульса, для того чтобы сработал захват регистра выборки необходимо, чтобы активный уровень сигнала TI000 или TI010 был дважды сэмплирован тактовым сигналом (частота тактового сигнала задается регистром PRM00). Это необходимо для фильтрации “коротких” шумовых импульсов.

**Рисунок 6-17. Выполнение выборки регистром CR010 (активным переходом выбран переход из "0" в "1")**



Последовательность настройки режима измерения длительности импульсов:

- <1> Установить значение регистра CRC00 (согласно рисункам 6-18, 6-21, 6-23 и 6-25).
- <2> Установить тактовую частоту регистром PRM00.
- <3> Установить режим запуска, программируя регистр TMC00 (согласно рисункам 6-18, 6-21, 6-23 и 6-25).

**Внимание** Для использования двух регистров выборки необходимо настроить соответствующие входы TI000 и TI010

- Замечания**
1. Подробную информацию о настройке входа TI000 (или TI010) можно найти [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00 \(5\) Регистр режима порта 3 \(PM3\)](#).
  2. Подробная информация об использовании прерывания INTTM000 (или INTTM000) приведена в [ГЛАВЕ 12 Прерывания](#).

**(1) Измерение длительности импульса с использованием счетчика в режиме автогенерации и одного регистра выборки**

Задайте активными одновременно фронт и срез сигнала на входе TI000 устанавливая соответствующим образом флаги ES000 и ES010 регистра PRM00.

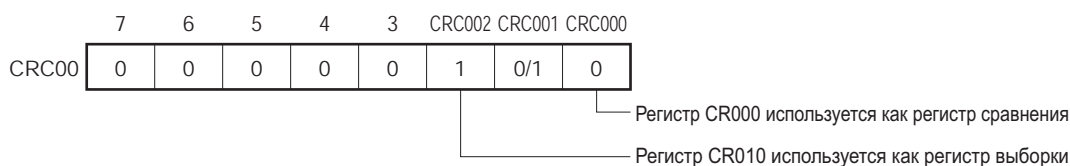
Когда 16-разрядный счетчик TM00 работает в режиме автогенерации, а сигнальный вход TI000 выбран регистром PRM00 в качестве строба выборки, то выборка содержимого TM00 заносится в регистр CR010, при этом формируется запрос на внешнее прерывание INTTM010.

Сэмплирование осуществляется в соответствии с установками регистра PRM00, при этом выборка сигнала на входе TI000 производится только если соответствующий уровень дважды был подтвержден при сэмплировании, таким образом осуществляется фильтрация коротких шумовых импульсов.

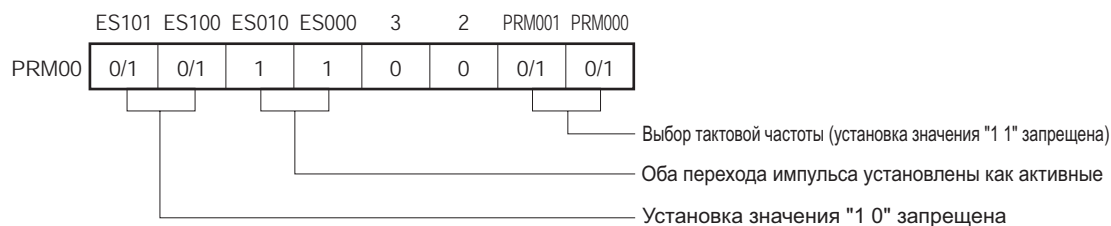
**Внимание** Ширина импульса, которая может быть измерена, может иметь длительность от 1 счетного импульса таймера/счетчика.

**Рисунок 6-18. Установка регистров управления при измерении длительности импульсов с использованием счетчика в режиме автогенерации и одного регистра выборки (случай, когда используется TI000 и CR010)**

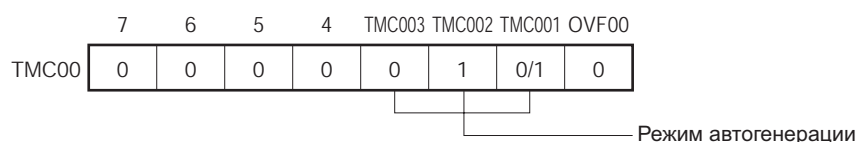
**(а) Регистр выборки/сравнения CRC00**



### (b) Регистр режима делителя PRM00

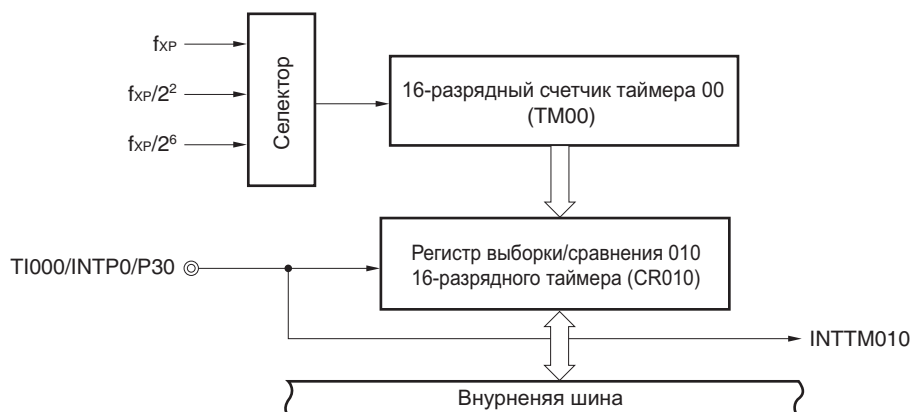


### (c) Регистр режима 16-разрядного таймера TMC00

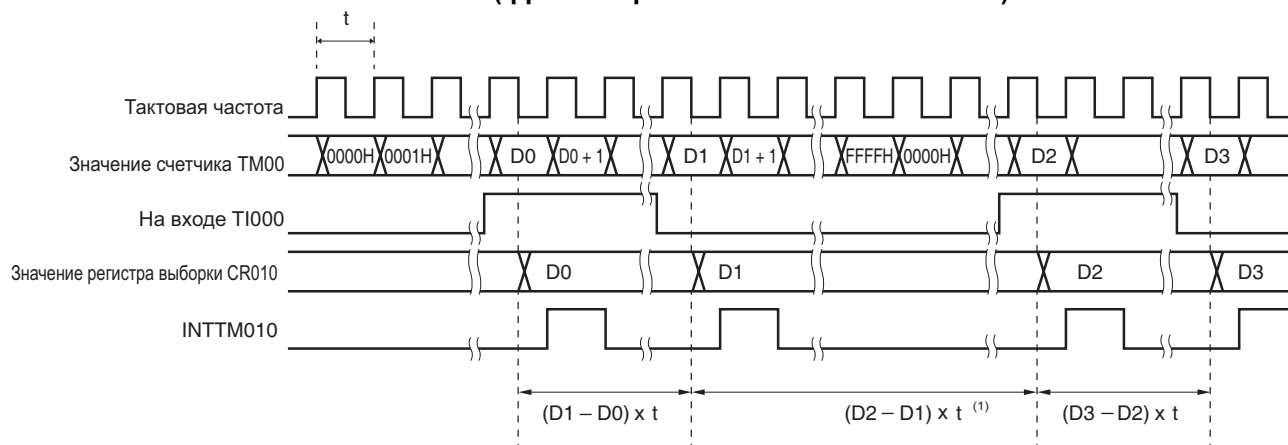


**Замечание** 0/1: Установка значения 0 или 1 позволяет выполнять таймеру/счетчику другие задачи параллельно с измерением длительности импульса. Более подробную информацию можно найти в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00](#).

**Рисунок 6-19. Блок-схема измерения длительности импульсов с использованием счетчика в режиме автогенерации.**



**Рисунок 6-20. Временные диаграммы работы при измерении длительности импульсов с использованием счетчика в режиме автогенерации и одного регистра выборки (фронт и срез сигнала TI000 активные).**



**Примечание** (1) – флаг переноса устанавливается в 1, игнорируйте эту установку.

## (2) Измерение длительности двух импульсов с использованием счетчика в режиме автогенерации

При работе 16-разрядного счетчика/таймера TM00 в режиме автогенерации, имеется возможность одновременного измерения длительности импульсов двух сигналов на входе TI000 и TI010.

Установите активными одновременно фронт/срез для входов TI000 и TI010 битами 4 и 5 (ES000 и ES010) и битами 6 и 7 (ES100 и ES110) регистра режима предделителя PRM00, содержимое регистра TM00 копируется в регистр выборки/сравнения CR010 и генерируется запрос на прерывание INTTM010.

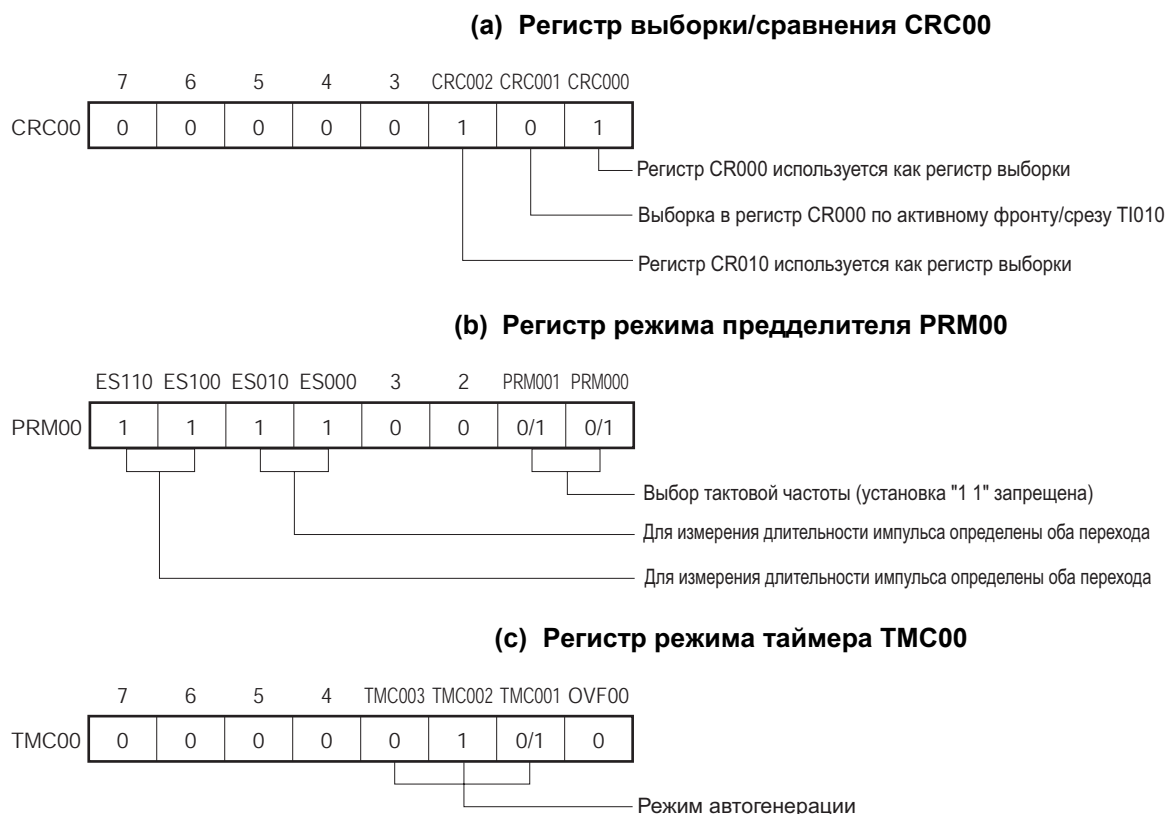
Когда на входе TI000 появляется фронт/срез специфицированный битами 4 и 5 (ES000 и ES010) регистра режима предделителя PRM00, содержимое регистра TM00 копируется в регистр выборки/сравнения CR010 и генерируется запрос на прерывание INTTM010.

Также, когда на входе TI010 появляется фронт/срез, специфицированный битами 6 и 7 (ES100 и ES110) регистра режима предделителя PRM00, содержимое регистра TM00 копируется в регистр выборки/сравнения CR000 и генерируется запрос на прерывание INTTM000. Установите биты 4 и 5 (ES000 и ES010) и биты 6 и 7 (ES100 и ES110) регистра PRM00 таким образом, чтобы активным назначить и фронт, и срез сигнала на входах TI000 и TI010.

Для подавления шумов в виде коротких импульсов, на входах TI000 и TI010 происходит сэмплирование сигналов с частотой заданной регистром режима предделителя PRM00. Для установления достоверности, активный сигнал на входах TI000 и TI010 должен быть сэмплирован дважды.

**Внимание** Ширина импульса, которая может быть измерена, может иметь длительность от 1 счетного импульса таймера/счетчика.

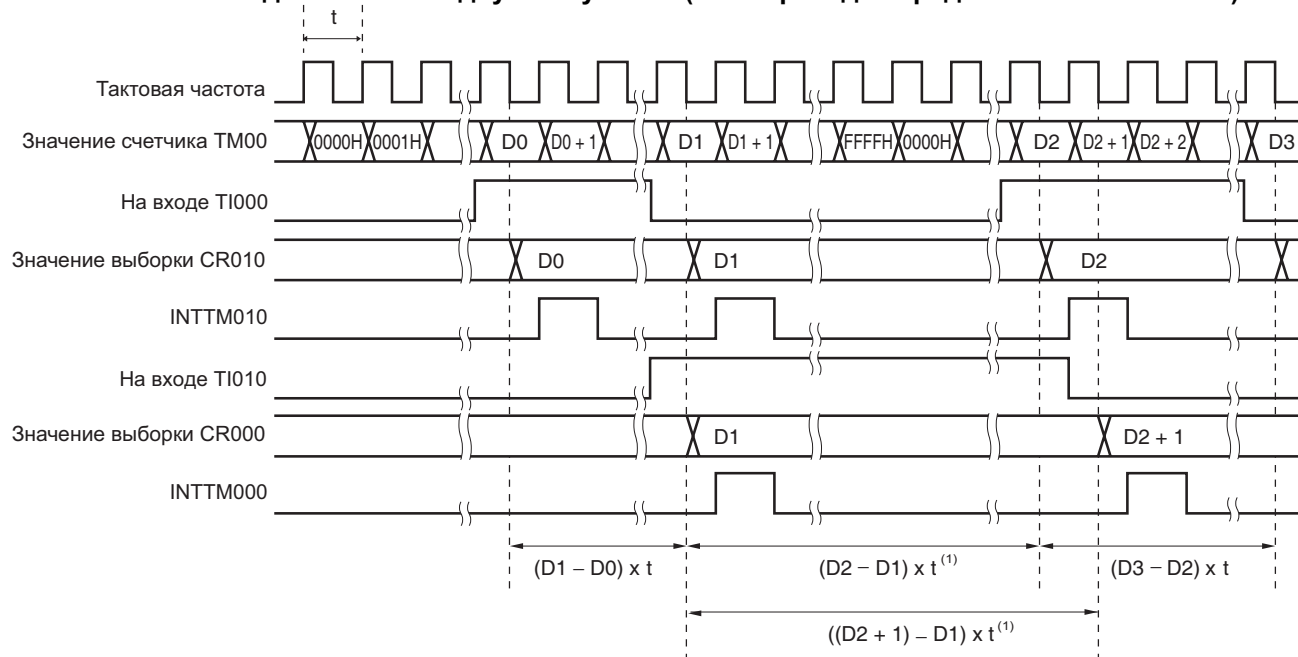
**Рисунок 6-21. Установка регистров управления при измерении длительности двух импульсов с использованием счетчика в режиме автогенерации**



**Замечание** 0/1: Установка значения 0 или 1 позволяет выполнять таймеру/счетчику другие задачи параллельно с измерением длительности импульсов. Более подробную информацию можно найти в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00](#).



**Рисунок 6-22. Временные диаграммы работы счетчика в режиме автогенерации при измерении длительности двух импульсов (оба перехода определены как активные).**



**Примечание (1)** – флаг переноса устанавливается в 1. Игнорируйте этот флаг.

**(3) Измерение длительности импульса с использованием режима автогенерации и двух регистров выборки**

При работе 16-разрядного счетчика/таймера TM00 в режиме автогенерации, имеется возможность измерения длительности импульса на входе TI000 с использованием двух регистров выборки.

Когда на входе TI000 появляется фронт/срез специфицированный битами 4 и 5 (ES000 и ES010) регистра режима предделителя PRM00, содержимое регистра TM00 копируется в регистр выборки/сравнения CR010 и генерируется запрос на прерывание INTTM010.

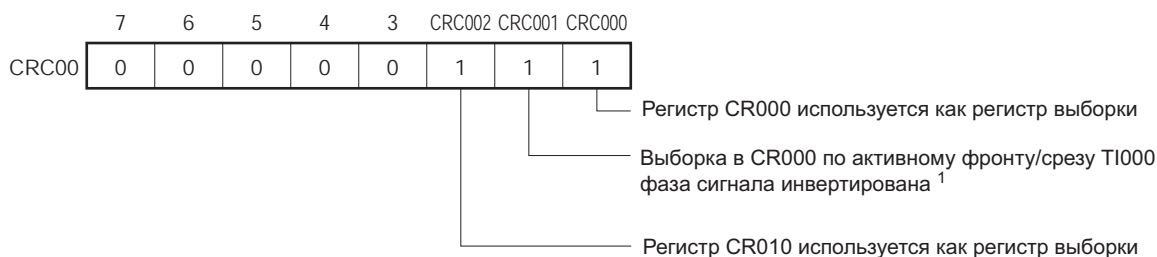
Также, когда тот же самый сигнал на входе CR010 принимает инверсное значение, содержимое регистра TM00 копируется в регистр выборки/сравнения CR000.

Для подавления шумов в виде коротких импульсов, на входе TI000 происходит сэмплирование сигнала с частотой заданной регистром режима предделителя PRM00. Для установления достоверности, активный сигнал на входе TI000 должен быть сэмплирован дважды.

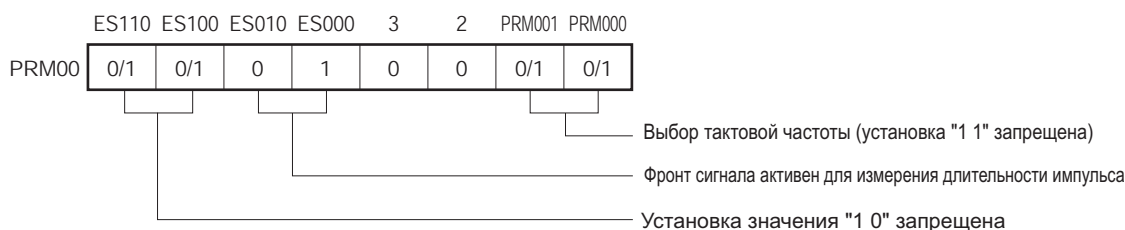
**Внимание** Ширина импульса, которая может быть измерена, может иметь длительность от 1 счетного импульса таймера/счетчика.

**Рисунок 6-23. Установка регистров управления при измерении длительности двух импульсов с использованием двух регистров выборки (активным задан фронт)**

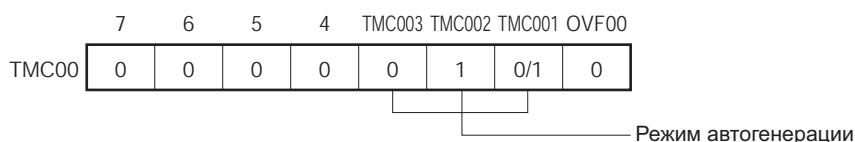
**(a) Регистр выборки/сравнения CRC00**



**(b) Регистр режима предделителя PRM00**



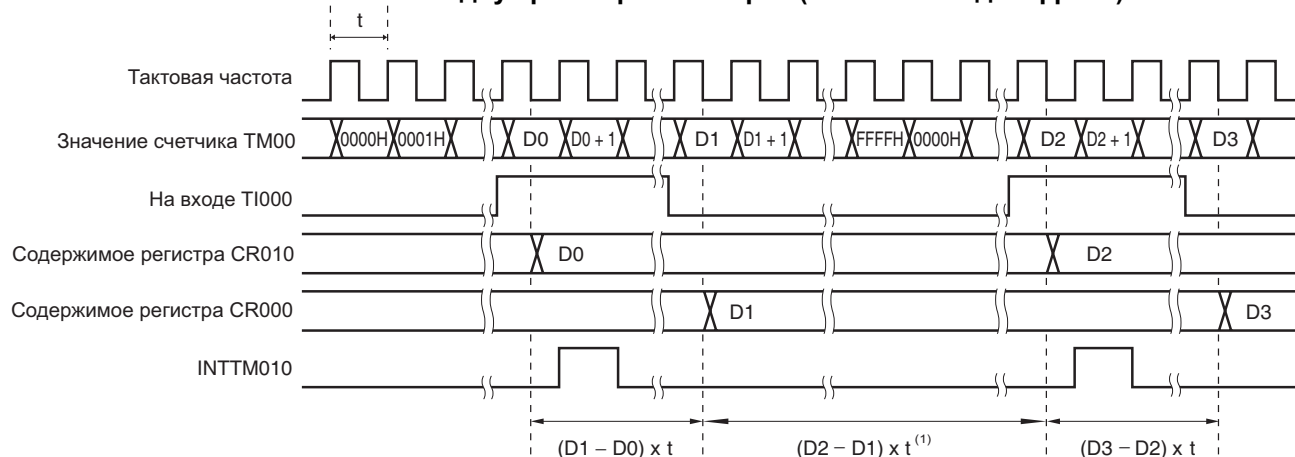
**(c) Регистр режима таймера TMC00**



**Примечание 1.** Если активным будет задан одновременно и фронт и срез сигнала T1000, то регистр выборки/сравнения CR000 не может выполнять функцию выборки. Если бит CRC001 установлен в 1, содержимое TMC00 не выбирается регистром CR000 при обнаружении активного фронта/среза, однако вход TI010 может быть использован как вход запроса внешнего прерывания INTTM000 в этот момент.

**Замечание 0/1:** Установка значения 0 или 1 позволяет выполнять таймеру/счетчику другие задачи параллельно с измерением длительности импульсов. Более подробную информацию можно найти в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00.](#)

**Рисунок 6-24. Временные диаграммы работы счетчика в режиме автогенерации с использованием двух регистров выборки (активным задан фронт)**



**Примечание (1)** – флаг переноса устанавливается в 1. Игнорируйте этот флаг.

**(4) Измерение длительности импульса с использованием перезапуска счетчика**

Когда активный фронт/срез поступает на вход TI000, содержимое счетчика ТМ00 копируется в регистр CR010, при этом происходит сброс счетчика ТМ00, после чего начинается отсчет измеряемой длительности импульса поступающего на вход TI000.

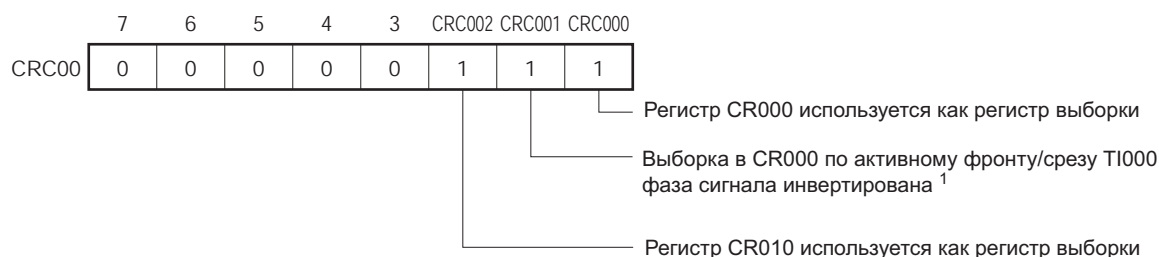
В качестве активного перехода на входе TI000 может быть задан или фронт, или срез, специфицированный битами 4 и 5 (ES000 и ES010) регистра режима предделителя PRM00.

Для подавления шумов в виде коротких импульсов, на входе TI000 происходит сэмплирование сигнала с частотой заданной регистром режима предделителя PRM00. Для установления достоверности, активный сигнал на входе TI000 должен быть сэмплирован дважды.

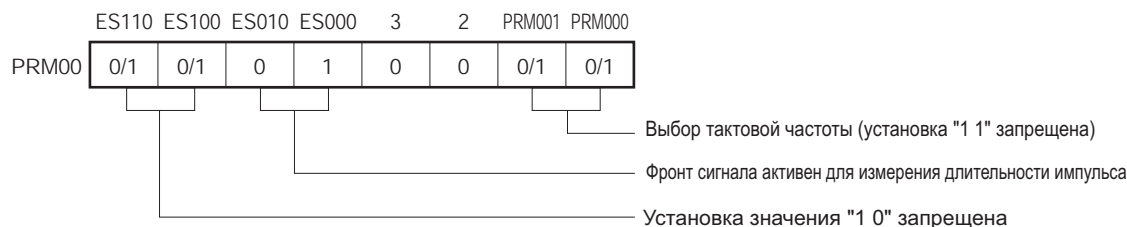
**Внимание** Ширина импульса, которая может быть измерена, может иметь длительность от 1 счетного импульса таймера/счетчика.

**Рисунок 6-25. Установка регистров управления при измерении длительности импульса с использованием перезапуска счетчика (активным задан фронт)**

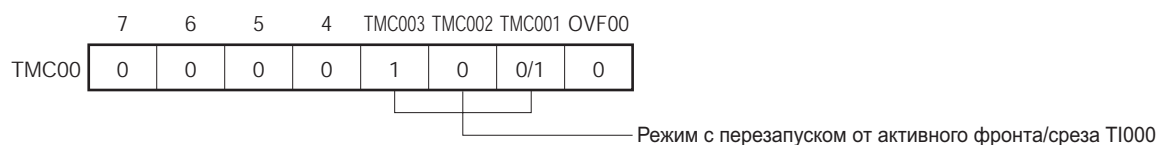
**(a) Регистр выборки/сравнения CRC00**



**(b) Регистр режима предделителя PRM00**



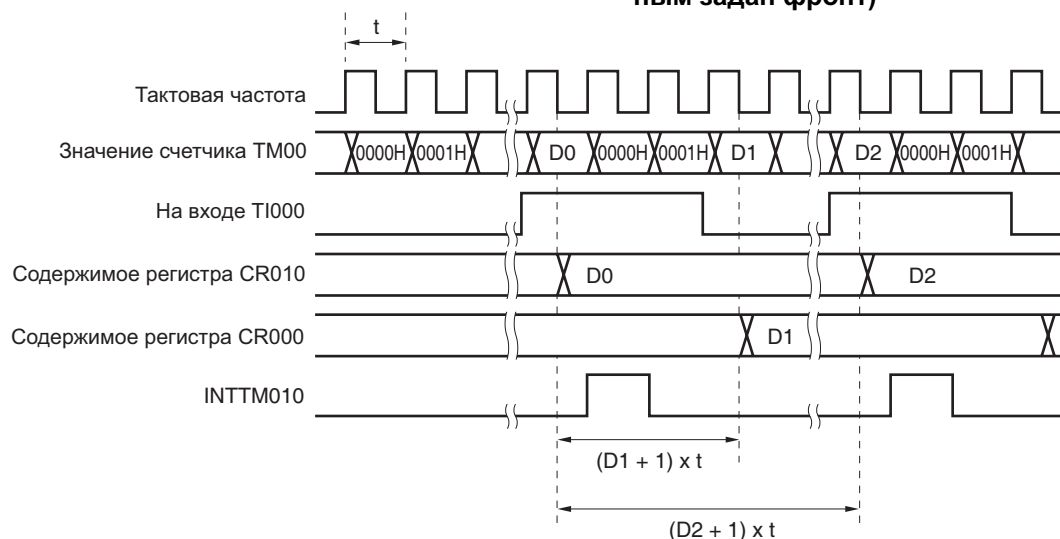
**(c) Регистр режима таймера TMC00**



**Примечание 1.** Если активным будет задан одновременно и фронт и срез сигнала TI000, то регистр выборки/сравнения CR000 не может выполнять функцию выборки.

**Замечание 0/1:** Установка значения 0 или 1 позволяет выполнять таймеру/счетчику другие задачи параллельно с измерением длительности импульсов. Более подробную информацию можно найти в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00](#).

**Рисунок 6-26. Временные диаграммы работы счетчика с использованием перезапуска (активным задан фронт)**



#### 6.4.4 Генератор меандра

Последовательность настройки режима генератора меандра:

- <1> Установить тактовую частоту регистром PRM00.
- <2> Установить значение регистра CRC00 (согласно рисунку 6-27).
- <3> Установить значение регистра TOS00 (согласно рисунку 6-27).
- <4> Установить необходимое значение регистра CR000 (за исключением 0000H).
- <5> Установить режим запуска, программируя регистр TMC00 (согласно рисунку 6-27).

**Внимание** Изменение содержимого регистра CR000 во время работы TM00 может стать причиной сбоя. Все изменения должны производиться согласно подпункту 17 Изменения регистра сравнения во время работы таймера пункта 6.5 Особенности 16-разрядного таймера/счетчика 00.

**Замечания**

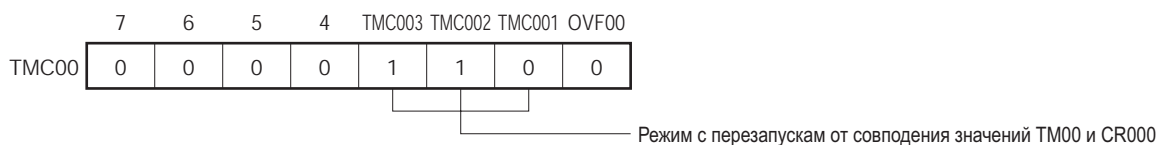
1. Установки выхода T000 описаны в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00 \(5\) Регистр режима порта 3 \(PM3\)](#).
2. Подробную информацию о возможности использования прерывания INTTM000 см. [ГЛАВА 12 Прерывания](#).

Частота меандра, формируемого на выходе таймера, определяется содержимым 16-разрядного регистра CR000.

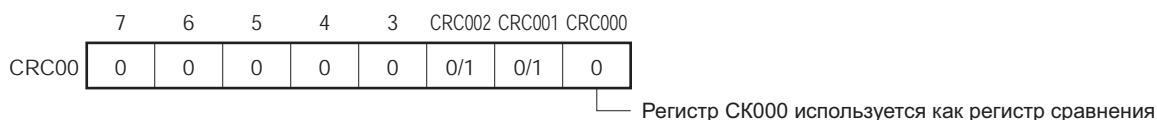
Для разрешения работы таймера в режиме генератора меандра необходимо установить в 1 биты TOS00 и TOS001 16-разрядного регистра TOS00. Длительность полупериода меандра задается содержимым регистра CR000 + 1.

**Рисунок 6-27. Установка регистров управления при работе таймера в режиме генератора меандра**

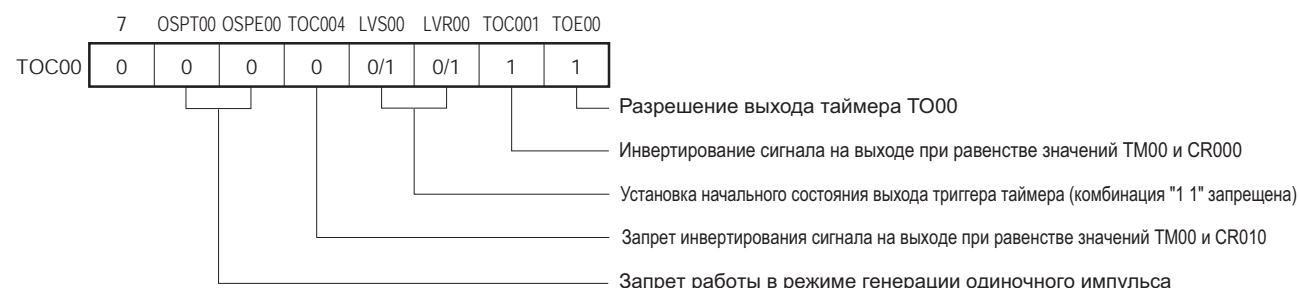
**(a) Регистр режима таймера TMC00**



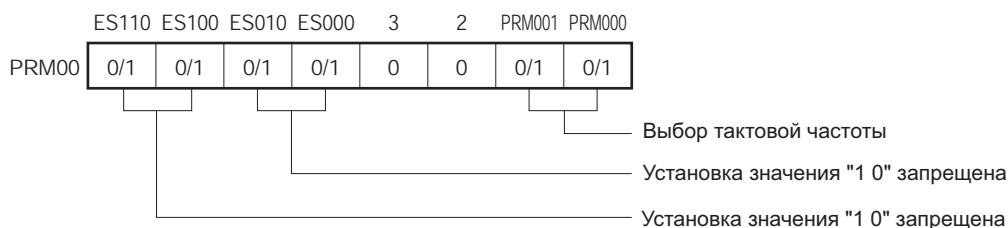
**(b) Регистр выборки/сравнения CRC00**



**(c) Регистр управления выхода 16-разрядного таймера 00 (TOC00)**

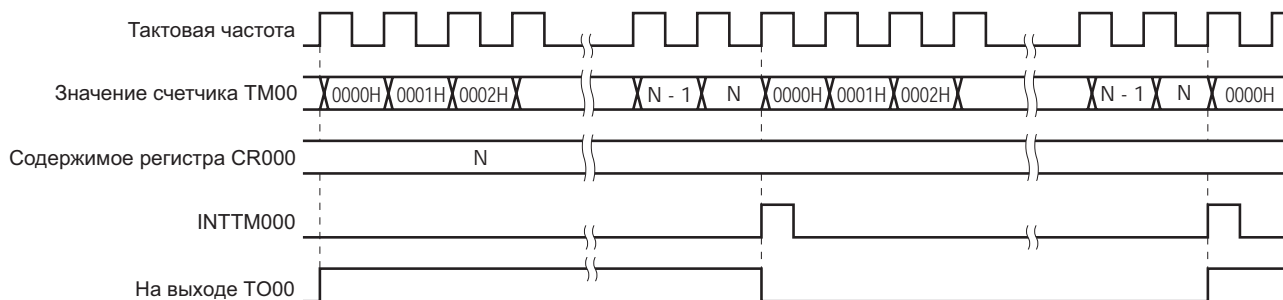


**(d) Регистр режима предделителя PRM00**



**Замечание** 0/1: Установка значения 0 или 1 позволяет выполнять таймеру/счетчику другие задачи параллельно с измерением длительности импульсов. Более подробную информацию можно найти в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00.](#)

**Рисунок 6-28. Временные диаграммы работы счетчика в режиме генератора меандра**



## 6.4.5 Генератор PPG сигнала

Для работы 16-разрядного таймера/счетчика 00 в режиме генератора PPG (Programmable Pulse Generator) сигнала, регистры режима таймера TMC00 и режима выборки/сравнения CRC00 должны быть установлены согласно рисунку 6-29.

Последовательность настройки режима генератора PPG сигнала:

- <1> Установить значение регистра CRC00 согласно рисунку 6-29.
- <2> Установить значение регистра CR000 (период импульса).
- <3> Установить значение регистра CR010 (длительность импульса).
- <4> Установить значение регистра TOC00 согласно рисунку 6-29.
- <5> Установить значение регистра PRM00 (тактовая частота).
- <6> Установить значение регистра TMC00 (режим запуска) согласно рисунку 6-29.

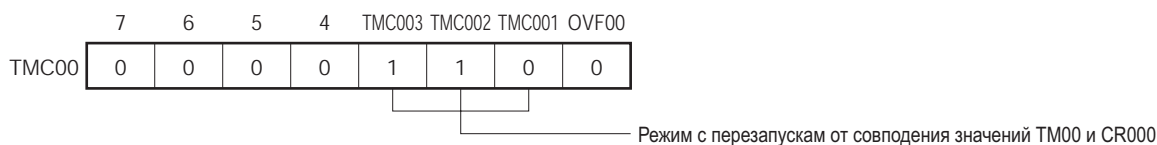
**Внимание** Изменение содержимого регистра CRC0n0 во время работы TM00 может стать причиной сбоя. Все изменения должны производиться согласно подпункту 17 Изменения регистра сравнения во время работы таймера пункта 6.5 Особенности 16-разрядного таймера/счетчика 00.

- Замечания**
1. Установки выхода TO00 описаны в [пункте 6.3 Регистры управления 16-разрядного таймера/счетчика 00 \(5\) Регистр режима порта 3 \(PM3\)](#).
  2. Подробную информацию о возможности использования прерывания INTTM000 см. [ГЛАВА 12 Прерывания](#).
  3. n = 0 или 1

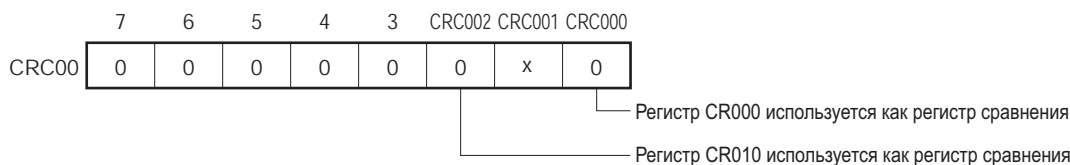
Длительность и период сигнала PPG на выходе таймера TO00 соответствует содержимому регистров выборки сравнения CRC010 и CRC000 соответственно.

**Рисунок 6-29. Установка регистров управления при работе таймера в режиме генератора PPG**

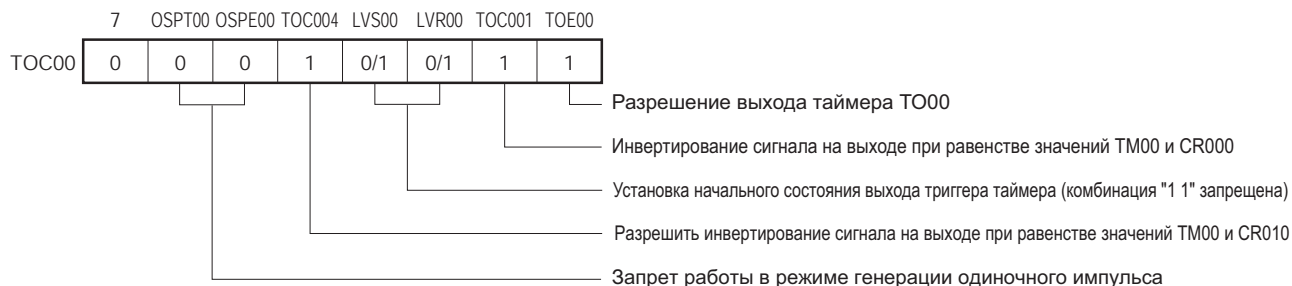
### (a) Регистр режима таймера TMC00



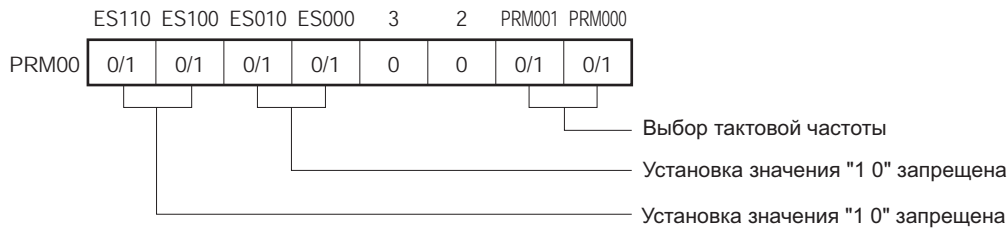
### (b) Регистр выборки/сравнения CRC00



### (c) Регистр управления выхода 16-разрядного таймера 00 (TOC00)



**(d) Регистр режима делителя PRM00**



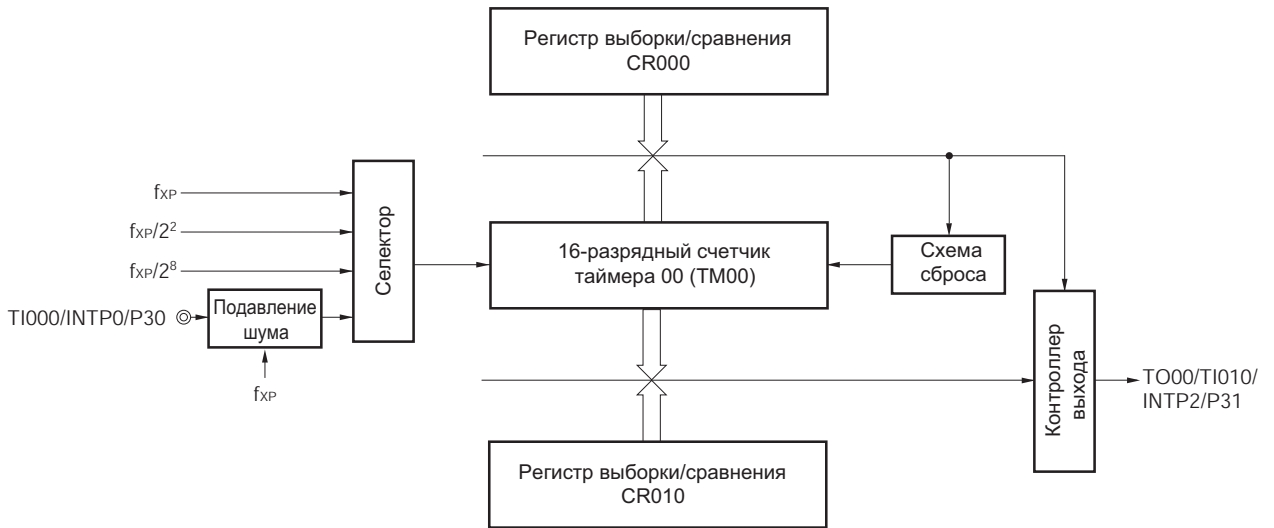
**Замечание**

1. Значения, устанавливаемые в регистры CR000 и CR010 должны принадлежать интервалам  $0000H < CR010 < CR000 \leq FFFFH$
2. Период сигнала PPG на выходе таймера соответствует значению  $CR000 + 1$ , при этом коэффициент заполнения импульса соответствует значению  $(CR010 + 1)/(CR000 + 1)$

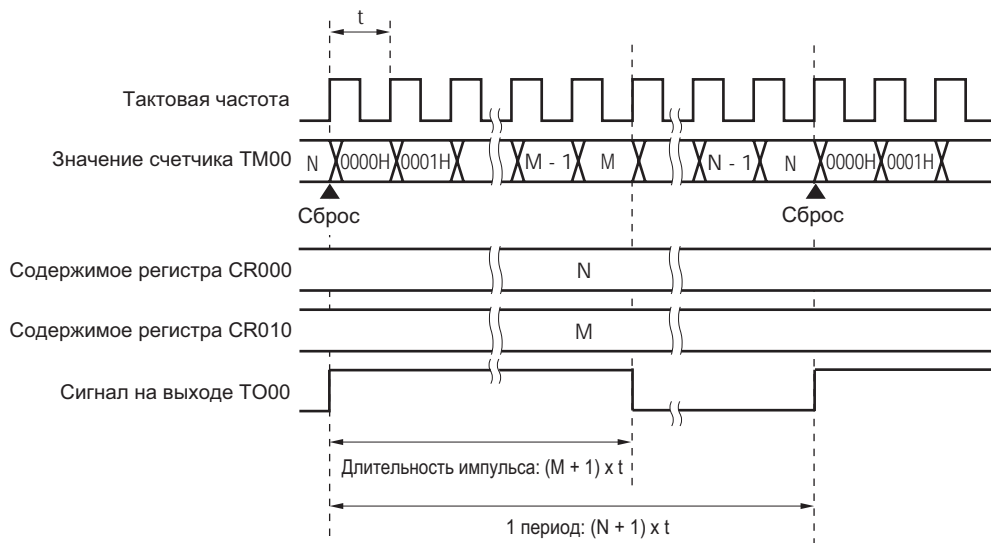
**Примечание**

x: Не имеет значения

**Рисунок 6-30. Блок-схема таймера при работе в режиме генерации сигнала PPG.**



**Рисунок 6-31. Временные диаграммы работы счетчика в режиме PPG**



**Примечание**

$0000H < M < N \leq FFFFH$

## 6.4.6 Генератор одиночного импульса

16-разрядный таймер/счетчик может генерировать одиночный импульс. Запуск формирования импульса происходит или программно или от внешнего сигнала (вход TI000).

Последовательность настройки режима генератора одиночного импульса:

- <1> Установить значение регистра PRM00 (тактовая частота).
- <2> Установить значение регистра CRC00 согласно рисунку 6-32 и 6-34.
- <3> Установить значение регистра TOC00 согласно рисунку 6-32 и 6-34.
- <4> Установить требуемые значения регистров CR000 и CR010 (установка 0000H запрещена).
- <5> Установить значение регистра TMC00 для запуска таймера согласно рисунку 6-32 и 6-34.

- Замечание**
1. Настройку вывода TO00 проводить согласно разделу [6.3 \(5\) Регистр режима порта 3 \(PM3\)](#).
  2. Информацию о том, как разрешить прерывание INTTM000 (и/или INTTM010), смотрите в [ГЛАВЕ 12 Прерывания](#).

### (1) Программный запуск одиночного импульса

Одиночный импульс может быть выведен на контакт TO00 при установке регистров управления таймером TMC00, выборки сравнения CRC00 и регистра управления выхода TOC00 согласно рисунку 6-32. Формирование импульса начинается после программной установки флага OSPT00 (бита 6) регистра TOC00 в 1.

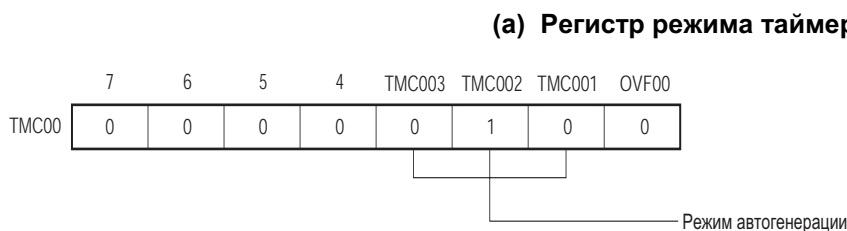
После установки флага OSPT00 в 1 происходит сброс 16-разрядного таймера и начинается отсчет. Выход таймера переходит в активное состояние, после того как будет отсчитано N тактовых импульсов (значение N задается регистром CR010). Выход таймера перейдет в пассивное состояние, после того как будет отсчитано M тактовых импульсов (значение M задается регистром CR000)<sup>1</sup>.

Даже после формирования одиночного импульса счетчик TM00 продолжает считать тактовые импульсы. Для остановки счета TM00 необходимо сбросить в 00 флаги TMC003 и TMC002 регистра TMC00.

- Примечание**
1. Выше описан случай, когда  $N < M$ . Если  $N > M$ , то выход таймера переходит в активное состояние при равенстве содержимого таймера и содержимого регистра CR000, выход таймера переходит в пассивное состояние при равенстве содержимого таймера и содержимого регистра CR010. Не устанавливайте  $N > M$ .

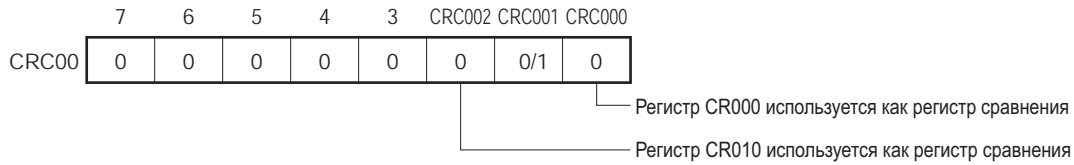
- Внимание**
1. Не устанавливайте в 1 флаг OSPT00 до тех пор, пока формирование текущего одиночного импульса не закончится. Для повторного формирования одиночного импульса, дождитесь окончания формирования текущего импульса.
  2. При использовании программного запуска одиночного импульса, необходимо чтобы вход TI000 или его альтернативный вход не изменял своего логического состояния. Так как триггер внешнего запуска активен даже в этом случае, изменение логического уровня входа TI000 или его альтернативного входа приведет к сбросу таймера и нежелательной синхронизации.

Рисунок 6-32. Установка регистров управления при работе таймера в режиме генератора одиночного импульса (программный запуск одиночного импульса)

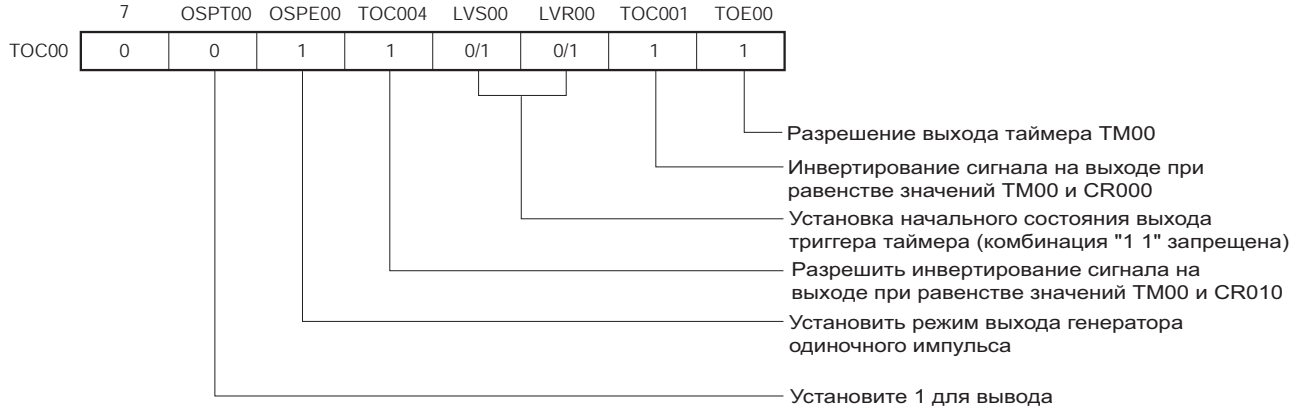




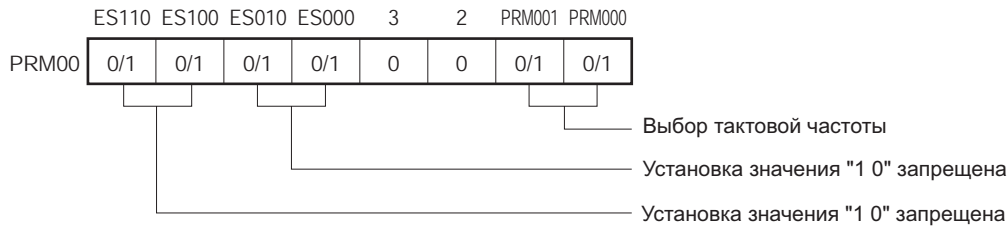
**(b) Регистр выборки/сравнения CRC00**



**(c) Регистр управления выхода 16-разрядного таймера 00 (TOC00)**

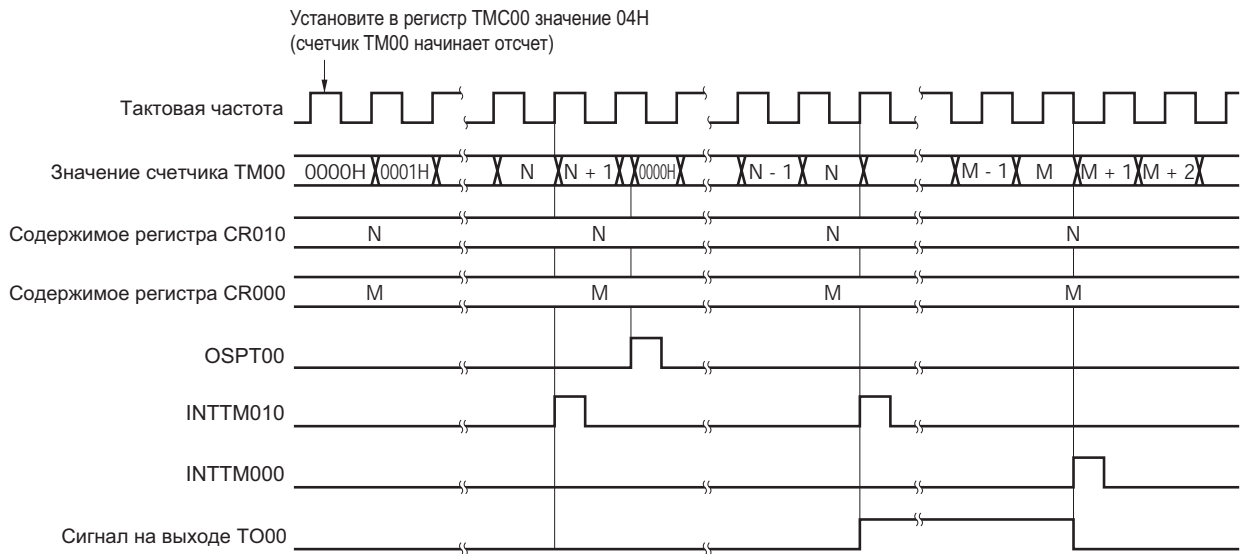


**(d) Регистр режима делителя PRM00**



**Внимание** Не записывайте значение 0000H в регистры выборки/сравнения CR000 и CR010

**Рисунок 6-33. Временные диаграммы работы счетчика в режиме программного запуска одиночного импульса**



**Внимание** 16-разрядный таймер 00 начинает работать, как только битовая пара TMC003 и TMC002 устанавливается в значение отличное от 00 (режим остановки операций)

**Замечание** N < M

**(2) Запуск одиночного импульса от внешнего сигнала**

Одиночный импульс может быть выведен на контакт TO00 при установке регистров управления таймером TMC00, выборки сравнения CRC00 и регистра управления выхода TOC00 согласно рисунку 6-34. В качестве внешнего сигнала запуска используется активный переход на контакте TI000.

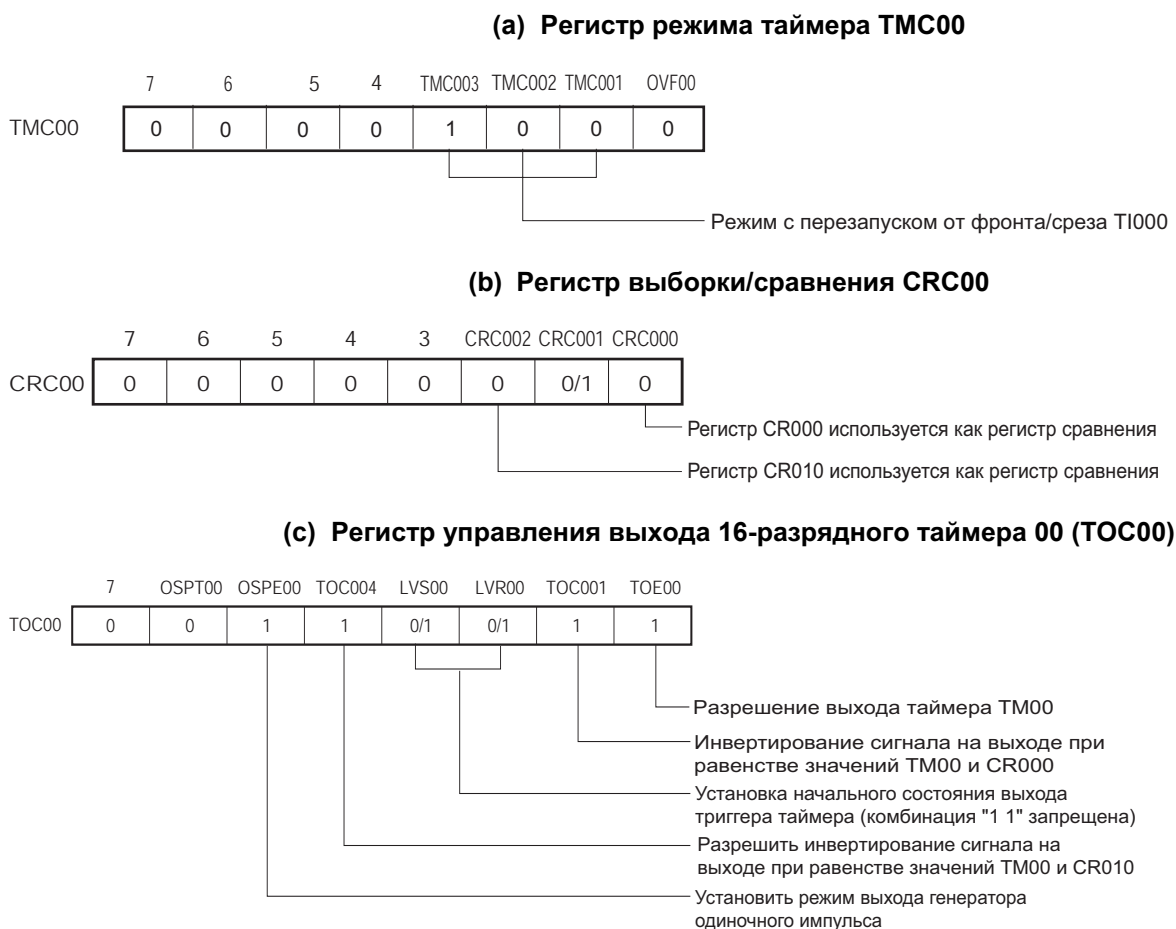
Активный переход определяется битами 4 и 5 (ES000 и ES001) регистра режима предделителя PRM00 (переход из "0" в "1", из "1" в "0" или оба перехода).

После обнаружения на входе TI000 активного перехода происходит сброс 16-разрядного таймера и начинается отсчет. Выход таймера переходит в активное состояние, после того как будет отсчитано N тактовых импульсов (значение N задается регистром CR010). Выход таймера перейдет в пассивное состояние, после того как будет отсчитано M тактовых импульсов (значение M задается регистром CR000)<sup>1</sup>.

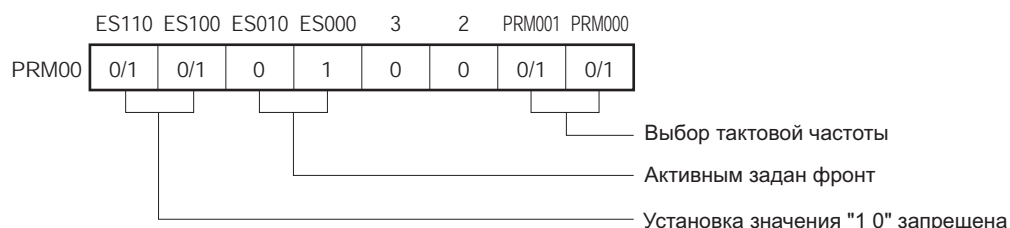
**Примечание 1.** Выше описан случай, когда N < M. Если N > M, то выход таймера переходит в активное состояние при равенстве содержимого таймера и содержимого регистра CR000, выход таймера переходит в пассивное состояние при равенстве содержимого таймера и содержимого регистра CR010. Не устанавливайте N > M.

**Внимание** Не подводите активный переход на стробирующий вход до окончания формирования текущего одиночного импульса. Для повторного формирования одиночного импульса дождитесь окончания формирования текущего импульса.

**Рисунок 6-34. Установка регистров управления при работе таймера в режиме генератора одиночного импульса от внешнего сигнала (активным задан фронт)**

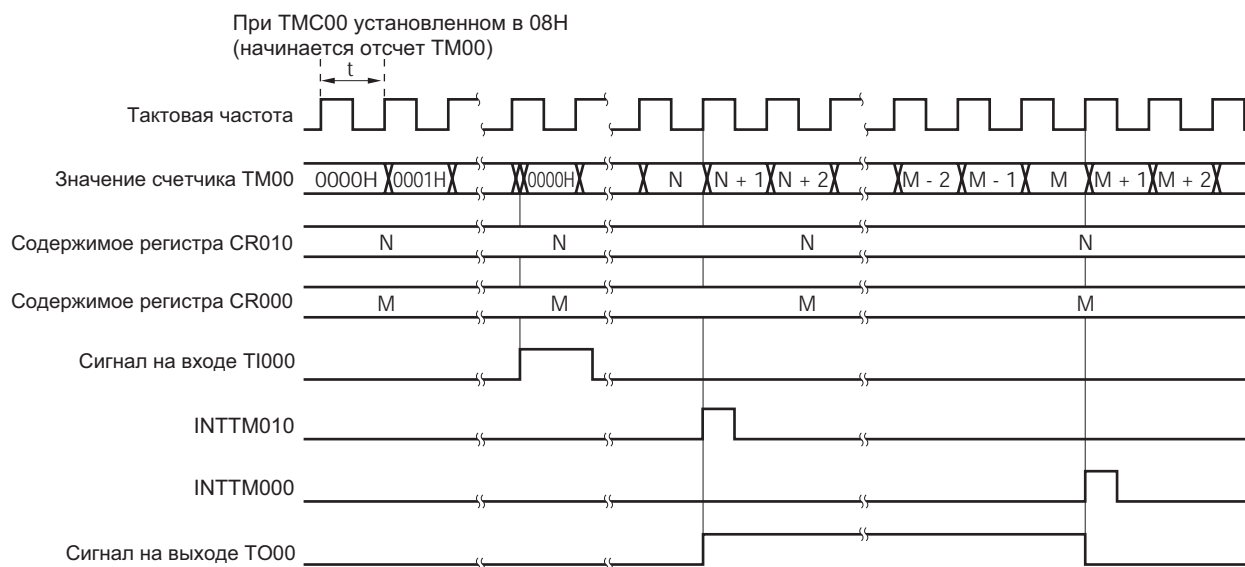


**(d) Регистр режима предделителя PRM00**



**Внимание** Не записывайте значение 0000H в регистры выборки/сравнения CR000 и CR010

**Рисунок 6-35. Временные диаграммы работы счетчика в режиме запуска одиночного импульса от внешнего сигнала (активным задан фронт)**



**Внимание** 16-разрядный таймер 00 начинает работать, как только битовая пара TMC003 и TMC002 устанавливается в значение отличное от 00 (режим остановки операций)

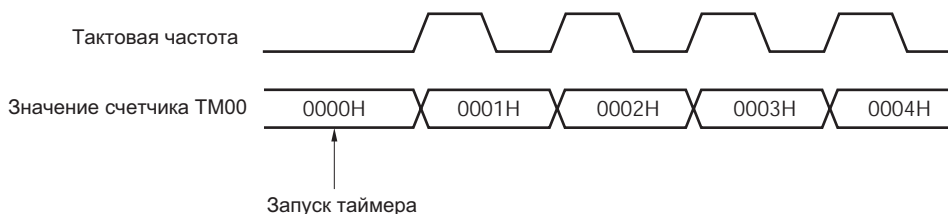
**Замечание**  $N < M$

## 6.5 Особенности 16-разрядного таймера/счетчика 00

### (1) Ошибки при запуске таймера

При запуске таймера может быть “утрачен” один тактовый импульс. Это происходит из-за асинхронности формирования сигнала старта таймера TM00 и сигнала тактирования.

Рисунок 6-36. Временная диаграмма запуска 16-разрядного счетчика TM00



### (2) Работа 16-разрядного счетчика TM00

<1> 16-разрядный таймер TM00 начинает работать, как только битовая пара TMC003 и TMC002 (режим остановки операций) устанавливается в значение отличное от “0 0”. Для остановки операций TM00 сбросьте битовую пару TMC003 и TMC002 в “0 0”.

<2> При считывании содержимого таймера TM00, считанное значение не записывается в регистр выборки/сравнения CR010.

<3> При считывании содержимого таймера TM00, потери отсчетов не происходит, тактирование таймера на время приостанавливается, а затем возобновляется.

<4> Если таймер остановлен, таймер не отсчитывает счетные импульсы, генерирование прерываний таймера не происходит, даже если имеются необходимые для этого сигналы на входе TI000/TI010.

### (3) Установка 16-разрядных регистров выборки/сравнения CR000 и CR010

<1> При работе таймера в режиме с перезапуском от совпадения TM00 и CR000, в регистр CR000 должно быть установлено значение отличное от 0000H. В противном случае не может выполняться функция счета внешних событий.

<2> При работе таймера в режиме с перезапуском от совпадения TM00 и CR000, регистр CR000 должен быть запрограммирован как регистр сравнения.

<3> При работе в режиме автогенерации и в режиме счета с перезапуском от фронта/среза TI000, запрос на прерывание (INTTM0n0) будет генерироваться, после переполнения (FFFFH) содержимого TM00 при переходе из 0000H в 0001H.

<4> Если новое установленное значение CR0n0 меньше, чем содержимое счетчика TM00, то TM00 продолжает отсчитывать дальше, переполняется, после чего начинает отсчитывать с 0. В связи с этим, если новое установленное значение CR0n0 меньше чем предыдущее, то после изменения содержимого регистра CR0n0, таймер следует перезапустить.

### (4) Хранение данных регистра выборки

После остановки 16-разрядного таймера/счетчика 00, содержимое регистра выборки/сравнения CR0n0 не определено.

**Замечание** n = 0, 1

### (5) Установка регистра режима 16-разрядного таймера TMC00

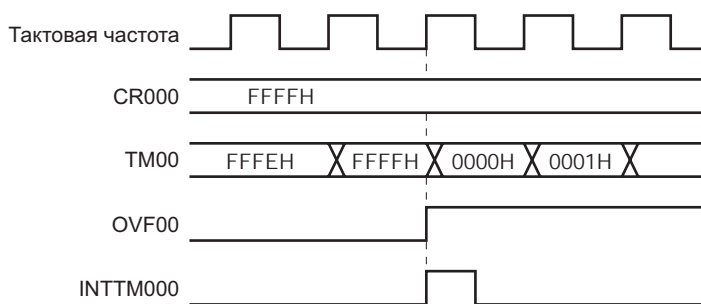
Перед установкой битов регистра TMC00, за исключением бита-флага OVF00, работа таймера должна быть приостановлена.

### (6) Установка регистра управления выборки/сравнения CRC00

Перед установкой битов регистра CRC00 работа таймера должна быть приостановлена.

- (7) **Установки регистра управления выхода 16-разрядного таймера ТОС00**
- <1> Перед установкой битов регистра ТОС00, за исключением бита OSPT00, работа таймера должна быть приостановлена.
  - <2> При чтении битов LVS00 и LVR00 всегда считывается 0.
  - <3> После установки данных бит OSPT00 автоматически сбрасывается в 0.
  - <4> Установка бита OSPT00 в 1 разрешена только в режиме генерации одиночного импульса.
  - <5> При последовательном запуске таймера посредством флага OSPT00, интервал между запусками должен быть больше или равен двум периодам тактовой частоты, установленной регистром режима предделителя PRM00.
- (8) **Установки регистра режима предделителя PRM00**  
Перед установкой данных в регистр PRM00 работа таймера должна быть остановлена.
- (9) **Определение активного перехода**  
Активный переход на входе TI000 определяется битами 4 и 5 (ES000 и ES001) регистра режима предделителя PRM00. Перед выбором активного перехода работа таймера должна быть остановлена.
- (10) **Генератор одиночного импульса**  
Работа таймера TM00 в режиме генератора одиночного импульса осуществляется только в режиме автогенерации или в режиме с перезапуском от активного фронта/среза на входе TI000. Т.к. в режиме с перезапуском от совпадения содержимого счетчика TM00 и регистра CR000 не происходит переполнение счетчика, то работа счетчика в режиме генератора одиночного импульса в этом случае невозможна.
- (11) **Программный запуск одиночного импульса**
- <1> Не устанавливайте в 1 флаг OSPT00 до тех пор, пока формирование текущего одиночного импульса не закончится. Для повторного формирования одиночного импульса, дождитесь окончания формирования текущего импульса.
  - <2> При использовании программного запуска одиночного импульса, необходимо чтобы вход TI000 или его альтернативный вход не изменял своего логического состояния. Так как триггер внешнего запуска активен даже в этом случае, изменение логического уровня входа TI000 или его альтернативного входа приведет к сбросу таймера и нежелательной синхронизации.
  - <3> Не записывайте значение 0000H в регистры выборки/сравнения CR000 и CR010.
- (12) **Запуск одиночного импульса от внешнего сигнала**
- <1> Не подводите активный переход на стробирующий вход до окончания формирования текущего одиночного импульса. Для повторного формирования одиночного импульса дождитесь окончания формирования текущего импульса.
  - <2> Не записывайте значение 0000H в регистры выборки/сравнения CR000 и CR010.
- (13) **Флаг OVF00**
- <1> Установка флага OVF00 в 1 происходит в следующем случае.  
  
Выбран или режим с перезапуском от совпадения TM00 и CR000 или режим с перезапуском от активного фронта/среза на входе TI000 или режим автогенерации.  
↓  
Регистр CR000 установлен в FFFFH.  
↓  
Значение счетчика TM00 изменяется с FFFFH на 0000H

**Рисунок 6-37. Временные диаграммы флага OVF00**

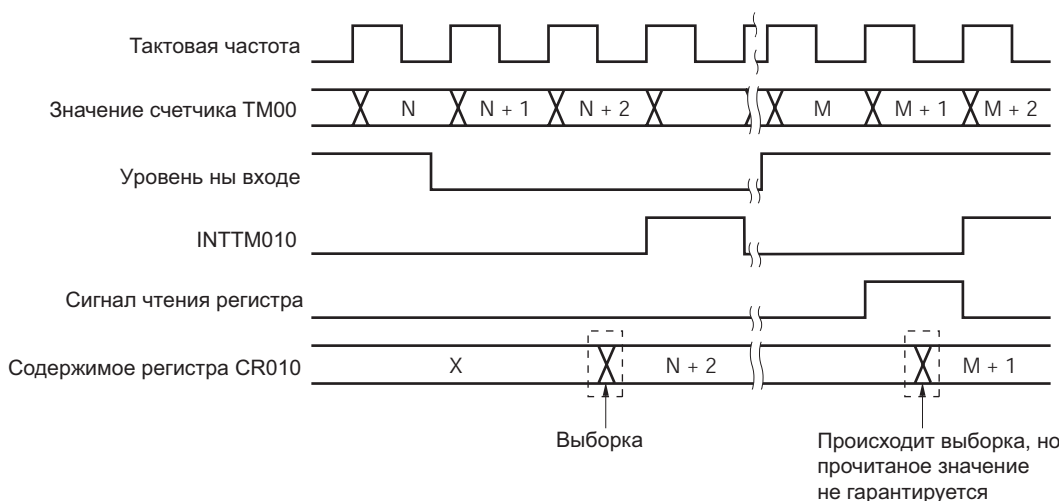


<2> Даже если флаг OVF00 сброшен в 0 перед началом следующего отсчета (перед тем как содержимое TM00 становится равным 0001H), после переполнения TM00 флаг OVF00 снова устанавливается в 1.

**(14) Конфликты**

Если при использовании регистра CR000/CR010 в качестве регистра выборки, совпадают по времени строб чтения регистра и строб выборки, то более высокий приоритет имеет строб выборки, при этом прочитанное значение будет неопределенным. Также при конфликте сигнала остановки счетчика таймера и строба выборки, значение выборки будет неопределенным.

**Рисунок 6-38. Временная диаграмма выборки данных**



**(15) Операция выборки**

- <1> Если в качестве строба счетных импульсов используется активный фронт/срез TI000, то выполнение операции выборки, производимой от строба TI000, невозможно.
- <2> Если флаг CRC001 установлен в 1, а в качестве условия выборки выбраны одновременно фронт и срез на входе TI000, то выполнение операции выборки в CR000 невозможно.
- <3> Если флаг CRC001 установлен в 1, то содержимое TM00 не копируется в регистр CR000 при наличии активного фронта/среза на входе TI010, однако вход TI010 может быть использован как источник внешнего прерывания INTTM000, генерируемого в этот момент.
- <4> Чтобы гарантировать надежность операции выборки, импульс строба выборки должен быть длинней, чем два цикла строба счета, выбранных регистром режима предделителя PRM00.
- <5> Выборка осуществляется по срезу счетного импульса. Но формирование запроса на прерывание (INTTM0n0) происходит по фронту следующего счетного импульса.
- <6> При использовании двух регистров выборки необходимо соответствующим образом настроить входы TI000 и TI010.

### (16) Операция сравнения

Операция выборки не будет выполнена, если регистры CR0n0 установлены в режим сравнения, даже если на соответствующий вход подается строб выборки.

**Замечание** n = 0, 1

### (17) Изменение регистра сравнения во время работы таймера TM00

<1> Если при использовании регистра выборки/сравнения CR0n0 в качестве регистра сравнения, попытаться изменить содержимое CR0n0 во время сравнения с TM00, то может возникнуть конфликт между сигналами строба записи, сигналами синхронизации процесса сравнения и счетными импульсами, при этом не может быть гарантирована правильность функционирования счетчика. Для того чтобы изменить содержимое CR0n0 в режиме счета, следует использовать прерывание INTTM000 и придерживаться процедуры, приведенной ниже.

<Изменение периода (CR000)>

1. Запретить инверсию выхода во время сравнения TM00 и CR000 (ТОС001 = 0).
2. Запретить прерывание INTTM000 (ТММК000 = 1).
3. Записать новое значение CR000.
4. Сделать задержку в 1 счетный импульс TM00.
5. Разрешить инверсию выхода во время сравнения TM00 и CR000 (ТОС001 = 1).
6. Очистить флаг запроса прерывания INTTM000 (ТМIF000 = 0).
7. Разрешить прерывание INTTM000 (ТММК000 = 0).

<Изменение скважности (CR010)>

1. Запретить инверсию выхода во время сравнения TM00 и CR010 (ТОС004 = 0).
2. Запретить прерывание INTTM000 (ТММК000 = 1).
3. Записать новое значение CR010.
4. Сделать задержку в 1 счетный импульс TM00.
5. Разрешить инверсию выхода во время сравнения TM00 и CR010 (ТОС001 = 1).
6. Очистить флаг запроса прерывания INTTM000 (ТМIF000 = 0).
7. Разрешить прерывание INTTM000 (ТММК000 = 0).

В то время как запрещены прерывания и инверсия выхода (пункты с 1 по 4 приведенные выше), таймер продолжает подсчет счетных импульсов. Если новое значение, записанное в регистр CR0n0, не велико, то содержимое счетчика таймера TM00 может превысить содержимое CR0n0. Поэтому изменения CR0n0 следует выполнять после генерирования прерывания INTTM000.

**Примечание** n = 0, 1

<2> Если изменения CR010 выполняются без соблюдения рекомендаций приведенных выше в <1>, то содержимое CR010 может быть переписано дважды или большее количество раз, при этом каждая перезапись может сопровождаться инверсией выхода ТОО0.

### (18) Обнаружение фронтов

<1> В приведенных ниже случаях обратите внимание, что на входе TI0n0 происходит обнаружение активного фронта/среза.

<1>Сразу после системного сброса, если на входе TI0n0 присутствует высокий уровень, то разрешена работа 16-разрядного счетчика TM00.

→ Если фронт или одновременно фронт и срез назначены активными для входа TI0n0, то фронт, обнаруженный сразу после разрешения работы TM00, является активным.

<2>Если работа TM00 была остановлена, пока вход TI0n0 находился в высоком состоянии, то работа TM00 будет разрешена после обнаружения низкого уровня на входе TI0n0.

→ Если срез или одновременно фронт и срез назначены активными для входа TI0n0, то срез, обнаруженный сразу после разрешения работы TM00, является активным.

<3>Если работа TM00 была остановлена, пока вход TI0n0 находился в низком состоянии, то работа TM00 будет разрешена после обнаружения высокого уровня на входе TI0n0.

→ Если фронт или одновременно фронт и срез назначены активными для входа  $Tl0n0$ , то фронт, обнаруженный сразу после разрешения работы  $TM00$ , является активным.

**Примечание**  $n = 0, 1$

<2> Частота семплирования, используется для фильтрации шума при использовании  $Tl000$  в качестве входа активного фронта/среза, та же самая частота используется и при использовании  $Tl000$  в качестве триггера выборки. Частота семплирования получается путем деления опорной тактовой частоты  $f_{XP}$  на коэффициент, задаваемый параметром  $PRM00$ . Операция выборки начинается только тогда, когда активный уровень дважды будет обнаружен на входе, таким образом, обеспечивается фильтрация коротких импульсных шумовых сигналов.

**(19) Счетчик внешний событий**

<1> Тактирование счетными импульсами начинается после семплирования на счетном входе необходимого уровня дважды.

<2> Для определения количества произошедших внешних событий следует читать содержимое  $TM00$ .

**(20) Выход PPG**

<1> Значения, устанавливаемые в регистры  $CR000$  и  $CR010$  должны удовлетворять следующим условиям:  
 $0000H < CR010 < CR000 \leq FFFFH$  (установка значения  $0000H$  в регистр  $CR000$  запрещена)

<2> Период импульсов сигнала PPG соответствует  $(CR000 + 1)$ , а скважность  $(CR010 + 1) / (CR000 + 1)$ .

**(21) Режим STOP или установка режима остановки тактовой частоты**

Всегда (за исключением случая, когда вход  $Tl000$  используется для тактирования таймера) останавливайте работу таймера, перед тем как перевести микроконтроллер в режим STOP; иначе в работе таймера возможны сбои, после запуска системного тактового генератора.

**(22) Вывод P31/Tl010/TO00**

При использовании контакта P31 в качестве входа активного фронта/среза ( $Tl010$ ), данный контакт не может быть использован как выход таймера ( $TO00$ ).

При использовании контакта P31 в качестве выхода таймера ( $TO00$ ), данный контакт не может быть использован как вход активного фронта/среза ( $Tl010$ ).



# Глава 7 8-разрядный таймер 80

## 7.1 8-разрядный таймер 80

8-разрядный таймер 80 работает как 8-разрядный интервальный таймер и генерирует запросы на прерывание через определенные временные интервалы.

Таблица 7-1. Временные интервалы 8-разрядного таймера 80

	Минимальный интервал	Максимальный интервал	Разрешение
$f_{XP} = 8,0 \text{ МГц}$	$2^6 / f_{XP}$ (8 мкс)	$2^{14} / f_{XP}$ (2,05 мс)	$2^6 / f_{XP}$ (8 мкс)
	$2^8 / f_{XP}$ (32 мкс)	$2^{16} / f_{XP}$ (8,19 мс)	$2^8 / f_{XP}$ (32 мкс)
	$2^{10} / f_{XP}$ (128 мкс)	$2^{18} / f_{XP}$ (32,7 мс)	$2^{10} / f_{XP}$ (128 мкс)
	$2^{16} / f_{XP}$ (8,19 мс)	$2^{24} / f_{XP}$ (2,01 с)	$2^{16} / f_{XP}$ (8,19 мс)
$f_{XP} = 10,0 \text{ МГц}$	$2^6 / f_{XP}$ (6,4 мкс)	$2^{14} / f_{XP}$ (1,64 мс)	$2^6 / f_{XP}$ (6,4 мкс)
	$2^8 / f_{XP}$ (25,6 мкс)	$2^{16} / f_{XP}$ (6,55 мс)	$2^8 / f_{XP}$ (25,6 мкс)
	$2^{10} / f_{XP}$ (102 мкс)	$2^{18} / f_{XP}$ (26,2 мс)	$2^{10} / f_{XP}$ (102 мкс)
	$2^{16} / f_{XP}$ (6,55 мс)	$2^{24} / f_{XP}$ (1,68 с)	$2^{16} / f_{XP}$ (6,55 мс)

**Замечание**  $f_{XP}$  : Тактовая частота периферийных устройств.

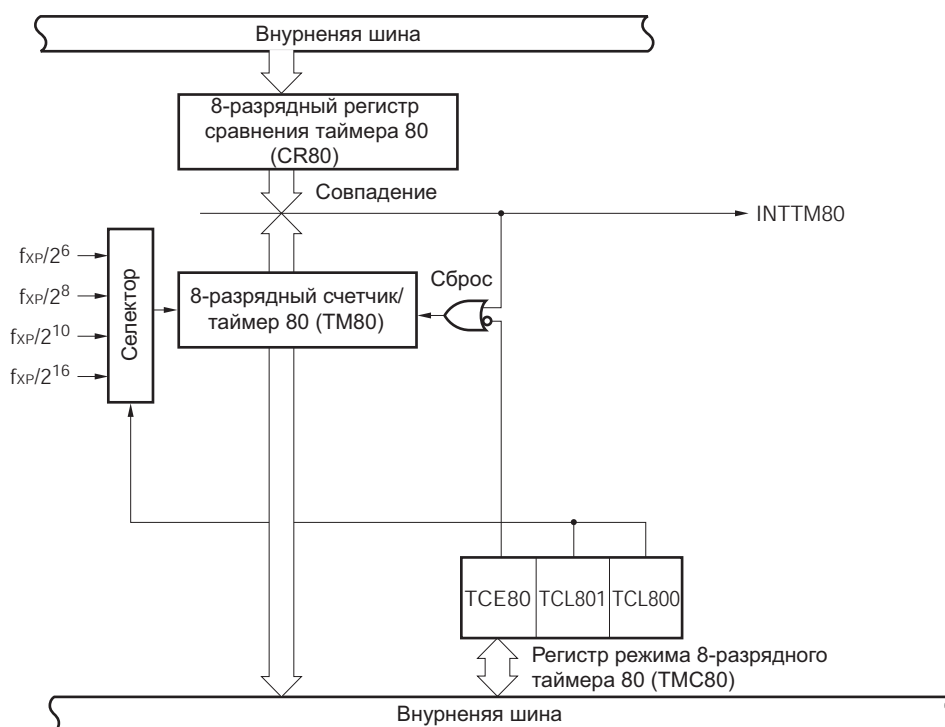
## 7.2 Конфигурация 8-разрядного таймера 80

В состав 8-разрядного таймера 80 входят узлы, приведенные в таблице 7-2.

Таблица 7-2. Конфигурация 8-разрядного таймера 80

Узел	Конфигурация
Счетчик	8-разрядный счетчик/таймер 80 (TM80)
Регистр	8-разрядный регистр сравнения таймера 80 (CR80)
Регистр управления	Регистр режима 8-разрядного таймера 80 (TMC80)

Рисунок 7-1. Блок-схема 8-разрядного таймера 80



**Замечание**  $f_{XP}$  : Тактовая частота периферийных устройств.

**(1) 8-разрядный регистр сравнения таймера CR80**

Содержимое данного регистра сравнивается с содержимым 8-разрядного таймера/счетчика TM80. Как только эти значения совпадут, генерируется запрос на прерывание (INTTM80).

Регистр CR80 может использоваться в качестве операнда инструкций манипуляции 8-разрядными данными. Содержимое регистра может быть установлено в диапазоне от 00H до FFH.

В результате сброса содержимое регистра CR80 становится неопределенным.

**Рисунок 7-2. Схематическое представление 8-разрядного регистра сравнения таймера CR80**

Адрес: FFCDH; После сброса: Неопределенно; ЗП

Обозначение	7	6	5	4	3	2	1	0
CR80								

**Внимание** Перед изменением содержимого регистра CR80 работа таймера должна быть приостановлена. В противном случае, может быть сгенерирован запрос на прерывание и сброс таймера.

**(2) 8-разрядный таймер/счетчик TM80**

Регистр TM80 обеспечивает подсчет счетных импульсов.

Значение регистра может быть считано инструкциями манипуляции 8-разрядными данными.

В результате воздействия активного сигнала RESET микроконтроллера содержимое регистра сбрасывается в 00H.

**Рисунок 7-3. Схематическое представление 8-разрядного таймера/счетчика TM80**

Адрес: FFCEN; После сброса: 00H; ЧТ

Обозначение	7	6	5	4	3	2	1	0
TM80								

### **7.3 Регистр управления 8-разрядного таймера 80**

Управление 8-разрядным таймером 80 осуществляется регистром режима таймера TMC80.

**(1) Регистр режима 8-разрядного таймера 80 (TMC80)**

Этот регистр используется для запуска или остановки работы 8-разрядного таймера TM80, а также для установки тактовой частоты таймера.

Регистр TMC80 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра TMC80 сбрасывается в 00H.

**Рисунок 7-4. Схематическое представление регистра режима 8-разрядного таймера 80 (TMC80)**

Адрес: FFCCH      После сброса: 00H; ЧТ/ЗП

Обозначение	<7>	6	5	4	3	2	1	0
TMC00	TCE80	0	0	0	0	TCL801	TCL800	0

<b>TCE80</b>	<b>Управление режимом работы таймера TM80</b>
0	Работа таймера остановлена (TM80 сбрасывается в 00H)
1	Разрешение работы таймера

TCL801	TCL800	Выбор тактовой частоты таймера TM80		
			$f_{XP} = 8,0 \text{ МГц}$	$f_{XP} = 10,0 \text{ МГц}$
0	0	$f_{XP}/2^6$	125 кГц	156,3 кГц
0	1	$f_{XP}/2^8$	31,25 кГц	39,06 кГц
1	0	$f_{XP}/2^{10}$	7,81 кГц	9,77 кГц
1	1	$f_{XP}/2^{16}$	0,12 кГц	0,15 кГц

- Внимание**
1. Перед установкой битов регистра TMC80 убедитесь, что работа таймера остановлена.
  2. Убедитесь, что биты 0 и 6 сброшены в 0.

**Замечание**       $f_{XP}$  : Тактовая частота периферийных устройств.

## 7.4 Режим работы 8-разрядного таймера 80

### 7.4.1 Работа в режиме интервального таймера

Работа 8-разрядного таймера 80 в режиме интервального таймера позволяет периодически генерировать запросы на прерывания, при этом период задается регистром сравнения CR80.

Последовательность настройки режима интервального таймера:

- <1> Остановить работу 8-разрядного таймера 80 (сбросить в 0 флаг TCE80 регистра режима таймера TMC80).
- <2> Установить тактовую частоту 8-разрядного таймера (согласно таблицам 7-3 и 7-4).
- <3> Установить значение регистра CR80.
- <4> Запустить счетчик TM80 (установить флаг TCE80 в 1).

Как только содержимое 8-разрядного счетчика TM80 совпадет с содержимым регистра CR80, генерируется запрос на прерывание (INTTM80), содержимое TM80 сбросится в 0, и отсчет начнется заново.

В таблицах 7-3 и 7-4 приведены временные интервалы, на рисунке 7-5 показаны временные диаграммы работы интервального таймера.

- Внимание**
1. Перед изменением содержимого регистра CR80 работа таймера должна быть приостановлена. В противном случае может быть сгенерировано прерывание (INTTM80).
  2. Если выбор тактовой частоты и одновременно запуск таймера производится одной инструкцией манипуляции 8-разрядными данными, то ошибка при запуске может составлять один или более тактов. Поэтому убедитесь что, приведенная выше, последовательность запуска таймера TM80 соблюдена.

Таблица 7-3. Временные интервалы 8-разрядного таймера 80 ( $f_{XP} = 8,0$  МГц)

TCL801	TCL800	Минимальный интервал	Максимальный интервал	Разрешение
0	0	$2^6 / f_{XP}$ (8 мкс)	$2^{14} / f_{XP}$ (2,05 мс)	$2^6 / f_{XP}$ (8 мкс)
0	1	$2^8 / f_{XP}$ (32 мкс)	$2^{16} / f_{XP}$ (8,19 мс)	$2^8 / f_{XP}$ (32 мкс)
1	0	$2^{10} / f_{XP}$ (128 мкс)	$2^{18} / f_{XP}$ (32,7 мс)	$2^{10} / f_{XP}$ (128 мкс)
1	1	$2^{16} / f_{XP}$ (8,19 мс)	$2^{24} / f_{XP}$ (2,01 с)	$2^{16} / f_{XP}$ (8,19 мс)

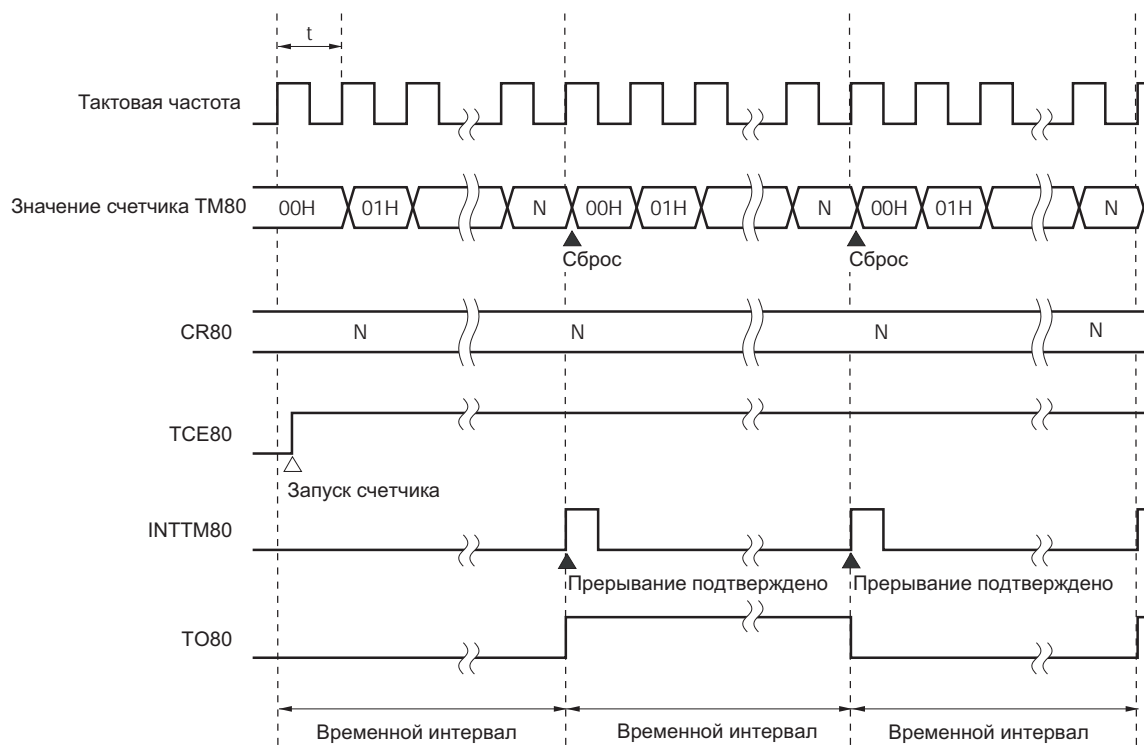
**Замечание**  $f_{XP}$  : Тактовая частота периферийных устройств.

Таблица 7-4. Временные интервалы 8-разрядного таймера 80 ( $f_{XP} = 10,0$  МГц)

TCL801	TCL800	Минимальный интервал	Максимальный интервал	Разрешение
0	0	$2^6 / f_{XP}$ (6,4 мкс)	$2^{14} / f_{XP}$ (1,64 мс)	$2^6 / f_{XP}$ (6,4 мкс)
0	1	$2^8 / f_{XP}$ (25,6 мкс)	$2^{16} / f_{XP}$ (6,55 мс)	$2^8 / f_{XP}$ (25,6 мкс)
1	0	$2^{10} / f_{XP}$ (102 мкс)	$2^{18} / f_{XP}$ (26,2 мс)	$2^{10} / f_{XP}$ (102 мкс)
1	1	$2^{16} / f_{XP}$ (6,55 мс)	$2^{24} / f_{XP}$ (1,68 с)	$2^{16} / f_{XP}$ (6,55 мс)

**Замечание**  $f_{XP}$  : Тактовая частота периферийных устройств.

**Рисунок 7-5. Временные диаграммы работы интервального таймера.**



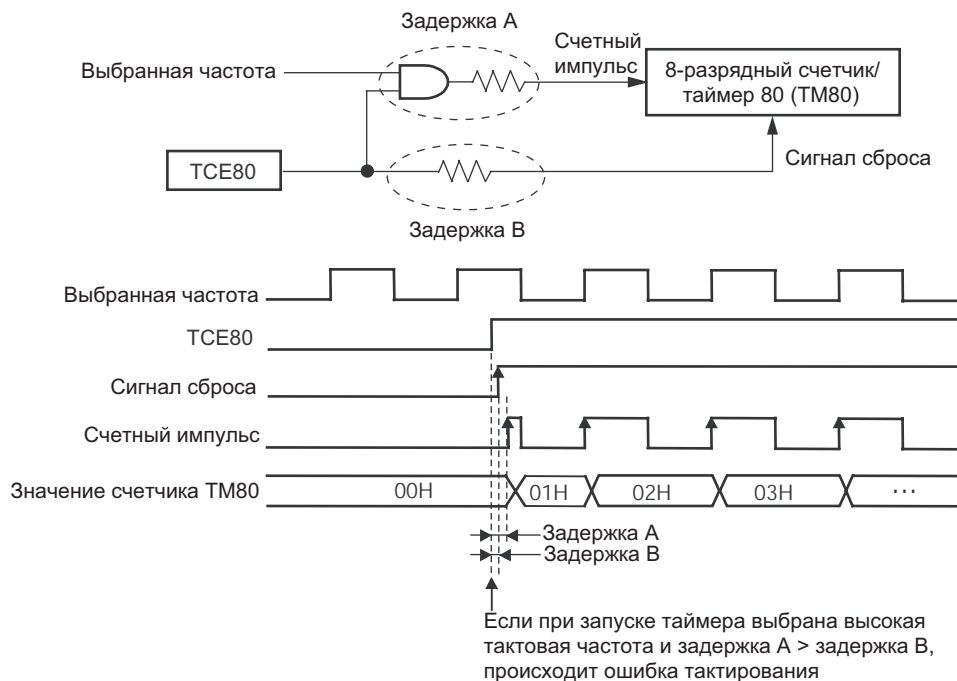
**Замечание**    Временной интервал =  $(N + 1) \times t$ :  $N =$  от 00H до FFH.

## 7.5 Особенности 8-разрядного таймера 80

### (1) Ошибка при запуске таймера

На рисунке 7-6 приведена ошибка запуска таймера. Ошибка происходит из-за того, что таймер “стартует” в момент, когда уровень линии сигнала тактовой частоты находится в состоянии “1”. При этом выход таймера из режима сброса может быть расценен как фронт счетного импульса, который ошибочно инкрементирует счетчик TM80.

Рисунок 7-6. Ошибка при запуске



### (2) 8-разрядный регистр сравнения таймера CR80

8-разрядный регистр сравнения таймера CR80 может быть установлен в 00H

### (3) Установка STOP режима

Убедитесь, что перед выполнением инструкции STOP работа таймера остановлена (TCE80 = 0).

# Глава 8 8-разрядный таймер Н1

## 8.1 8-разрядный таймер Н1

8-разрядный таймер Н1 может выполнять следующие функции:

- Интервальный таймер
- Режим широтно-импульсной модуляции (ШИМ)
- Генератор меандра

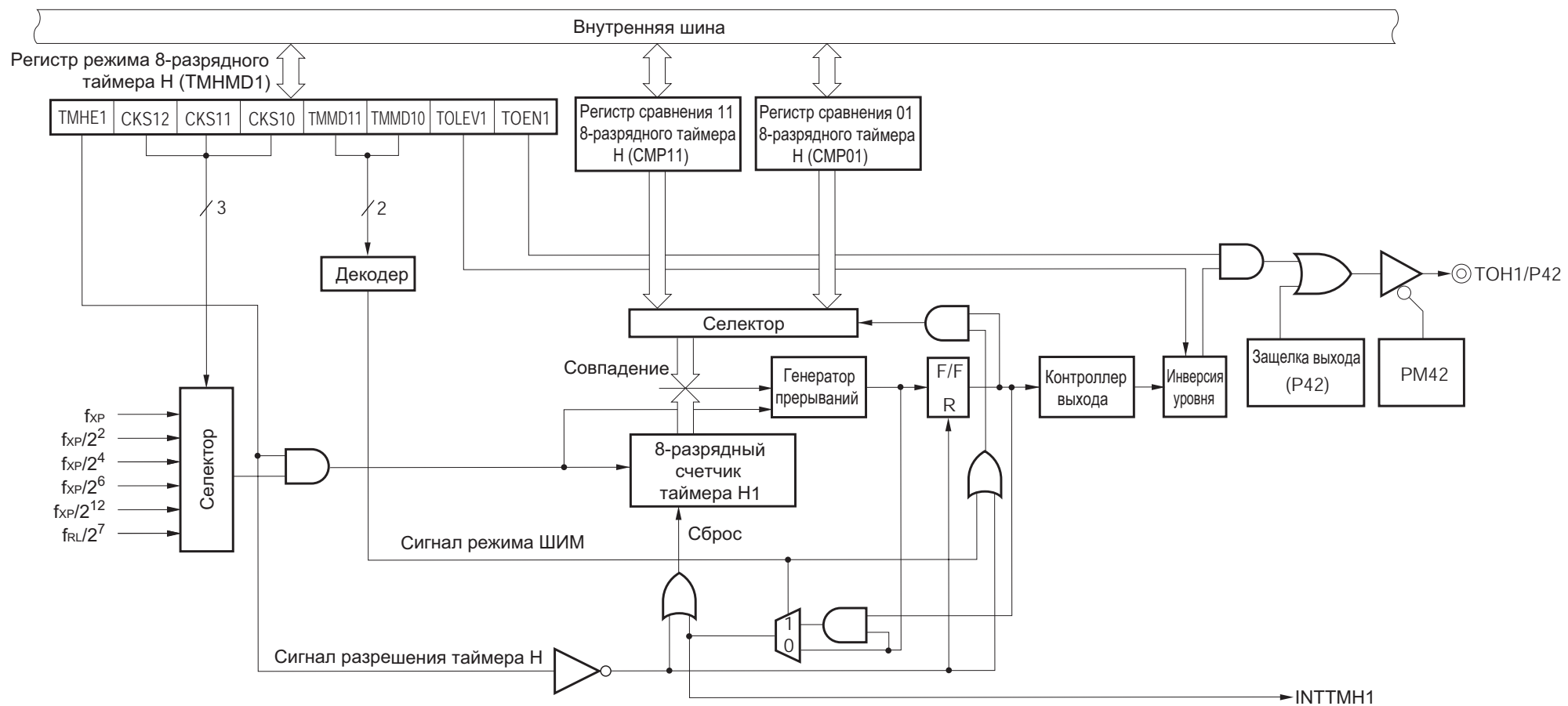
## 8.2 Конфигурация 8-разрядного таймера Н1

В состав 8-разрядного таймера Н1 входят узлы, приведенные в таблице 8-1.

Таблица 8-1. Конфигурация 8-разрядного таймера Н1

Узел	Конфигурация
Счетчик	8-разрядный счетчик таймера Н1
Регистры	Регистр сравнения 01 8-разрядного таймера Н (CMP01) Регистр сравнения 11 8-разрядного таймера Н (CMP11)
Выход таймера	ТОН1
Регистры управления	Регистр режима 8-разрядного таймера Н (TMHMD1) Регистр режима порта 4 (PM4) Регистр порта 4 (P4)

Рисунок 8-1. Блок-схема 8-разрядного таймера Н1





**(1) Регистр сравнения 01 8-разрядного таймера Н (CMP01)**

Регистр CMP01 может использоваться в качестве операнда инструкций манипуляции 8-разрядными данными.

В результате сброса содержимое регистра CMP01 сбрасывается в 00H.

**Рисунок 8-2. Схематическое представление регистра сравнения CMP01**

Адрес: FF0EH; После сброса: 00H; ЗП/ЧТ

Обозначение	7	6	5	4	3	2	1	0
CMP01	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>

**Внимание** Убедитесь, что перед изменением содержимого регистра CMP01 работа таймера остановлена.

**(2) Регистр сравнения 11 8-разрядного таймера Н (CMP11)**

Регистр CMP11 может использоваться в качестве операнда инструкций манипуляции 8-разрядными данными.

В результате сброса содержимое регистра CMP11 сбрасывается в 00H.

**Рисунок 8-3. Схематическое представление регистра сравнения CMP11**

Адрес: FF0FH; После сброса: 00H; ЗП/ЧТ

Обозначение	7	6	5	4	3	2	1	0
CMP11	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>

Значение регистра CMP11 может быть изменено во время работы таймера.

При записи данных в регистр CMP11 сначала запись происходит в теневой регистр, содержимое из теневого регистра будет скопировано в реальный регистр CMP11 только после того, как произойдет совпадение содержимого CMP11 и содержимого счетчика/таймера. Если запись в теневой регистр и совпадение CMP11 и H1 происходят одновременно, то копирование вновь заданного значения из теневого регистра в регистр CMP11 произойдет после следующего совпадения CMP11 и H1.

**Внимание** При работе таймера в режиме ШИМ содержимое регистра CMP11 должно быть установлено перед запуском таймера. При этом убедитесь, что работа таймера остановлена (TMNE1 = 0). Таймер должен быть остановлен, даже если в регистр CMP11 устанавливается то же самое значение.

### 8.3 Регистры управления 8-разрядного таймера Н1

Управление 8-разрядным таймером Н1 осуществляется тремя регистрами, перечисленными ниже:

- Регистр режима 8-разрядного таймера Н (ТМНМД1)
- Регистр режима порта 4 (РМ4)
- Регистр порта 4 (Р4)

#### (1) Регистр режима 8-разрядного таймера Н (ТМНМД1)

Регистр ТМНМД1 используется для установки режима работы таймера Н1.

Регистр ТМНМД1 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра ТМНМД1 сбрасывается в 00Н.

**Рисунок 8-4. Схематическое представление регистра режима ТМНМД1**

Адрес: FF70Н; После сброса: 00Н; ЗП/ЧТ

Обозначение	<7>	6	5	4	3	2	<1>	<0>
ТМНМД1	ТМНЕ1	СКС12	СКС11	СКС10	ТММД11	ТММД10	ТОЛЕV1	ТОЕН1

ТМНЕ1	Управление рабочим режимом таймера Н1
0	Работа таймера остановлена (таймер сбрасывается в 00Н)
1	Разрешение работы таймера (таймер начинает отсчитывать импульсы после подачи тактовой частоты)

СКС12	СКС11	СКС10	Выбор тактовой частоты таймера Н1 ( $f_{CNT}$ )
0	0	0	$f_{XP}$ (10 МГц)
0	0	1	$f_{XP}/2^2$ (2,5 МГц)
0	1	0	$f_{XP}/2^4$ (625 кГц)
0	1	1	$f_{XP}/2^6$ (156,25 кГц)
1	0	0	$f_{XP}/2^{12}$ (2,44 кГц)
1	0	1	$f_{RL}/2^7$ (1,88 кГц (тип.))
Остальные значения			Установка запрещена

ТММД11	ТММД10	Установка режима работы таймера Н1
0	0	Режим интервального таймера
0	1	Режим ШИМ
Остальные значения		Установка запрещена

ТОЛЕV1	Управление уровнем выхода таймера (режим по умолчанию)
0	Низкий уровень
1	Высокий уровень

ТОЕН1	Управление выходом таймера
0	Запрещение выхода таймера
1	Разрешение выхода таймера

**Внимание**

1. При ТМНЕ1 = 1 запрещена установка остальных битов регистра ТМНМД1.
2. При работе таймера в режиме ШИМ убедитесь, что после остановки таймера (ТМНЕ1 = 0) и перед его повторным запуском, содержимое регистра СМР11 установлено, даже если в регистр СМР11 придется записать то же самое значение.

**Замечание**

1.  $f_{XP}$  : Тактовая частота периферийных устройств.
2.  $f_{RL}$  : Тактовая частота низкоскоростного кольцевого генератора
3. В круглых скобках значения тактовой частоты при  $f_{XP} = 10$  МГц,  $f_{RL} = 240$  кГц (тип.).

## (2) Регистр режима порта 4 (PM4)

Этот регистр используется для установки порта 4 в режим 1-разрядного входа/выхода.

При использовании вывода P42/ТОН1 как выхода таймера, сбросьте регистр PM42 и защелку выхода P42 в 0.

Регистр PM4 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра PM4 устанавливается в FFH.

**Рисунок 8-5. Схематическое представление регистра режима порта 4 (PM4)**

Адрес: FF24H      После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
PM4	1	1	PM45	PM44	PM43	PM42	PM41	PM40

PM4n	Выбор режима входа/выхода вывода P4n (n = от 0 до 5)
0	Режим выхода (выходной буфер включен)
1	Режим входа (выходной буфер выключен)

## 8.4 Режимы работы 8-разрядного таймера H1

### 8.4.1 Работа в режиме интервального таймера/генератора меандра

При совпадении содержимого 8-разрядного счетчика H1 и регистра сравнения CMP01 происходит сброс счетчика в 00H и генерируется запрос на прерывание (INTTMH1).

Регистр сравнения CMP11 не используется при работе счетчика в режиме интервального таймера. На выходе таймера нет генерации импульсов при совпадении содержимого 8-разрядного таймера H1 и регистра CMP11, даже если содержимое регистра CMP11 установлено.

Для генерации меандра (со скважностью 50%) на выходе ТОН1 необходимо установить в 1 флаг TOEN1 регистра режима таймера TMHMD1.

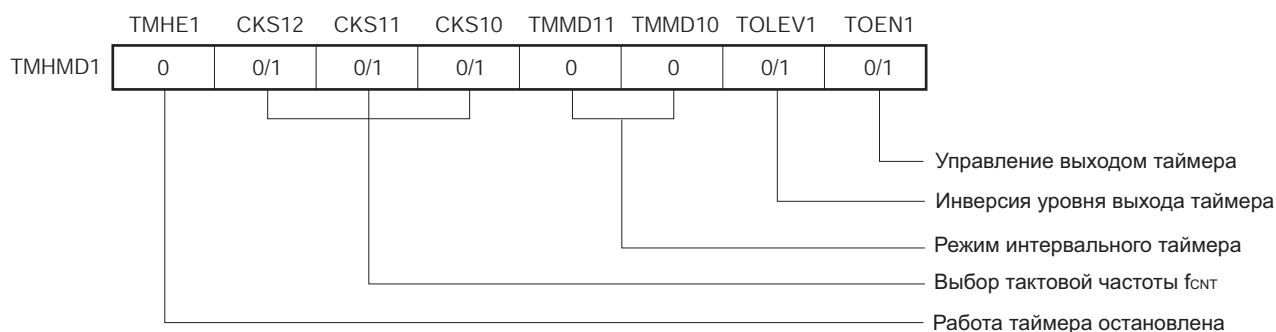
#### (1) Использование

Периодическое генерирование прерывания INTTMH1 с заданным временным интервалом.

<1> Произведите установку регистров управления таймера.

**Рисунок 8-6. Установки регистра TMHMD1 при работе таймера в режиме интервального таймера/генератора меандра**

#### (а) Установка регистра режима 8-разрядного таймера H1 (TMHMD1)



#### (б) Установка регистра сравнения CMP01

- Установите требуемое значение N

<2> Запустите таймер H1, установив флаг TMHE1 в 1.

- <3> При совпадении содержимого 8-разрядного счетчика Н1 и регистра сравнения CMP01 происходит сброс счетчика в 00H и генерируется запрос на прерывание (INTTMH1).

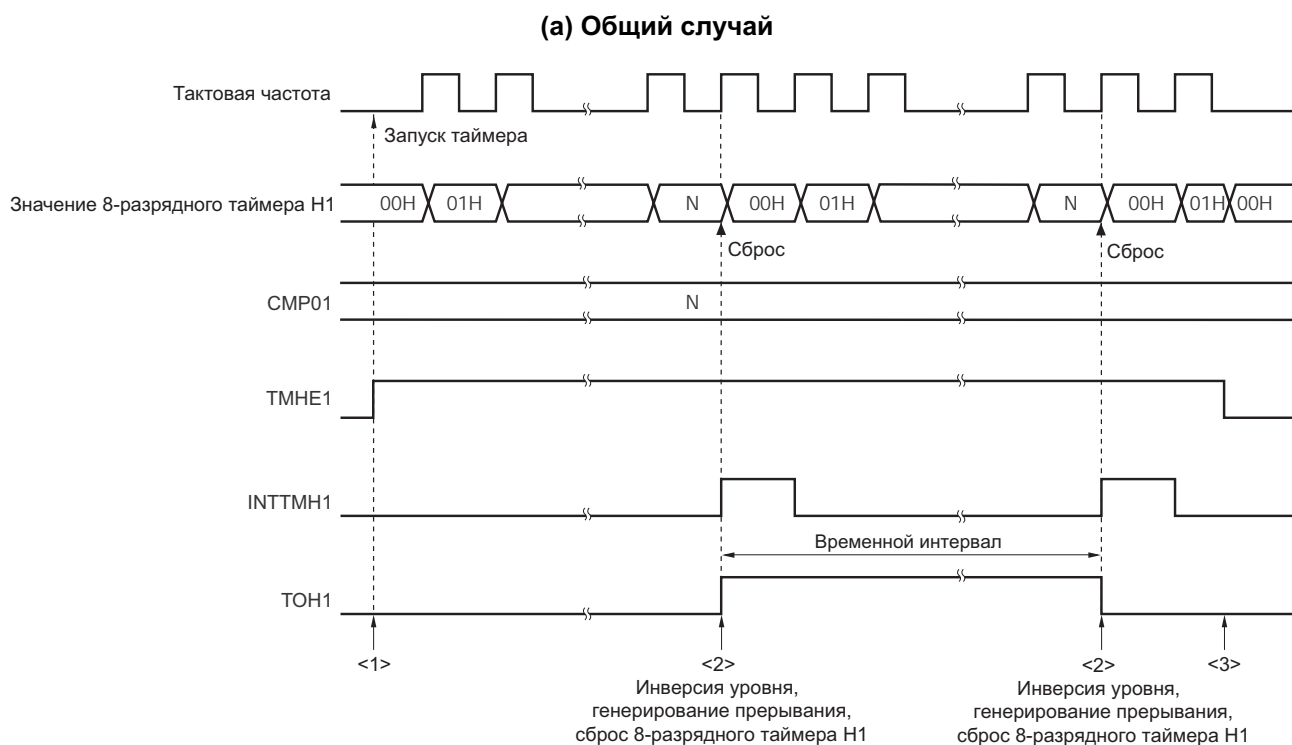
$$\text{Период временных интервалов} = (N + 1)/f_{\text{CNT}}$$

- <4> Далее, прерывание INTTMH1 будет генерироваться с той же периодичностью. Для остановки работы таймера Н1 необходимо сбросить флаг ТМНЕ1 в 0.

## (2) Временные диаграммы

Временные диаграммы работы интервального таймера/генератора меандра приведены ниже.

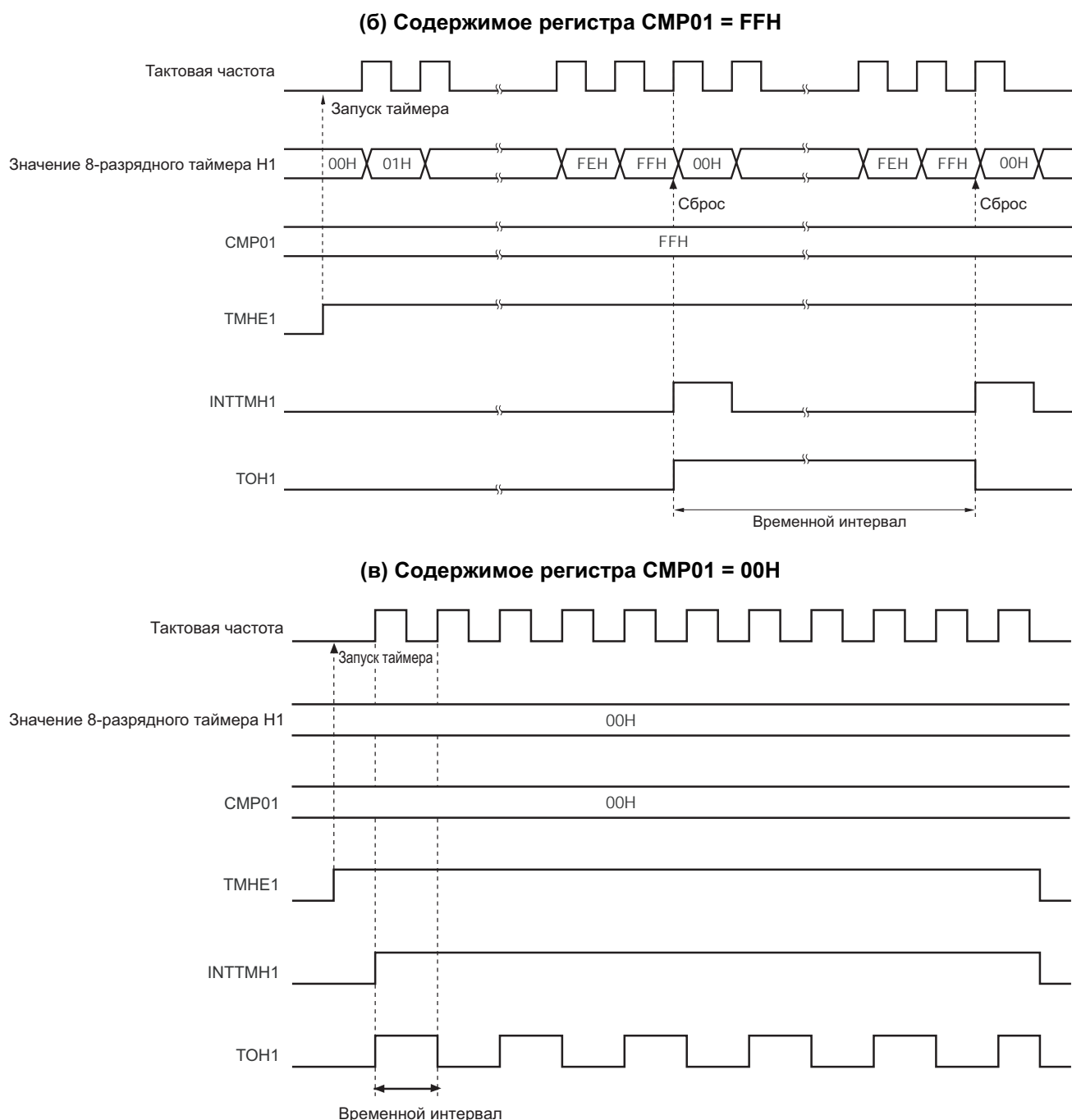
**Рисунок 8-7. Временные диаграммы работы таймера Н1 в режиме интервального таймера/генератора меандра (1/2)**



- <1> Таймер Н1 начинает работу после установки флага ТМНЕ1 в 1. Таймер начинает счет импульсов не позже чем через 1 такт после разрешения счета.
- <2> Содержимое таймера Н1 и содержимое регистра CMP01 совпадают, таймер Н1 сбрасывается, уровень на выходе ТОН1 инвертируется, и генерируется прерывание INTTMH1.
- <3> Сброс флага ТМНЕ1 в 0 во время работы таймера деактивирует прерывание INTTMH1 и выход ТОН1. В этом случае уровень на выходе остается неизменным.

**Замечание** N = от 01H до FEH.

**Рисунок 8-7. Временные диаграммы работы таймера Н1 в режиме интервального таймера/генератора меандра (2/2)**



### 8.4.2 Работа таймера Н1 в режиме ШИМ

При работе таймера Н1 в режиме ШИМ на выходе генерируется сигнал с заданной скважностью и периодом.

Значение регистра сравнения CMP01 определяет период сигнала на выходе ТОН1. Перезапись содержимого регистра CMP01 во время работы таймера запрещена.

Значение регистра сравнения CMP11 определяет скважность сигнала на выходе ТОН1. Перезапись содержимого регистра CMP11 во время работы разрешена.

Работа таймера в режиме ШИМ происходит следующим образом.

Выход ТОН1 переходит в активное состояние, а таймер Н1 сбрасывается в 0, после того как содержимое регистра сравнения CMP01 и содержимое таймера Н1 совпадут. При совпадении содержимого регистра сравнения CMP11 и содержимого таймера Н1, выход ТОН1 переходит в пассивное состояние.

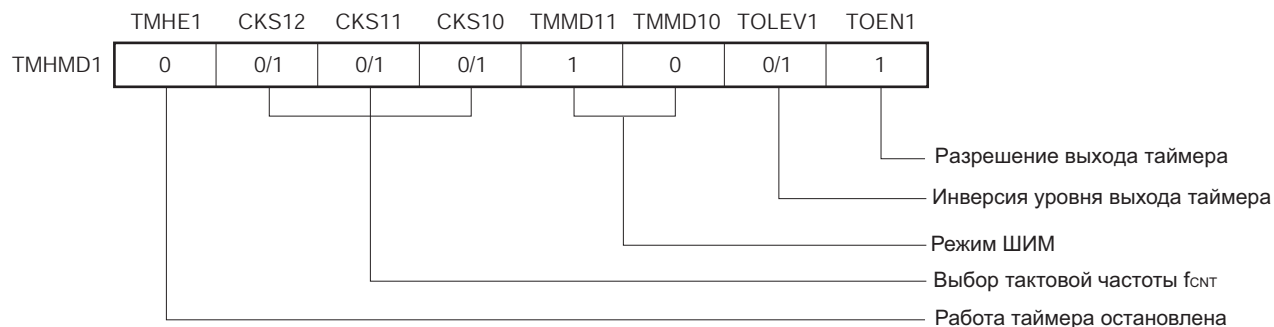
## (1) Использование

Генерирование сигнала с заданной скважностью и периодом.

<1> Произведите установку регистров управления таймера.

**Рисунок 8-8. Установки регистра ТМНМД1 при работе таймера в режиме ШИМ**

### (а) Установка регистра режима 8-разрядного таймера Н1 (ТМНМД1)



### (б) Установка регистра сравнения СМР01

- Установите требуемое значение периода N

### (в) Установка регистра сравнения СМР11

- Установите требуемое значение скважности M

**Замечание**  $00H \leq \text{СМР11} (M) < \text{СМР01} (N) \leq FFH$

<2> Запустите таймер Н1, установив флаг ТМНЕ1 в 1.

<3> Регистр сравнения СМР01 является первым регистром, с которым происходит сравнение содержимого таймера Н1 после запуска. При совпадении содержимого 8-разрядного счетчика Н1 и регистра сравнения СМР01 происходит сброс счетчика в 00H, генерируется запрос на прерывание (INTТМН1) и выход таймера ТОН1 становится активным. После чего содержимое таймера Н1 уже не сравнивается с регистром СМР10, а начинает сравниваться с регистром СМР11.

<4> При совпадении содержимого 8-разрядного счетчика Н1 и регистра сравнения СМР11, выход ТОН1 становится неактивным. При этом сброса счетчика не происходит, и не генерируются запросы на прерывание.

<5> Далее, будет генерироваться сигнал с заданной скважностью и периодичностью, повторно выполняя пункты <3> и <4>.

<6> Для остановки работы таймера Н1 необходимо сбросить флаг ТМНЕ1 в 0.

Если в регистр СМР01 установлено значение N, в регистр СМР11 значение M, установлена тактовая частота  $f_{CNT}$ , то период и скважность генерируемого сигнала вычисляются согласно формулам:

$\text{Период сигнала} = (N + 1) / f_{CNT}$ $\text{Скважность сигнала} = \text{длительность активного сигнала} : \text{длительность всего сигнала} = (M + 1) : (N + 1)$
---

### Внимание

1. В режиме ШИМ, при перезаписи регистра СМР11 требуется три тактовых сигнала (частота тактовых сигналов задается битами CKS12 – CKS10 регистра ТМНМД1).

2. Убедитесь, что после остановки таймера (TMHE1 = 0) и перед его повторным запуском, содержимое регистра CMP11 установлено, даже если в регистр CMP11 придется записать то же самое значение.

(2) **Временные диаграммы**

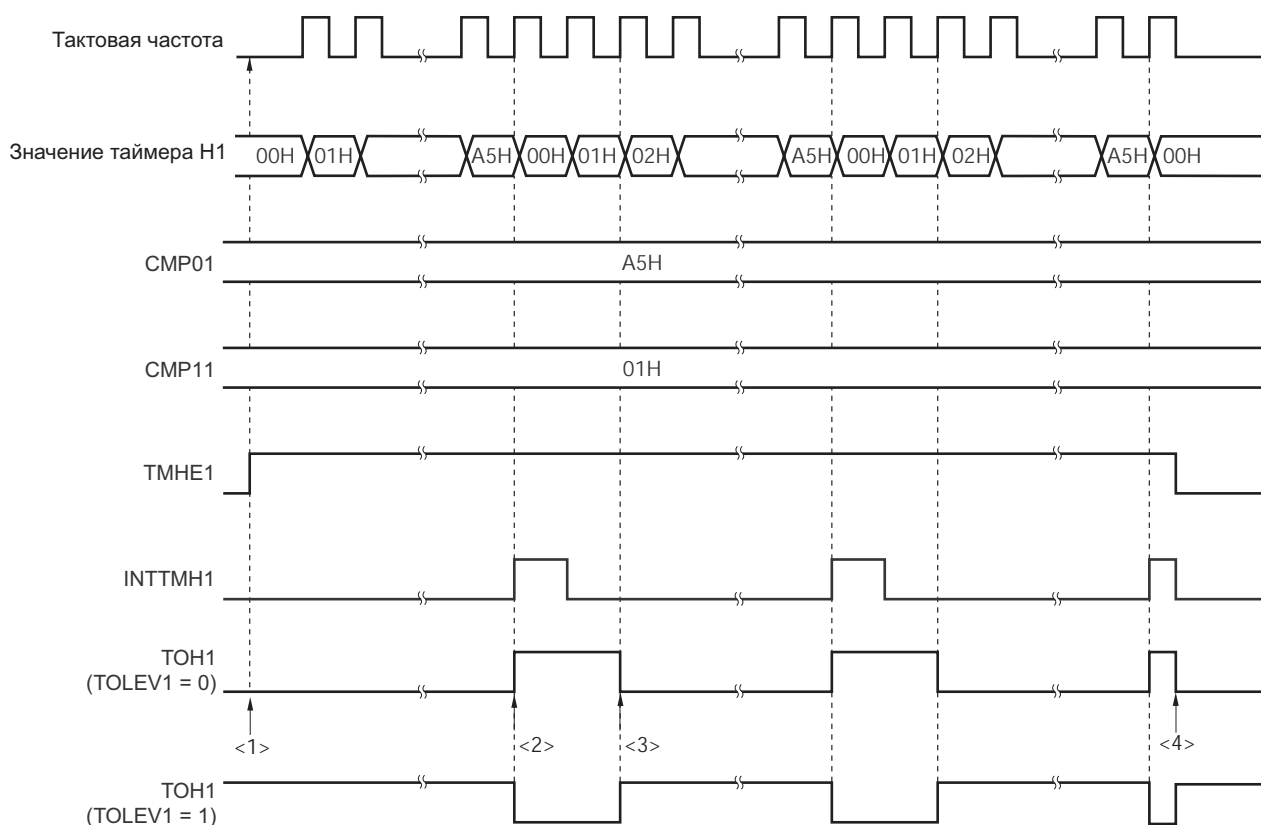
Временные диаграммы работы таймера в режиме ШИМ приведены ниже.

**Внимание** Убедитесь, что содержимое регистров CMP11 (M) и CMP01 (N), удовлетворяют следующему соотношению:

$$00H \leq \text{CMP11 (M)} < \text{CMP01 (N)} \leq FFH$$

Рисунок 8-9. Временные диаграммы работы таймера Н1 в режиме ШИМ (1/4)

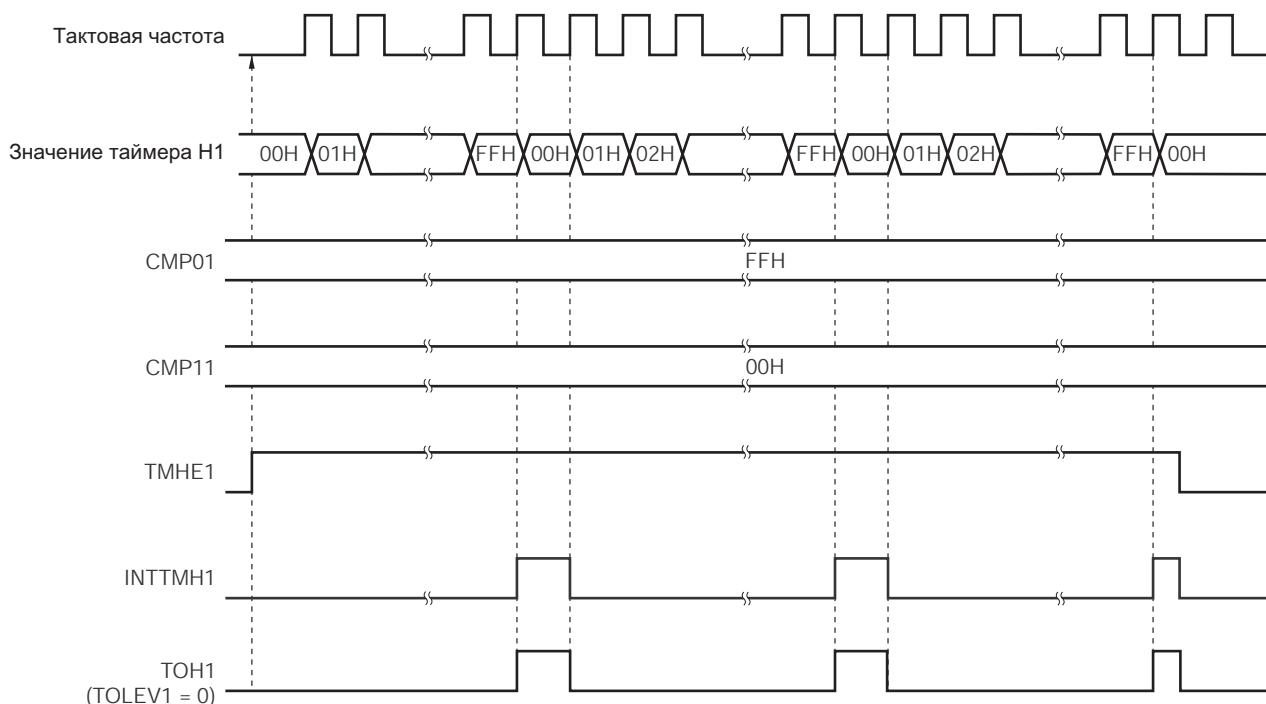
(а) Общий случай (00H < CMP11 < FFH)



- <1> Работа таймера Н1 разрешена после установки флага TMHE1 в 1. Счет начинается только после начала формирования тактовых импульсов. Выход TON1 остается в неактивном состоянии (TOLEV1 в состоянии 0).
- <2> Когда содержимое 8-разрядного таймера Н1 и регистра CMP01 совпадают, таймер Н1 сбрасывается, уровень выхода TON1 инвертируется, генерируется прерывание INTTMH1.
- <3> Когда содержимое 8-разрядного таймера Н1 и регистра CMP11 совпадают, уровень выхода TON1 возвращается в предыдущее (неактивное) состояние. Таймер Н1 не сбрасывается, и не генерируется прерывание INTTMH1.
- <4> Сброс в 0 флага TMHE1 переводит прерывание INTTMH1 и выход TON1 в неактивное состояние.

Рисунок 8-9. Временные диаграммы работы таймера Н1 в режиме ШИМ (2/4)

(b) Содержимое регистров CMP01 = FFH, CMP11 = 00H



(c) Содержимое регистров CMP01 = FFH, CMP11 = FEH

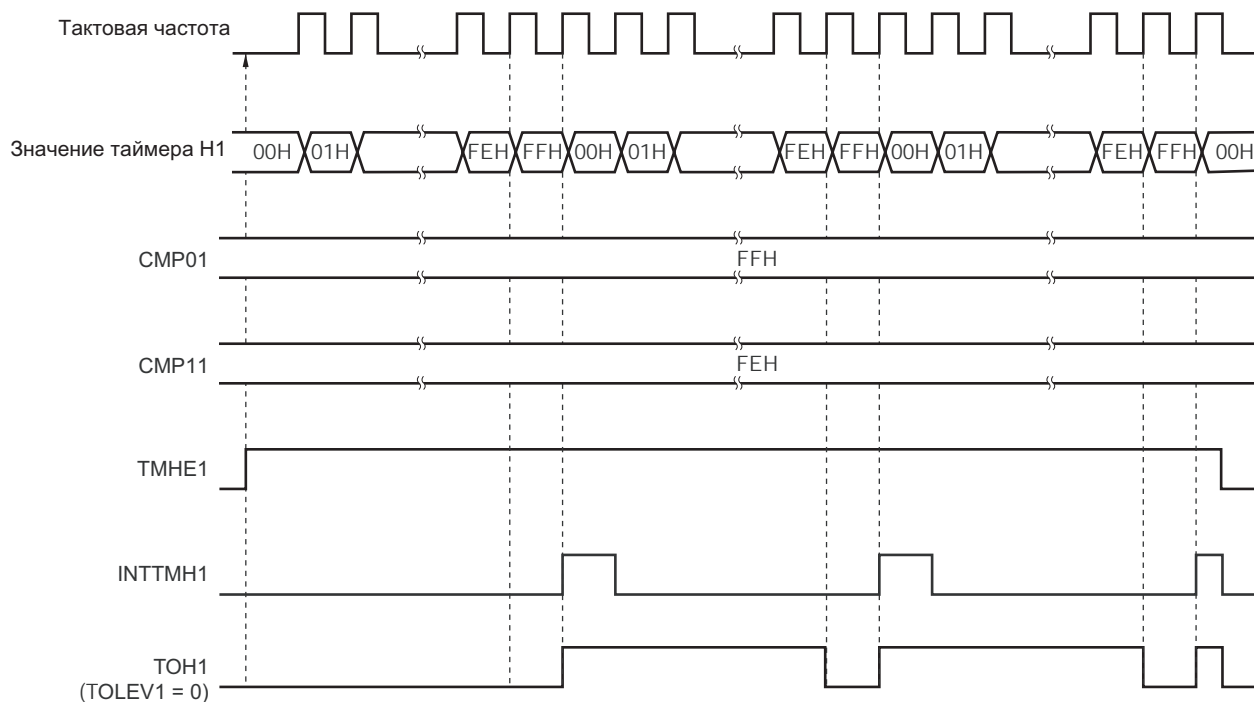




Рисунок 8-9. Временные диаграммы работы таймера Н1 в режиме ШИМ (3/4)

(d) Содержимое регистров CMP01 = 01H, CMP11 = 00H

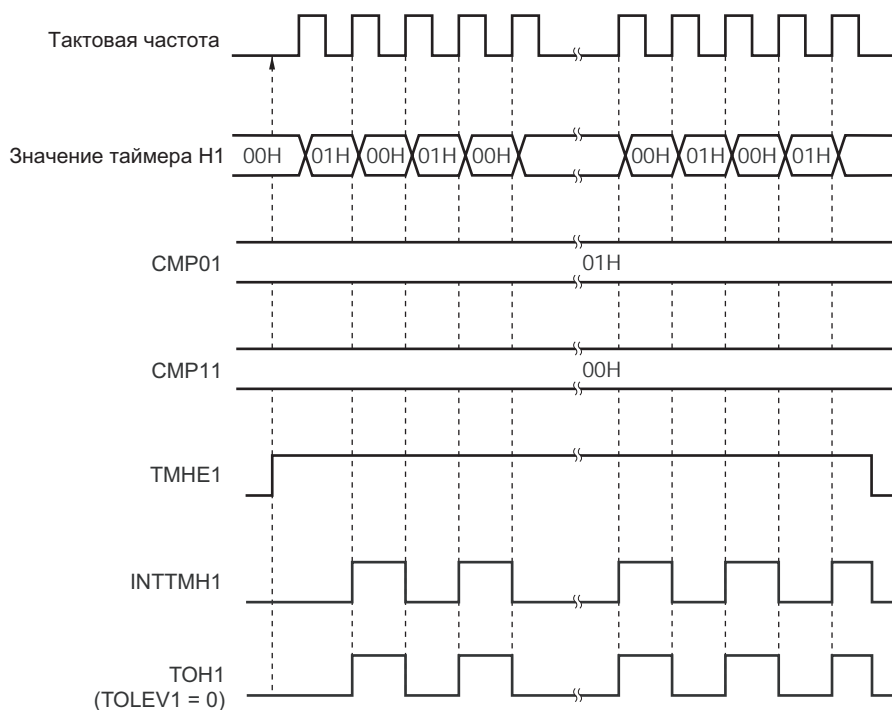
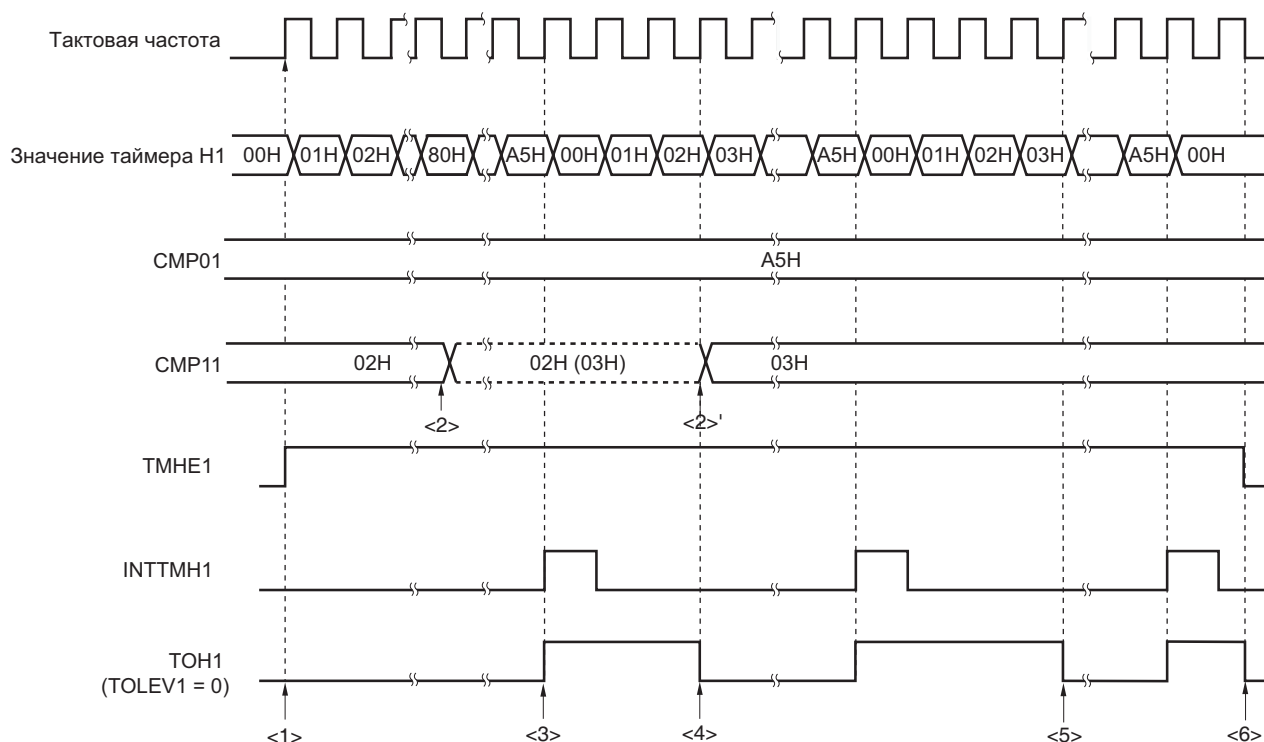


Рисунок 8-9. Временные диаграммы работы таймера Н1 в режиме ШИМ (4/4)

(е) Содержимое регистра CMP11 изменяется (CMP11 = 02H → 03H, CMP01 = A5H)



- <1> Работа таймера Н1 разрешена после установки флага ТМНЕ1 в 1. Счет начинается только после начала формирования тактовых импульсов. Выход ТОН1 остается в неактивном состоянии (TOLEV1 в состоянии 0).
- <2> Содержимое регистра CMP11 может быть перепрограммировано во время работы таймера. Эта операция асинхронна по отношению к тактовым импульсам таймера Н1.
- <3> Когда содержимое 8-разрядного таймера Н1 и регистра CMP01 совпадают, таймер Н1 сбрасывается, уровень выхода ТОН1 инвертируется, генерируется прерывание INTTMН1.
- <4> Сразу после перепрограммирования регистра CMP11 вновь заданное значение запоминается, но не транслируется в регистр CMP11. Когда содержимое таймера Н1 и предыдущее содержимое регистра CMP11 совпадут, новое значение запишется в регистр CMP11 (момент <2>').  
Однако, для замещения старого содержимого регистра CMP11 новым необходимо не менее трех тактовых импульсов таймера Н1. Если совпадение содержимого CMP11 и Н1 произойдет ранее чем через три такта после перепрограммирования CMP11, то новое значение будет транслировано в регистр CMP11 после следующего совпадения.
- <5> Когда содержимое 8-разрядного таймера Н1 и регистра CMP11 (после его изменения) совпадают, уровень выхода ТОН1 возвращается в предыдущее (неактивное) состояние. Таймер Н1 не сбрасывается, и не генерируется прерывание INTTMН1.
- <6> Сброс в 0 флага ТМНЕ1 переводит прерывание INTTMН1 и выход ТОН1 в неактивное состояние.

# Глава 9 Сторожевой таймер

## 9.1 Сторожевой таймер

Сторожевой таймер (WDT) предназначен для определения непреднамеренного зацикливания программ. При обнаружении зацикливания программы генерируется внутренний сигнал сброса.

После сброса, вызванного сторожевым таймером флаг WDTRF регистра флагов узла сброса (RESF) устанавливается в 1. Более подробную информацию о флаге RESF можно найти в [ГЛАВЕ 14 Сброс микроконтроллера](#).

Таблица 9-1. Время обнаружения зацикливания сторожевым таймером.

Время обнаружения зацикливания	
Работает низкоскоростной кольцевой генератор	Работает системный генератор
$2^{11}/f_{RL}$ (4,27 мс)	$2^{13}/f_X$ (819,2 мкс)
$2^{12}/f_{RL}$ (8,53 мс)	$2^{14}/f_X$ (1,64 мс)
$2^{13}/f_{RL}$ (17,07 мс)	$2^{15}/f_X$ (3,28 мс)
$2^{14}/f_{RL}$ (34,13 мс)	$2^{16}/f_X$ (6,55 мс)
$2^{15}/f_{RL}$ (68,27 мс)	$2^{17}/f_X$ (13,11 мс)
$2^{16}/f_{RL}$ (136,53 мс)	$2^{18}/f_X$ (26,21 мс)
$2^{17}/f_{RL}$ (273,07 мс)	$2^{19}/f_X$ (52,43 мс)
$2^{18}/f_{RL}$ (546,13 мс)	$2^{20}/f_X$ (104,86 мс)

**Замечание**

1.  $f_{RL}$ : Тактовая частота низкоскоростного кольцевого генератора
2.  $f_X$ : Тактовая частота системного генератора
3. В круглых скобках приведено время обнаружения зацикливания при  $f_X = 10$  МГц,  $f_{RL} = 480$  кГц (макс.).

Режим работы сторожевого таймера определяется установкой OPTION-байта внутреннего низкоскоростного генератора, согласно таблице 9-2.

Таблица 9-2. Режим работы WDT и установки OPTION-байта.

	Установки OPTION-байта	
	Низкоскоростной кольцевой генератор не может быть остановлен	Низкоскоростной кольцевой генератор может быть остановлен программно
Тактовая частота WDT	Тактовая частота постоянна ( $f_{RL}$ ) <sup>1</sup> .	<ul style="list-style-type: none"> <li>Устанавливается программно (<math>f_{RL}</math>, <math>f_X</math> или тактирование остановлено)</li> <li>После сигнала сброса: <math>f_{RL}</math></li> </ul>
Работа после сигнала сброса	При запуске устанавливается максимальный интервал ( $2^{18}/f_{RL}$ ).	При запуске устанавливается максимальный интервал ( $2^{18}/f_{RL}$ ).
Выбор режима работы	Значение интервала может быть изменено только один раз.	Тактовая частота/значение интервала может быть изменено только один раз.
Особенности	Сторожевой таймер не может быть остановлен.	Сторожевой таймер может быть остановлен <sup>2</sup> .

**Примечание**

- В течение всей работы микроконтроллера, пока подается напряжение, низкоскоростной кольцевой генератор не может быть остановлен (исключая только время подачи сигнала сброса).
- Условия остановки сторожевого таймера зависят от выбранной тактовой частоты.
  - <1> Если в качестве тактовой частоты выбрана  $f_X$ , то таймер может быть остановлен при следующих условиях:
    - Приостановлено генерирование  $f_X$
    - В режиме HALT/STOP
    - Во время стабилизации генератора
  - <2> Если в качестве тактовой частоты выбрана  $f_{RL}$ , то таймер может быть остановлен при следующих условиях:
    - Если тактовая частота ЦПУ –  $f_X$  и если частота  $f_{RL}$  программно остановлена перед выполнением инструкции STOP
    - В режиме HALT/STOP

**Замечание**

- $f_{RL}$ : Тактовая частота низкоскоростного кольцевого генератора
- $f_X$ : Тактовая частота системного генератора

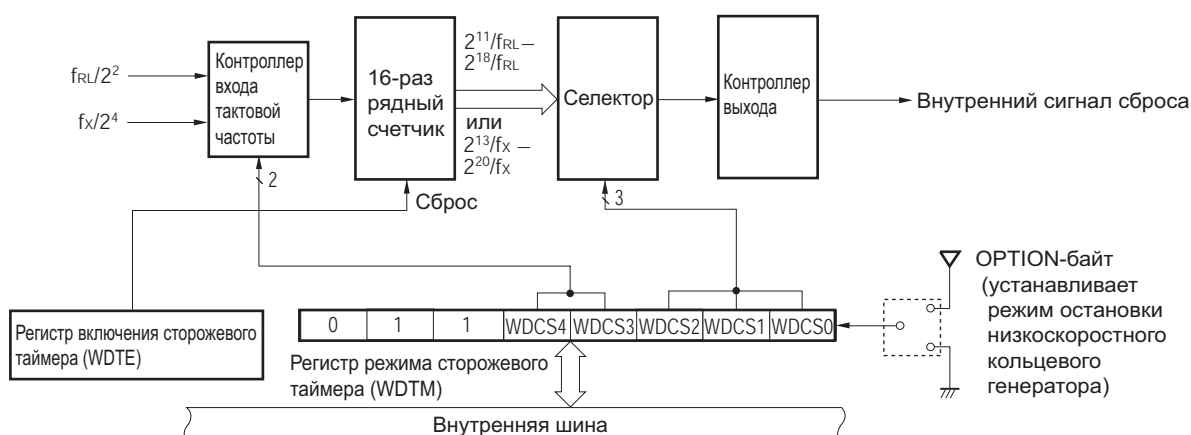
## 9.2 Конфигурация сторожевого таймера

В состав сторожевого таймера входят узлы, приведенные в таблице 9-3.

Таблица 9-3. Конфигурация сторожевого таймера

Узел	Конфигурация
Регистры управления	Регистр режима сторожевого таймера (WDTM) Регистр включения сторожевого таймера (WDTE)

Рисунок 9-1. Блок-схема сторожевого таймера



### 9.3 Регистры управления сторожевого таймера

Управление сторожевым таймером осуществляется двумя регистрами, перечисленными ниже:

- Регистр режима сторожевого таймера (WDTM)
- Регистр включения сторожевого таймера (WDTE)

#### (1) Регистр режима сторожевого таймера (WDTM)

Регистр WDTM используется для установки времени переполнения и выбора тактовой частоты сторожевого таймера.

Регистр WDTM может использоваться в качестве операнда инструкций манипуляции 8-разрядными данными. Чтение регистра WDTM неограниченно, а запись в регистр после сброса может быть произведена только один раз.

В результате сброса содержимое регистра WDTM устанавливается в 67H.

**Рисунок 9-2. Схематическое представление регистра режима WDTM**

Адрес: FF48H; После сброса: 67H; ЗП/ЧТ

Обозначение	7	6	5	4	3	2	1	0
WDTM	0	1	1	WDCS4	WDCS3	WDCS2	WDCS1	WDCS0

WDCS4 <sup>1</sup>	WDCS3 <sup>1</sup>	Выбор тактовой частоты сторожевого таймера
0	0	Тактовая частота низкоскоростного кольцевого генератора ( $f_{RL}$ )
0	1	Тактовая частота системного генератора ( $f_X$ )
1	x	Работа сторожевого таймера остановлена

WDCS2 <sup>2</sup>	WDCS1 <sup>2</sup>	WDCS0 <sup>2</sup>	Время переполнения	
			Работает низкоскоростной кольцевой генератор	Работает системный генератор
0	0	0	$2^{11}/f_{RL}$ (4,27 мс)	$2^{13}/f_X$ (819,2 мкс)
0	0	1	$2^{12}/f_{RL}$ (8,53 мс)	$2^{14}/f_X$ (1,64 мс)
0	1	0	$2^{13}/f_{RL}$ (17,07 мс)	$2^{15}/f_X$ (3,28 мс)
0	1	1	$2^{14}/f_{RL}$ (34,13 мс)	$2^{16}/f_X$ (6,55 мс)
1	0	0	$2^{15}/f_{RL}$ (68,27 мс)	$2^{17}/f_X$ (13,11 мс)
1	0	1	$2^{16}/f_{RL}$ (136,53 мс)	$2^{18}/f_X$ (26,21 мс)
1	1	0	$2^{17}/f_{RL}$ (273,07 мс)	$2^{19}/f_X$ (52,43 мс)
1	1	1	$2^{18}/f_{RL}$ (546,13 мс)	$2^{20}/f_X$ (104,86 мс)

#### Примечания

1. Если в OPTION-байте установлен режим “низкоскоростной кольцевой генератор не может быть остановлен”, то данные биты не устанавливаются. Так как будет выбран низкоскоростной кольцевой генератор, независимо от значений установленных в эти биты.
2. После сброса устанавливается максимальный цикл (WDCS2, WDCS1, WDCS0 = 1, 1, 1).

#### Внимание

1. Биты 7, 6 и 5 должны быть установлены в 0, 1 и 1 соответственно. Не устанавливайте другие значения в эти биты.
2. После сброса регистр WDTM может быть установлен только один раз инструкцией манипуляции 8-разрядными данными. При повторной попытке записи будет сгенерирован внутренний сигнал сброса. Однако если при первой записи в разряды WDCS4 и WDCS3 установить значения “1” и “x” соответственно, эта комбинация останавливает работу сторожевого таймера, то сброс не произойдет даже в следующих случаях.
  - При повторной записи в регистр WDTM

- При обращении к WDTE инструкциями однобитовой манипуляции
  - При записи в регистр WDTE значения отличного от “ACH”
3. Регистр WDTM не может быть установлен инструкцией манипуляции битами.
  4. При использовании процедур самопрограммирования FLASH памяти, установите время переполнения сторожевого таймера настолько большим, чтобы обеспечить безопасность процедуры (пример запись 1-го байта: 200 мкс (мин.), удаление 1-го блока: 10 мс (мин.)).

- Замечание**
1.  $f_{RL}$ : Тактовая частота низкоскоростного кольцевого генератора
  2.  $f_X$ : Тактовая частота системного генератора
  3. x: Не имеет значения
  4. В круглых скобках приведены значения при  $f_X = 10$  МГц,  $f_{RL} = 480$  кГц (макс.).

## (2) Регистр включения сторожевого таймера (WDTE)

Запись числа 0ACH в регистр WDTE приводит к очистке и перезапуску таймера. Регистр WDTE устанавливается инструкциями манипуляции 8-разрядными данными. В результате сброса содержимое регистра WDTE устанавливается в 9AH.

**Рисунок 9-3. Схематическое представление регистра включения таймера WDTE**

Адрес: FF49H; После сброса: 9AH; ЗП/ЧТ

Обозначение	7	6	5	4	3	2	1	0
WDTE								

- Внимание**
1. Если записать в регистр WDTE значение отличное от ACH, то генерируется сигнал внутреннего сброса.
  2. Если к регистру WDTE обратиться при помощи инструкций манипуляции битами, то генерируется сигнал внутреннего сброса.
  3. При чтении регистра WDTE считывается 9AH (отличается от записанного значения (0ACH)).

## 9.4 Режимы работы сторожевого таймера

### 9.4.1 Работа сторожевого таймера в случае когда “низкоскоростной кольцевой генератор не может быть остановлен”.

При работе в этом режиме тактирование сторожевого таймера осуществляется низкоскоростным кольцевым генератором.

После сброса устанавливается максимальный интервал (флаги WDCS2, WDCS1, WDSC0 регистра режима таймера WDTM устанавливаются в “1, 1, 1” соответственно). Если выбран этот режим, то работа сторожевого таймера не может быть остановлена.

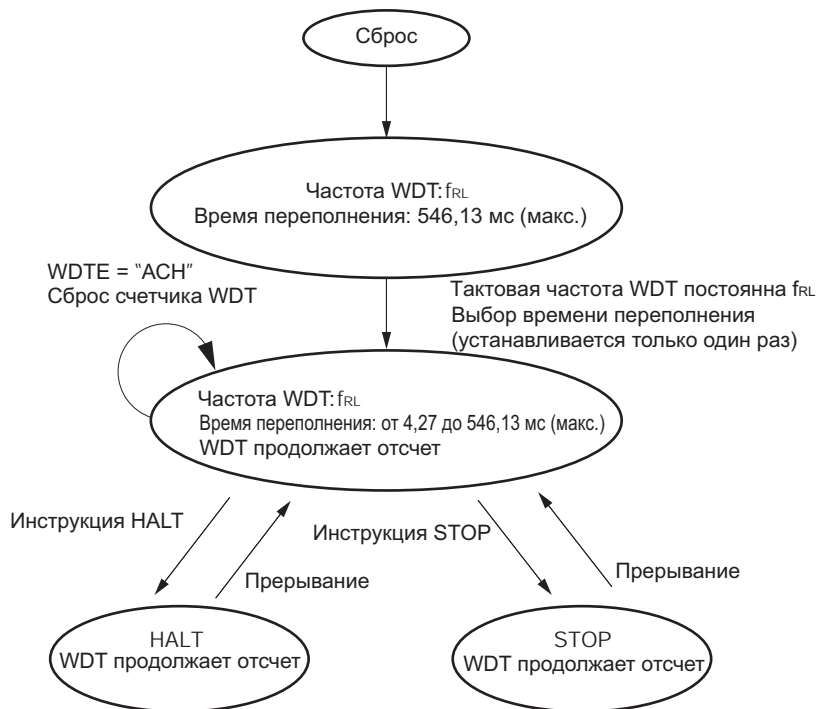
1. Установка таймера после сигнала сброса:
  - Тактовая частота таймера:  $f_{RL}$  – тактовая частота низкоскоростного кольцевого генератора
  - Интервал:  $2^{18}/f_{RL}$  (546,13 мс: при  $f_{RL} = 480$  кГц (макс.))
  - Запуск таймера
2. Далее следует, используя инструкции манипуляции 8-разрядными данными, в регистр режима таймера WDTM установить соответствующее значение <sup>1, 2</sup>:
  - Интервал: устанавливается флагами WDSC2, WDSC1, WDSC0
3. После того как будут выполнены предыдущие пункты, запишите в регистр WDTE значение 0ACH, таймер сбросится в 0.

- Примечания**
1. Тактовая частота сторожевого таймера не может быть изменена. Независимо от значений установленных в биты WDSC4, WDSC3, будет выбрана частота низкоскоростного кольцевого генератора.
  2. Как только происходит запись в регистр WDTM, сторожевой таймер сбрасывается.

**Внимание**

В этом режиме работа таймера не может быть остановлена даже во время выполнения инструкции STOP. Для тактирования 8-разрядного таймера ТМН1 может использоваться низкоскоростной кольцевой генератор, при этом сторожевой таймер до его переполнения можно сбросить, используя прерывание таймера ТМН1, после выполнения команды STOP. Если этого не происходит, то после выполнения инструкции STOP при переполнении сторожевого таймера генерируется внутренний сигнал сброса.

**Рисунок 9-4. Диаграмма состояний при работе сторожевого таймера в режиме “низкоскоростной кольцевой генератор не может быть остановлен”**



## 9.4.2 Работа сторожевого таймера в режиме “низкоскоростной кольцевой генератор может быть остановлен программно”

При работе в этом режиме в качестве тактовой частоты сторожевого таймера можно выбрать либо тактовую частоту низкоскоростного кольцевого генератора, либо системную тактовую частоту.

После сброса устанавливается максимальный интервал (флаги WDCS2, WDCS1, WDCS0 регистра режима таймера WDTM устанавливаются в состояние 1, 1 и 1 соответственно).

Далее приведена последовательность работы со сторожевым таймером после сброса:

1. Состояние сторожевого таймера после сигнала сброса:
  - Тактовая частота таймера:  $f_{RL}$  – тактовая частота низкоскоростного кольцевого генератора
  - Интервал:  $2^{18}/f_{RL}$  (546,13 мс: при  $f_{RL} = 480$  кГц (макс.))
  - Запущен отсчет таймера
2. Используя инструкции манипуляции 8-разрядными данными, в регистр режима таймера WDTM записать соответствующее значение <sup>1,2,3</sup>:
  - Настройка тактирования: Флагами WDCS4, WDCS3 устанавливается один из следующих режимов  
 $f_{RL}$  – тактовая частота низкоскоростного кольцевого генератора  
 $f_X$  – системная тактовая частота  
тактирование таймера остановлено
  - Время переполнения: устанавливается флагами WDCS2, WDCS1, WDCS0
3. После того как будут выполнены предыдущие пункты, запишите в регистр WDTE значение 0ACH, таймер сбросится в 0.

### Примечания

1. Как только происходит запись в регистр WDTM, сторожевой таймер сбрасывается.
2. Установите биты 7, 6 и 5 регистра WDTM в состояние 0, 1 и 1 соответственно.
3. Если сторожевой таймер остановлен установкой флагов WDCS4 и WDCS3 в состояние 1 и x соответственно, то сигнал внутреннего сброса не будет сгенерирован даже при следующих условиях:
  - Повторная запись в регистр WDTE.
  - Регистр WDTE используется в качестве операнда инструкций манипуляции битами.
  - Содержимое регистра WDTE отлично от записанного ACH.

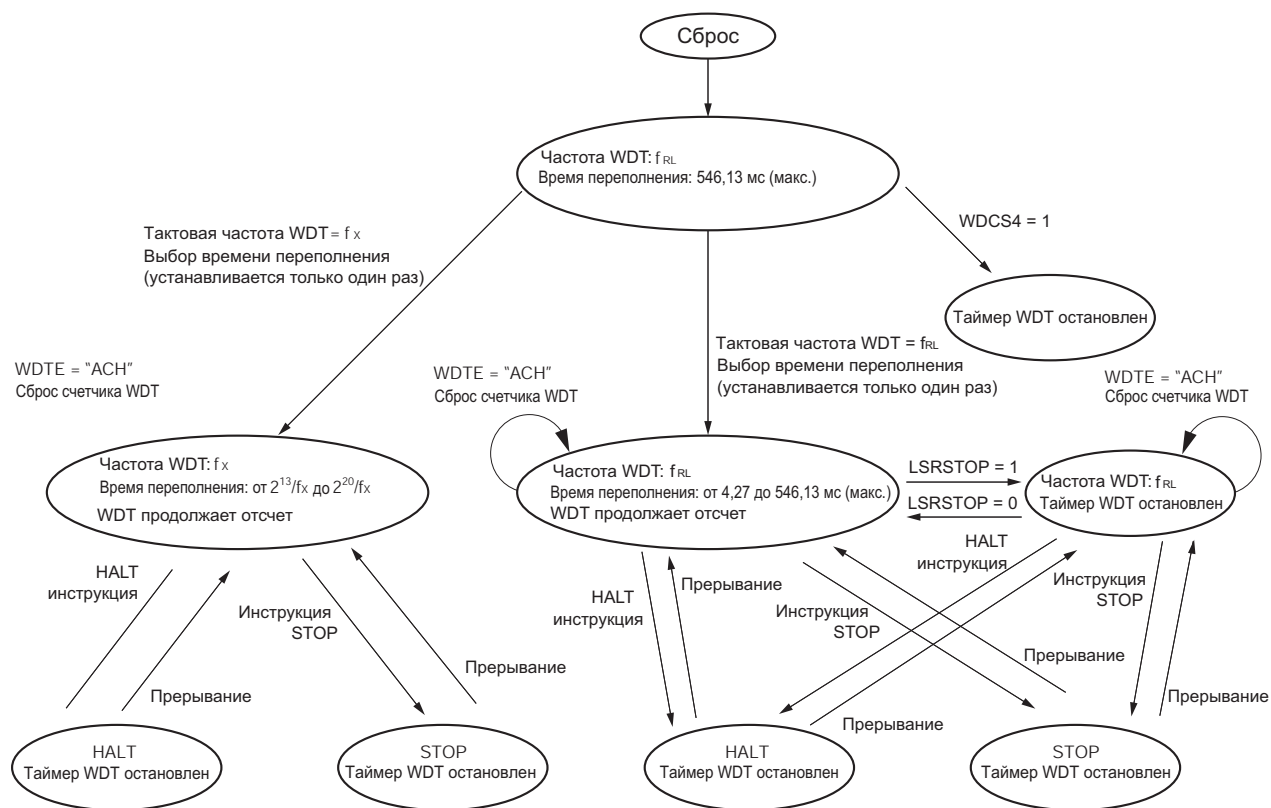
### Внимание

**В этом режиме работа таймера остановлена во время выполнения инструкции STOP/HALT. После выхода из режима STOP/HALT тактирование таймера WDT происходит в соответствии с содержимым регистра WDTM, установленным перед выполнением инструкции STOP/HALT. В режиме STOP/HALT таймер не сбрасывается, а хранит свое состояние.**

Более подробную информацию о работе сторожевого таймера в режиме STOP и режиме HALT Вы можете найти в [пункте 9.4.3 Работа сторожевого таймера в режиме STOP](#) и [пункте 9.4.4 Работа сторожевого таймера в режиме HALT](#).



**Рисунок 9-5. Диаграмма состояний при работе сторожевого таймера в режиме “низкоскоростной кольцевой генератор может быть остановлен программно”**



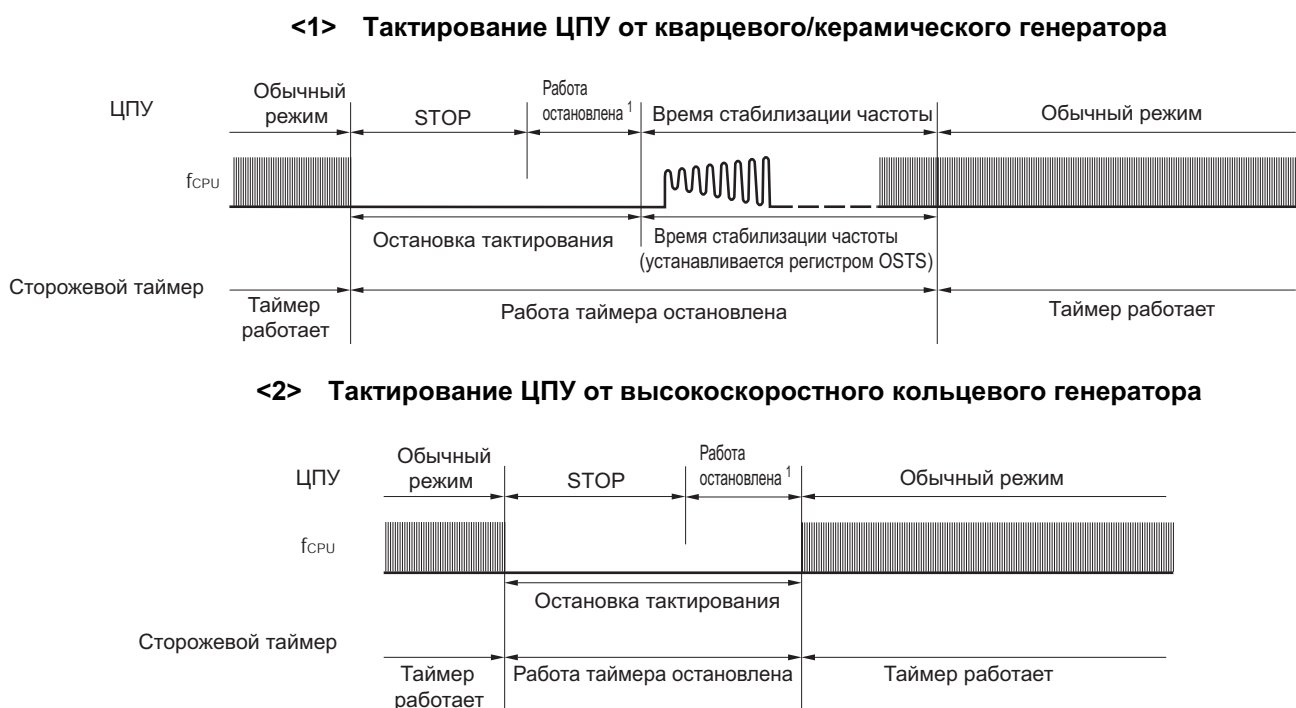
### 9.4.3 Работа сторожевого таймера в режиме STOP (в OPTION-байте выбран режим “низкоскоростной кольцевой генератор может быть остановлен программно”)

Работа сторожевого таймера в этом режиме остановлена независимо от выбранной тактовой частоты.

**(1) Работа сторожевого во время выполнения инструкции STOP, при тактировании системной частотой  $f_x$**

В режиме STOP работа сторожевого таймера остановлена. После выхода из режима STOP, микроконтроллер остается в остановленном состоянии еще 34 мкс. (тип.), после этого начинается период стабилизации тактовой частоты (время стабилизации после выхода из режима STOP, устанавливается регистром выбора времени стабилизации частоты OSTS в случае работы с кварцевым/керамическим резонатором), после этой задержки тактирование таймера происходит с той же тактовой частотой, как и перед остановкой. В этом случае, в режиме STOP, счетчик WDT не сбрасывается, а хранит свое состояние.

**Рисунок 9-6. Работа таймера в режиме STOP (тактовая частота WDT:  $f_x$ )**



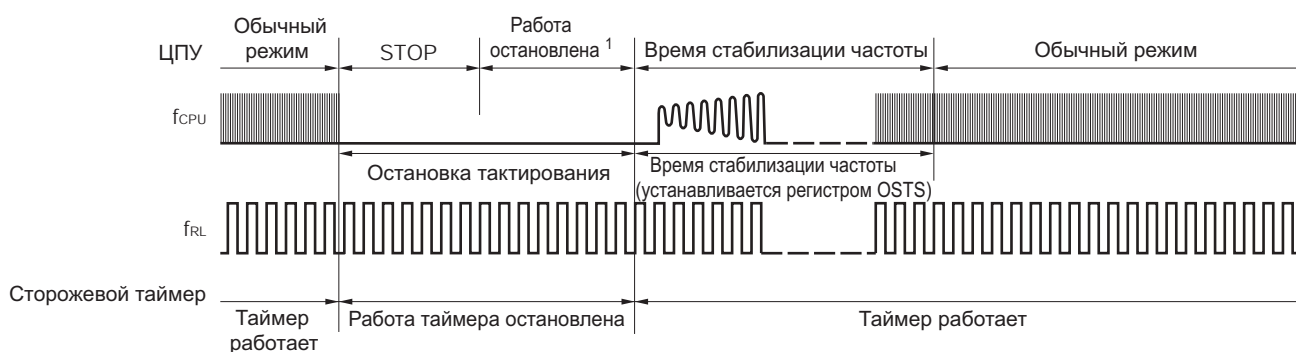
**Примечание** Работа остановлена в течение 17 мкс (мин.), 34 мкс (тип.), 67 мкс (макс.).

(2) **Работа сторожевого во время выполнения инструкции STOP, при тактировании низкоскоростным кольцевым генератором  $f_{RL}$**

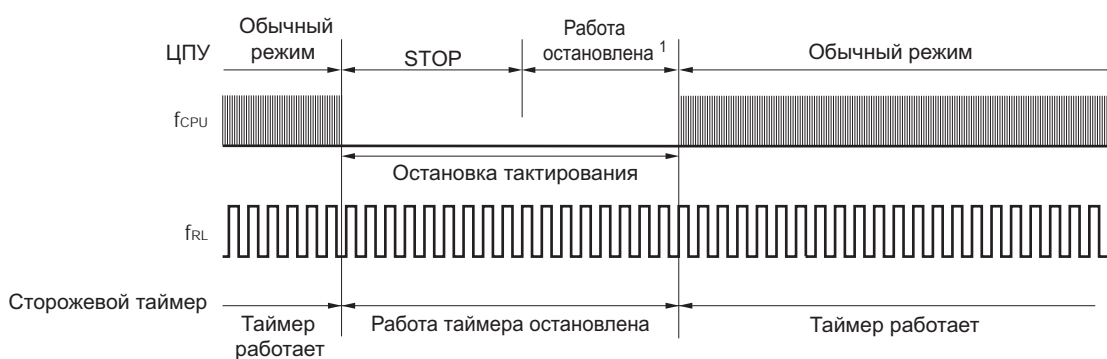
В режиме STOP работа сторожевого таймера остановлена. После выхода из режима STOP, микроконтроллер остается в остановленном состоянии еще 34 мкс. (тип.), после этой задержки тактирование таймера происходит с той же тактовой частотой, как и перед остановкой. При этом в режиме STOP, счетчик WDT не сбрасывается, а хранит свое состояние.

**Рисунок 9-7. Работа таймера в режиме STOP (тактовая частота WDT:  $f_{RL}$ )**

**<1> Тактирование ЦПУ от кварцевого/керамического генератора**



**<2> Тактирование ЦПУ от высокоскоростного кольцевого генератора или внешнего генератора**

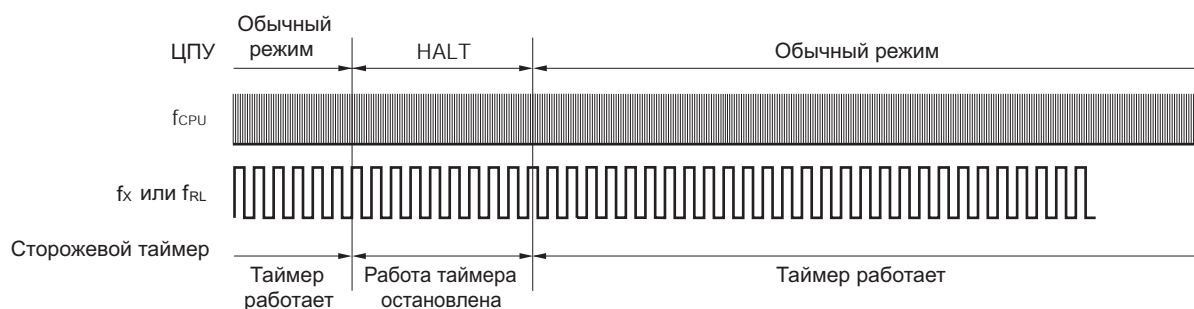


**Примечание** Работа остановлена в течение 17 мкс (мин.), 34 мкс (тип.), 67 мкс (макс.).

#### 9.4.4 Работа сторожевого таймера в режиме HALT (в OPTION-байте выбран режим “низкоскоростной кольцевой генератор может быть остановлен программно”)

Работа сторожевого таймера в этом режиме остановлена независимо от выбранной тактовой частоты. После выхода из режима HALT тактирование таймера происходит с той же тактовой частотой, как и перед остановкой. При этом в режиме HALT, счетчик WDT не сбрасывается, а хранит свое состояние.

Рисунок 9-8. Работа таймера в режиме HALT



# Глава 10 Аналого-цифровой преобразователь (АЦП)

## 10.1 АЦП

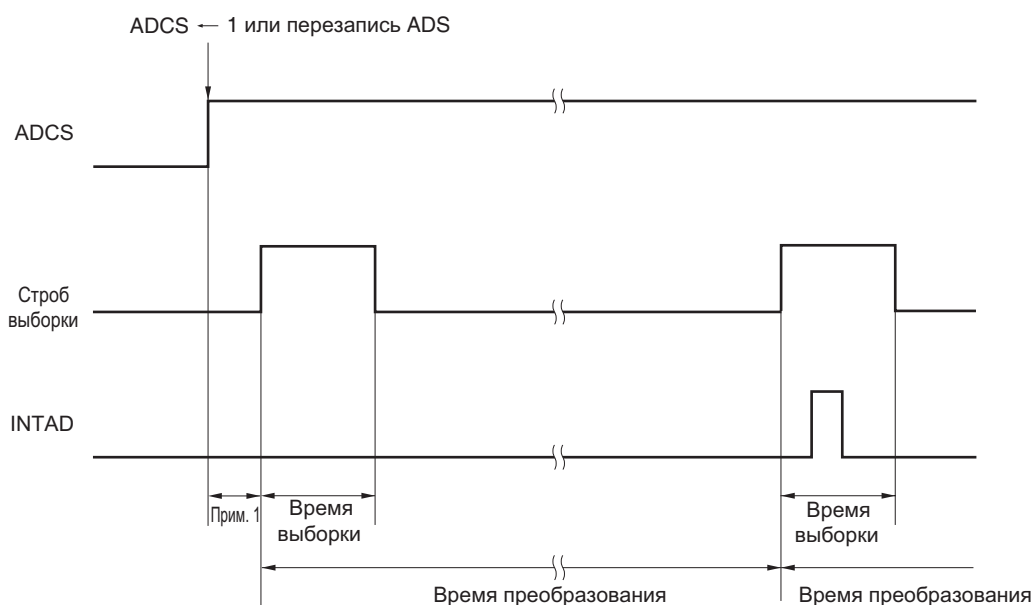
АЦП предназначен для преобразования аналогового сигнала на входе микроконтроллера в цифровое значение. АЦП имеет 4 канала (ANI0 – ANI3) и разрешение 10 бит.

АЦП выполняет следующую функцию:

- **10-разрядное аналого-цифровое (АЦ) преобразование**  
10-разрядное АЦ преобразование неоднократно выполняется с сигналом одного из четырех входов. Каждый раз после выполнения преобразования генерируется запрос на прерывание (INTAD).

На рисунке 10-1 показаны временные диаграммы работы АЦП, а в таблице 10-1 приведено время выборки и время АЦ преобразования.

Рисунок 10-1. Временные диаграммы работы АЦП



**Примечание 1.** Требуется задержка в 2 или 3 такта после фронта сигнала ADCS до начала выборки.

Таблица 10-1. Время выборки и время АЦ преобразования

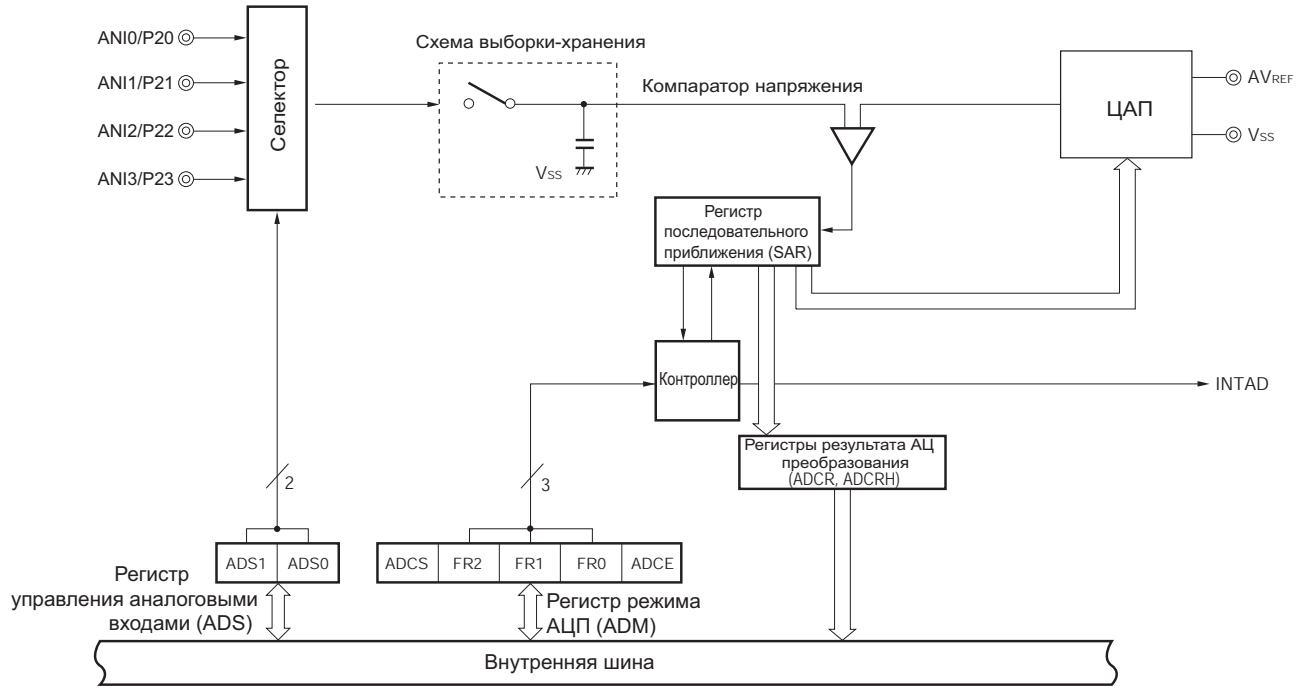
FR2	FR1	FR0	Опорное напряжение <sup>1</sup>	Время вы-борки <sup>2</sup>	Время преоб-разования <sup>3</sup>	f <sub>XP</sub> = 8 МГц		f <sub>XP</sub> = 10 МГц	
						Время выборки <sup>2</sup>	Время преобра-зования <sup>3</sup>	Время выборки <sup>2</sup>	Время преобра-зования <sup>3</sup>
0	0	0	AV <sub>REF</sub> ≥ 4,5 В	12 / f <sub>XP</sub>	36 / f <sub>XP</sub>	1,5 мкс	4,5 мкс	1,2 мкс	3,6 мкс
1	0	0	AV <sub>REF</sub> ≥ 4,0 В	24 / f <sub>XP</sub>	72 / f <sub>XP</sub>	3,0 мкс	9,0 мкс	2,4 мкс	7,2 мкс
1	1	0	AV <sub>REF</sub> ≥ 2,85 В	96 / f <sub>XP</sub>	144 / f <sub>XP</sub>	12,0 мкс	18,0 мкс	9,6 мкс	14,4 мкс
1	0	1		48 / f <sub>XP</sub>	96 / f <sub>XP</sub>	6,0 мкс	12,0 мкс	4,8 мкс	9,6 мкс
0	1	0		48 / f <sub>XP</sub>	72 / f <sub>XP</sub>	6,0 мкс	9,0 мкс	4,8 мкс	7,2 мкс
0	0	1	AV <sub>REF</sub> ≥ 2,7 В	24 / f <sub>XP</sub>	48 / f <sub>XP</sub>	3,0 мкс	6,0 мкс	Установка запрещена (2,4 мкс)	Установка запрещена (4,8 мкс)
1	1	1		176 / f <sub>XP</sub>	224 / f <sub>XP</sub>	22,0 мкс	28,0 мкс	17,6 мкс	22,4 мкс
0	1	1		88 / f <sub>XP</sub>	112 / f <sub>XP</sub>	11,0 мкс	14,0 мкс	Установка запрещена (8,8 мкс)	Установка запрещена (11,2 мкс)

- Примечания**
- Убедитесь, что флаги FR2, FR1 и FR0 установлены в соответствии с опорным напряжением и их содержимое удовлетворяет примечаниям 2 и 3 ниже.  
Пример: при AV<sub>REF</sub> ≥ 2,7 В, f<sub>XP</sub> = 8 МГц
    - Время выборки 11,0 мкс или более, время АЦ преобразования 14,0 мкс или более, но не более 100 мкс.
    - Установите флаги FR2, FR1 и FR0 = 0, 1, 1 или 1, 1, 1 соответственно.
  - Установите время выборки соответственно:
    - AV<sub>REF</sub> ≥ 4,5 В: 1,0 мкс или более
    - AV<sub>REF</sub> ≥ 4,0 В: 2,4 мкс или более
    - AV<sub>REF</sub> ≥ 2,85 В: 3,0 мкс или более
    - AV<sub>REF</sub> ≥ 2,7 В: 11,0 мкс или более
  - Установите время АЦ преобразования соответственно:
    - AV<sub>REF</sub> ≥ 4,5 В: 3,0 мкс или более, но не более 100 мкс
    - AV<sub>REF</sub> ≥ 4,0 В: 4,8 мкс или более, но не более 100 мкс
    - AV<sub>REF</sub> ≥ 2,85 В: 6,0 мкс или более, но не более 100 мкс
    - AV<sub>REF</sub> ≥ 2,7 В: 14,0 мкс или более, но не более 100 мкс

**Внимание** Вышеописанные времена выборки и АЦ преобразования указаны без учета ошибок тактирования. Выбирая время АЦ преобразования, учитывайте возможные ошибки тактирования.

- Замечания**
- f<sub>XP</sub> : Тактовая частота периферийных устройств.
  - Время АЦ преобразования включает в себя время выборки и время операции последовательного приближения до того момента пока результат не будет выведен в соответствующие регистры.

Рисунок 10-2. Блок-схема АЦП



**Внимание**

В микроконтроллерах серии 78K0S/KA1+, вывод V<sub>SS</sub> имеет альтернативную функцию заземления АЦП. Убедитесь, что сигнал V<sub>SS</sub> соединен со стабилизированным потенциалом GND (= 0 В).

## 10.2 Конфигурация АЦП

В состав АЦП входят узлы, приведенные в таблице 10-2.

Таблица 10-2. Конфигурация АЦП

Узел	Конфигурация
Регистры	10-разрядный регистр результата аналого-цифрового преобразования (ADCR) 8-разрядный регистр результата аналого-цифрового преобразования (ADCRH) Регистр режима АЦП (ADM) Регистр управления аналоговыми входами (ADS) Регистр управления портом 2 (PMC2) Регистр режима порта 2 (PM2)

- (1) **Входы ANI0 – ANI3**  
Выполняют функцию аналоговых входов 4-канального АЦП. Аналоговые сигналы, поступающие на эти входы, преобразуются в цифровой код. Все входы, за исключением выбранного регистром управления ADS, могут быть использованы как входы/выходы порта 2.
- (2) **Схема выборки-хранения**  
При запуске АЦП схема выборки-хранения осуществляет выборку входного аналогового сигнала, а во время выполнения АЦ преобразования хранит потенциал выборки входного аналогового сигнала.
- (3) **ЦАП**  
ЦАП подсоединяется между потенциалами  $AV_{REF}$  и  $V_{SS}$  и генерирует напряжение, которое сравнивается с аналоговым сигналом на входе.
- (4) **Компаратор напряжения**  
Компаратор напряжения сравнивает напряжение выборки аналогового сигнала на входе и напряжение на выходе ЦАП.
- (5) **Регистр последовательного приближения (SAR)**  
Регистр SAR сравнивает напряжение выборки аналогового сигнала на входе и напряжение на выходе ЦАП, и последовательно преобразует результат сравнения в цифровой код, начиная со старшего значащего разряда (MSB).  
После того как в процессе приближения будет сформирован младший значащий бит (LSB) (конец преобразования), содержимое регистра SAR копируется в регистр результата (ADCR).
- (6) **10-разрядный регистр результата аналого-цифрового преобразования (ADCR)**  
После каждого АЦ преобразования содержимое регистра последовательного приближения копируется в младшие 10 бит этого регистра, старшие 6 бит фиксируются в 0.
- (7) **8-разрядный регистр результата аналого-цифрового преобразования (ADCRH)**  
После каждого АЦ преобразования старшие 8 бит регистра последовательного приближения копируются в регистр ADCRH.
- (8) **Контроллер**  
После завершения АЦ преобразования контроллер генерирует запрос на прерывание (INTAD).
- (9) **Вход  $AV_{REF}$**   
Вход опорного напряжения АЦП. Если АЦП не используется, данный вывод необходимо соединить с  $V_{DD}$ .  
При АЦ преобразовании входной аналоговый сигнал (ANI0 – ANI3) должен находиться в диапазоне напряжений от  $V_{SS}$  до  $AV_{REF}$ .
- (10) **Вывод  $V_{SS}$**   
Вывод нулевого потенциала.  
В микроконтроллерах серии 78K0S/KA1+, вывод  $V_{SS}$  имеет альтернативную функцию заземления АЦП. Убедитесь, что сигнал  $V_{SS}$  соединен со стабилизированным потенциалом GND (= 0 В).



**(11) Регистр режима АЦП (ADM)**

Этот регистр используется для установки времени преобразования и запуска/остановки процесса преобразования.

**(12) Регистр управления аналоговыми входами (ADS)**

Этот регистр используется для определения вывода, со входа которого будет браться выборка аналогового сигнала для АЦ преобразования.

**(13) Регистр управления портом 2 (PMC2)**

Этот регистр используется, если выходы P20/ANI0 – P23/ANI3 используются как входы аналогового сигнала для АЦ преобразования.

**10.3 Регистры АЦП**

При работе АЦП используются следующие шесть регистров:

- Регистр режима АЦП (ADM)
- Регистр управления аналоговыми входами (ADS)
- 10-разрядный регистр результата аналого-цифрового преобразования (ADCR)
- 8-разрядный регистр результата аналого-цифрового преобразования (ADCRH)
- Регистр управления портом 2 (PMC2)
- Регистр режима порта 2 (PM2)

**(1) Регистр режима АЦП (ADM)**

Этот регистр используется для запуска/остановки процесса АЦ преобразования, установки времени преобразования.

Регистр ADM устанавливается инструкциями манипуляции битами или байтовыми инструкциями. В результате сброса регистр ADM сбрасывается в 0.

**Рисунок 10-3. Схематическое представление регистра режима АЦП (ADM)**

Адрес: FF80H; После сброса: 00H; ЗП/ЧТ

Обозначение	<7>	6	5	4	3	2	1	<0>
<b>ADM</b>	ADCS	0	FR2	FR1	FR0	0	0	ADCE

<b>ADCS</b>	<b>Управление рабочим режимом АЦП</b>
0	АЦ преобразование остановлено
1 <sup>1</sup>	Запуск АЦ преобразования

FR2	FR1	FR0	Опорное напряжение <sup>2</sup>	Время выборки <sup>3</sup>	Время преобразования <sup>4</sup>	f <sub>XP</sub> = 8 МГц		f <sub>XP</sub> = 10 МГц	
						Время выборки <sup>3</sup>	Время преобразования <sup>4</sup>	Время выборки <sup>3</sup>	Время преобразования <sup>4</sup>
0	0	0	AV <sub>REF</sub> ≥ 4,5 В	12 / f <sub>XP</sub>	36 / f <sub>XP</sub>	1,5 мкс	4,5 мкс	1,2 мкс	3,6 мкс
1	0	0	AV <sub>REF</sub> ≥ 4,0 В	24 / f <sub>XP</sub>	72 / f <sub>XP</sub>	3,0 мкс	9,0 мкс	2,4 мкс	7,2 мкс
1	1	0	AV <sub>REF</sub> ≥ 2,85 В	96 / f <sub>XP</sub>	144 / f <sub>XP</sub>	12,0 мкс	18,0 мкс	9,6 мкс	14,4 мкс
1	0	1		48 / f <sub>XP</sub>	96 / f <sub>XP</sub>	6,0 мкс	12,0 мкс	4,8 мкс	9,6 мкс
0	1	0		48 / f <sub>XP</sub>	72 / f <sub>XP</sub>	6,0 мкс	9,0 мкс	4,8 мкс	7,2 мкс
0	0	1		24 / f <sub>XP</sub>	48 / f <sub>XP</sub>	3,0 мкс	6,0 мкс	Установка запрещена (2,4 мкс)	Установка запрещена (4,8 мкс)
1	1	1	AV <sub>REF</sub> ≥ 2,7 В	176 / f <sub>XP</sub>	224 / f <sub>XP</sub>	22,0 мкс	28,0 мкс	17,6 мкс	22,4 мкс
0	1	1		88 / f <sub>XP</sub>	112 / f <sub>XP</sub>	11,0 мкс	14,0 мкс	Установка запрещена (8,8 мкс)	Установка запрещена (11,2 мкс)

<b>ADCE</b>	<b>Управление рабочим режимом компаратора<sup>5</sup></b>
0 <sup>1</sup>	Работа компаратора остановлена
1	Работа компаратора разрешена

**Замечания** 1. f<sub>XP</sub> : Тактовая частота периферийных устройств.

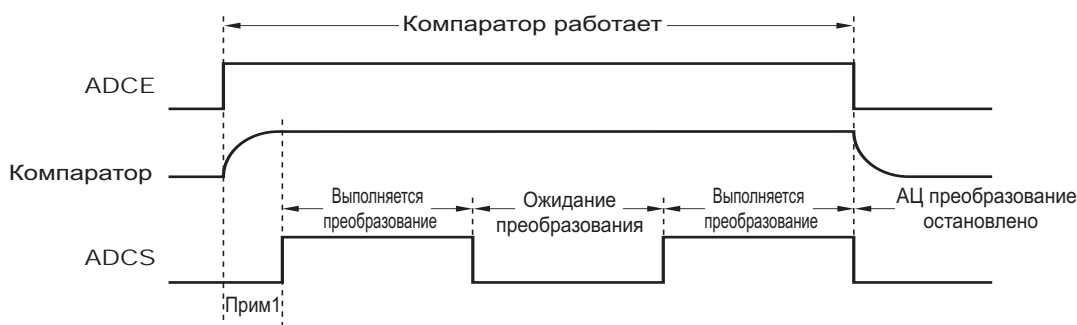
2. Время АЦ преобразования включает в себя время выборки и время операции последовательного приближения до того момента пока результат не будет выведен в соответствующие регистры.

- Примечания**
1. При установке флага ADCS в 1 начинается АЦ преобразование, даже если при этом флаг ADCE сброшен в 0 (работа компаратора остановлена). Однако, данные, полученные в результате такого измерения, некорректны, поэтому их следует игнорировать.
  2. Убедитесь, что флаги FR2, FR1 и FR0 установлены в соответствии с опорным напряжением и их содержимое удовлетворяет примечаниям 3 и 4 ниже.  
Пример: при  $AV_{REF} \geq 2,7 \text{ В}$ ,  $f_{XP} = 8 \text{ МГц}$ 
    - Время выборки 11,0 мкс или более, время АЦ преобразования 14,0 мкс или более, но не более 100 мкс.
    - Установите флаги FR2, FR1 и FR0 = 0, 1, 1 или 1, 1, 1 соответственно.
  3. Установите время выборки соответственно:
    - $AV_{REF} \geq 4,5 \text{ В}$ : 1,0 мкс или более
    - $AV_{REF} \geq 4,0 \text{ В}$ : 2,4 мкс или более
    - $AV_{REF} \geq 2,85 \text{ В}$ : 3,0 мкс или более
    - $AV_{REF} \geq 2,7 \text{ В}$ : 11,0 мкс или более
  4. Установите время АЦ преобразования соответственно:
    - $AV_{REF} \geq 4,5 \text{ В}$ : 3,0 мкс или более, но не более 100 мкс
    - $AV_{REF} \geq 4,0 \text{ В}$ : 4,8 мкс или более, но не более 100 мкс
    - $AV_{REF} \geq 2,85 \text{ В}$ : 6,0 мкс или более, но не более 100 мкс
    - $AV_{REF} \geq 2,7 \text{ В}$ : 14,0 мкс или более, но не более 100 мкс
  5. Для управления работой компаратора используются флаги ADCS и ADCE, для стабилизации работы компаратора после запуска требуется 1 мкс. Если флаг ADCS установлен в 1 позже чем через 1 мкс после установки в 1 флага ADCE, то результат первого преобразования корректен. Если установка флага ADCS в 1 происходит без ожидания 1 мкс или более, то игнорируйте данные первого преобразования.

**Таблица 10-3. Установки флагов ADCS и ADCE.**

ADCS	ADCE	Работа АЦП
0	0	АЦП остановлен (напряжение питания отключено от АЦП)
0	1	Режим ожидания преобразования (включен только компаратор)
1	x	Режим АЦ преобразования

**Рисунок 10-4. Временные диаграммы при использовании компаратора.**



**Примечание 1.** Временной интервал между установкой в 1 флага ADCE и установкой в 1 флага ADCS должен быть не менее 1 мкс. (время стабилизации внутренней схемы.)

- Внимание**
1. Приведенные выше время выборки и время АЦ преобразования указаны без учета ошибок тактирования. Выбирая время АЦ преобразования, учитывайте возможные ошибки тактирования.
  2. Если установка битов регистра ADM, за исключением флага ADCS, происходит при остановленном АЦ преобразовании ( $ADCS = 0$ ), а затем происходит запуск АЦ преобразования, следует выполнить две NOP инструкции, две другие инструкции длительностью по два машинных такта, а затем установить ADCS в 1.
  3. Перед изменением состояния битов FR0 – FR2 АЦ преобразование должно быть остановлено ( $ADCS = 0$ ).
  4. Убедитесь, что биты 6, 2 и 1 регистра ADM сброшены в 0.

**(2) Регистр управления аналоговыми входами (ADS)**

Этот регистр определяет вход, с которого будет производиться выборка аналогового сигнала для АЦ преобразования.

Регистр ADS устанавливается инструкциями манипуляции битами или 8-разрядными данными. В результате сброса регистр ADS сбрасывается в 0.

**Рисунок 10-5. Схематическое представление регистра управления аналоговыми входами (ADS)**

Адрес: FF81H; После сброса: 00H; ЗП/ЧТ

Обозначение	7	6	5	4	3	2	1	0
<b>ADS</b>	0	0	0	0	0	0	ADS1	ADS0

ADS1	ADS0	Выбор входа аналогового сигнала
0	0	ANI0
0	1	ANI1
1	0	ANI2
1	1	ANI3

**Внимание** Убедитесь, что биты 2 – 7 регистра ADS сброшены в 0.

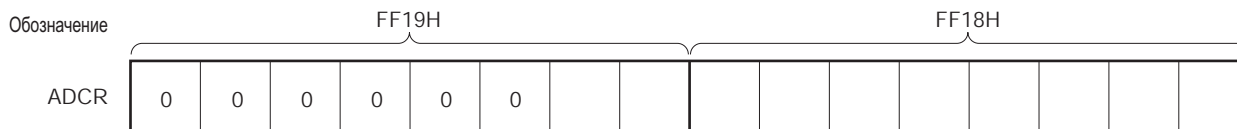
**(3) 10-разрядный регистр результата аналого-цифрового преобразования (ADCR)**

Этот 16-разрядный регистр предназначен для хранения результата АЦ преобразования. Старшие 6 бит этого регистра фиксируются в 0. После каждого АЦ преобразования содержимое регистра последовательного приближения (SAR) копируется в младшие 10 бит этого регистра. В регистр с адресом FF19H записываются старшие 2 бита регистра SAR, а в регистр FF18H записываются младшие 8 бит регистра SAR.

Регистр ADCR может быть считан инструкциями манипуляции 16-разрядными данными. После сигнала сброса содержимое регистра ADCR становится неопределенным.

**Рисунок 10-6. Схематическое представление 10-разрядного регистра результата АЦ преобразования (ADCR)**

Адрес: FF18H, FF19H; После сброса: Неопределенно; ЧТ



**Внимание** Когда происходит запись в регистры ADM и ADS, содержимое регистра ADCR может стать неопределенным. Чтение регистра ADCR должно происходить после окончания АЦ преобразования и перед установкой регистров ADM и ADS. Если чтение регистра будет происходить в порядке, отличном от описанного выше, считанный результат может быть ошибочным.

**(4) 8-разрядный регистр результата аналого-цифрового преобразования (ADCRH)**

Этот 8-разрядный регистр предназначен для хранения старших 8 бит результата АЦ преобразования.

Регистр ADCRH может быть считан инструкциями манипуляции 8-разрядными данными. После сигнала сброса содержимое регистра ADCRH становится неопределенным.

**Рисунок 10-7. Схематическое представление 8-разрядного регистра результата АЦ преобразования (ADCRH)**

Адрес: FF1AH; После сброса: Неопределенно; ЧТ

Обозначение	7	6	5	4	3	2	1	0
<b>ADCRH</b>								

**(5) Регистр управления портом 2 (PMC2) и регистр режима порта 2 (PM2)**

Если сигнальные линии P20/ANI0 – P23/ANI3 используются как входы аналогового сигнала, то установите флаги PMC20 – PMC23 и PM20 – PM23 в 1. При этом защелки выхода P20 – P23 могут быть установлены в 1 или 0.

Регистры PMC2 и PM2 устанавливаются инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса регистр PMC2 сбрасывается в 0, а регистр PM2 устанавливается в FFH.

**Рисунок 10-8. Схематическое представление регистра управления портом 2(PMC2)**

Адрес: FF84H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PMC2</b>	0	0	0	0	PMC23	PMC22	PMC21	PMC20

<b>PMC2n</b>	<b>Управление режимом вывода P2n (n = от 0 до 3)</b>
0	Режим порта 2
1	Режим входа АЦП

**Рисунок 10-9. Схематическое представление регистра режима порта 2 (PM2)**

Адрес: FF22H; После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PM2</b>	1	1	1	1	PM23	PM22	PM21	PM20

<b>PM2n</b>	<b>Выбор режима входа/выхода вывода P2n (n = от 0 до 3)</b>
0	Режим выхода (выходной буфер включен)
1	Режим входа (выходной буфер выключен)

**Внимание** Если флаги PMC20 – PMC23 установлены в 1, то соответствующие выходы P20/ANI0 – P23/ANI3 не могут быть использованы как выходы порта 2.

## 10.4 Режимы работы АЦП

### 10.4.1 Основной режим работы АЦП

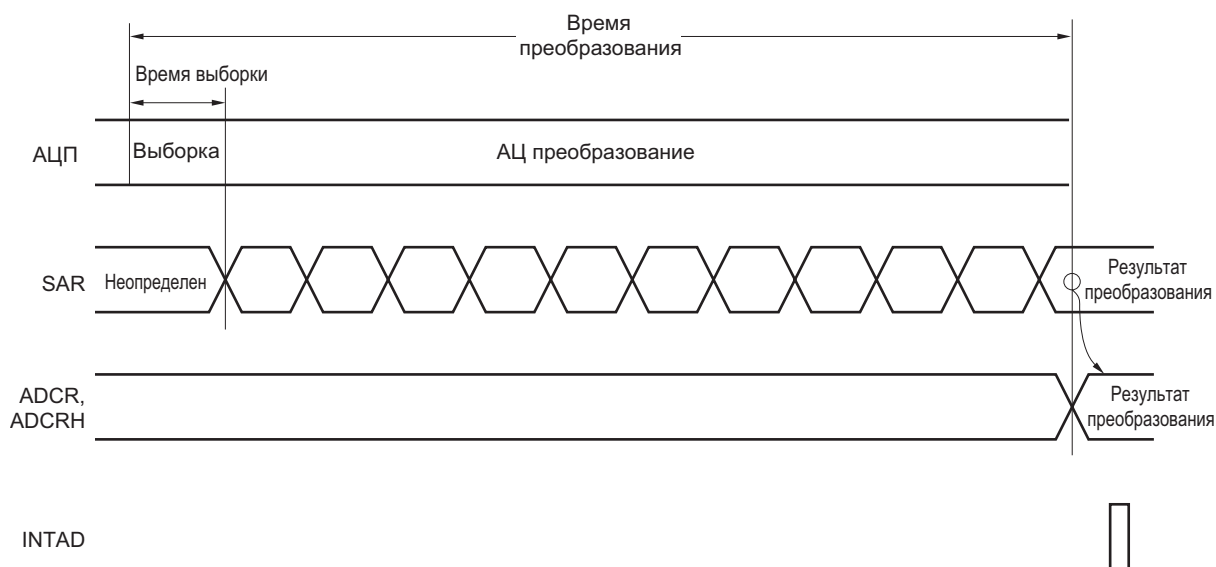
- <1> Используя регистр ADS, выберете вход аналогового сигнала для АЦ преобразования.
- <2> Установите флаг ADCE в 1 и подождите 1 мкс или более.
- <3> Выполните две инструкции NOP (или другие две инструкции, эквивалентные двум машинным тактам каждая).
- <4> Установите флаг ADCS регистра ADM в 1 для начала АЦ преобразования. (пункты <5> – <11> выполняются аппаратно)
- <5> Схема выборки-хранения осуществляет выборку на входе аналогового сигнала.
- <6> Когда, через определенное время, операция выборки закончена, схема выборки-хранения переходит в режим хранения потенциала входного аналогового сигнала до окончания АЦ преобразования.
- <7> Устанавливается бит 9 регистра последовательного приближения. На выходе ЦАП генерируется напряжение равное 1/2 напряжения  $AV_{REF}$ .
- <8> Напряжение на выходе ЦАП и напряжение аналогового сигнала сравниваются компаратором напряжения. Если напряжение аналогового сигнала больше чем 1/2  $AV_{REF}$ , то бит MSB регистра SAR устанавливается в 1. Если же напряжение аналогового сигнала меньше чем 1/2  $AV_{REF}$ , то бит MSB регистра SAR сбрасывается в 0.
- <9> Затем бит 8 регистра SAR автоматически устанавливается в 1 и сравнение продолжается дальше. На выходе ЦАП генерируется напряжение в соответствии с уже установленным битом 9 следующим образом:
  - Бит 9 = 1: напряжение = 3/4  $AV_{REF}$
  - Бит 9 = 0: напряжение = 1/4  $AV_{REF}$Напряжение на выходе ЦАП и напряжение аналогового сигнала сравниваются, и бит 8 регистра SAR устанавливается следующим образом:

- Напряжение аналогового сигнала  $\geq$  напряжение на выходе ЦАП: бит 8 = 1
  - Напряжение аналогового сигнала  $<$  напряжение на выходе ЦАП: бит 8 = 0
- <10> Сравнение продолжается по аналогии до тех пор, пока не будет установлен бит 0 регистра SAR.
- <11> По завершению сравнений и формирования в SAR результата АЦ преобразования, его содержимое записывается в регистры результата АЦ преобразования ADCR и ADCRH. В это же время, по окончании АЦ преобразования может быть сгенерировано прерывание INTAD.
- <12> Пункты <5> – <11> повторяются, пока флаг ADCS не будет сброшен в 0.  
Сброс флага ADCS в 0 приводит к остановке работы АЦП.
- Для перезапуска АЦП при ADCE = 1, необходимо следовать приведенным выше указаниям, начиная с пункта <3>. Для перезапуска АЦП при ADCE = 0, необходимо следовать приведенным выше указаниям, начиная с пункта <2>.

**Примечание** Могут быть использованы два регистра результата АЦ преобразования:

- ADCR (16-разрядный): хранит все 10 бит результата АЦ преобразования.
- ADCRH (8-разрядный): хранит старшие 8 бит результата АЦ преобразования.

**Рисунок 10-10. Основной режим работы АЦП**



АЦ преобразование выполняется периодически, и будет остановлено только тогда, когда флаг ADCS регистра ADM будет программно сброшен в 0.

Если во время АЦ преобразования происходит запись в регистр ADM или в регистр ADS, происходит инициализация АЦ преобразования, а если флаг ADCS установлен в 1, то преобразование перезапускается с начала.

После сброса содержимое регистров ADCR и ADCRH становится неопределенным.

## 10.4.2 Входное напряжение и результаты преобразования

Соотношение между напряжением на входе аналогового сигнала (ANI0 – ANI3) и теоретическим результатом АЦ преобразования (содержимое регистра ADCR) приведено ниже:

$$SAR = \text{INT} \left( \frac{V_{AIN}}{AV_{REF}} \times 1024 + 0,5 \right)$$

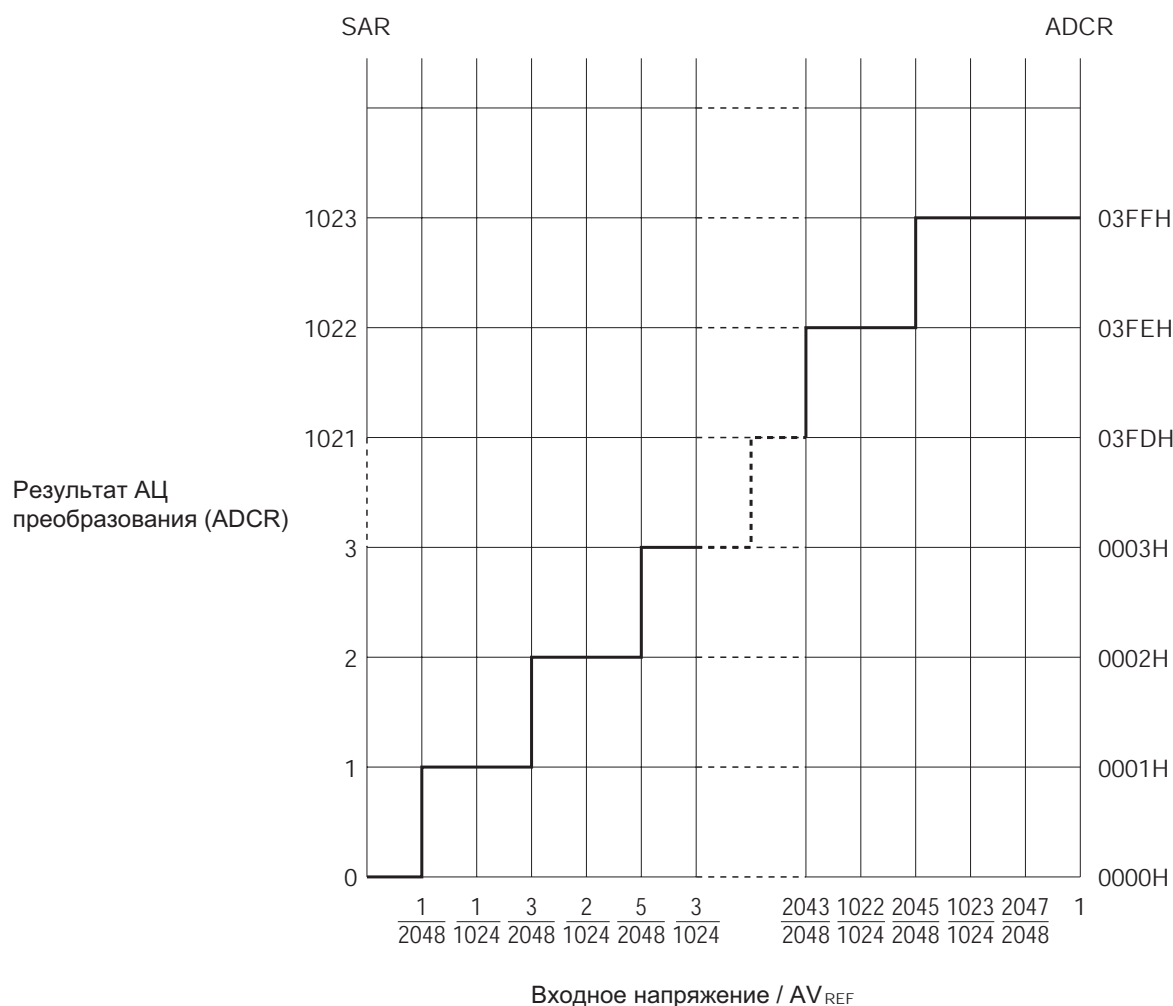
или

$$(\text{ADCR} - 0,5) \times \frac{AV_{REF}}{1024} \leq V_{AIN} < (\text{ADCR} + 0,5) \times \frac{AV_{REF}}{1024}$$

где, INT(): Функция, которая возвращает целую часть от параметра в скобках  
 $V_{AIN}$ : Напряжение на входе аналогового сигнала  
 $A_{REF}$ : опорное напряжение АЦП  
 ADCR: Содержимое 10-разрядного регистра результата АЦ преобразования ADCR  
 SAR: Содержимое регистра последовательного приближения

На рисунке 10-11 показано соотношение между напряжением на входе аналогового сигнала и результатом АЦ преобразования.

**Рисунок 10-11. Соотношение между напряжением аналогового сигнала и результатом АЦ преобразования**



### 10.4.3 Режим работы АЦП

Режим работы АЦП может быть выбран программно. АЦ преобразование выполняется после выбора входа аналогового сигнала (AN10 – AN13) регистром ADS.

#### (1) АЦ преобразование

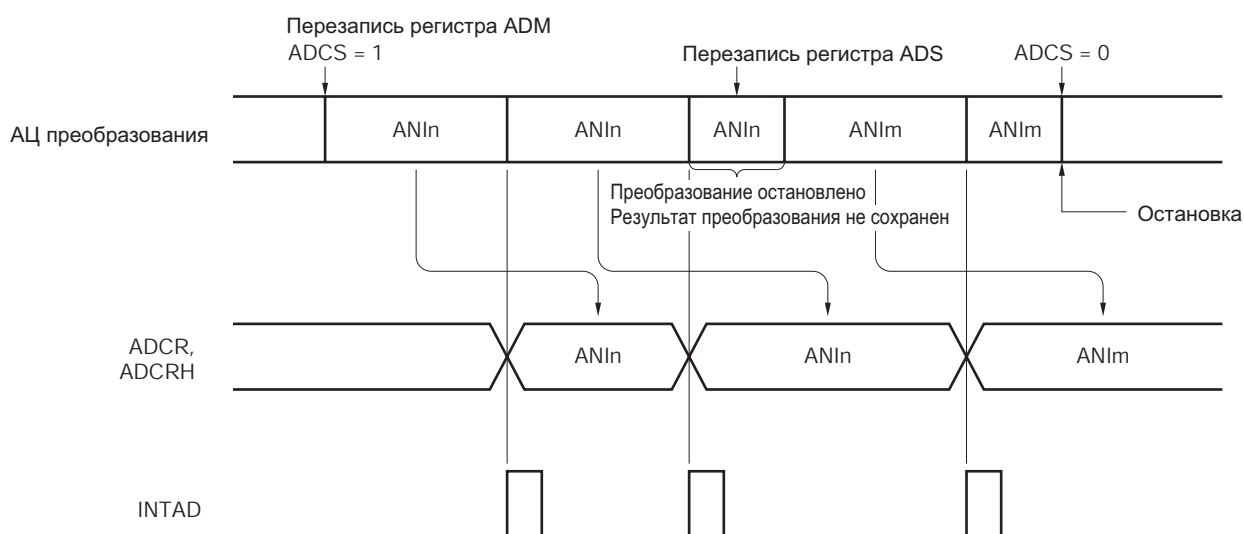
Запуск АЦ преобразования осуществляется установкой в 1 флага ADCS регистра ADM.

По окончании АЦ преобразования результат записывается в регистры результата ADCR и ADCRH, а так же генерируется сигнал прерывания INTAD. Если АЦ преобразование запущено, то по окончании текущего преобразования начинается следующее АЦ преобразование. Т.о. АЦ преобразования повторяются, пока не будет перезаписано содержимое регистра ADS.

Если во время выполнения АЦ преобразования перезаписывается регистр ADM или ADS, то преобразование останавливается и запускается с начала.

Если во время выполнения АЦ преобразования флаг ADCS программно сбросить в 0, то преобразование останавливается. В этом случае результат преобразования становится неопределенным.

Рисунок 10-12. Временные диаграммы АЦ преобразования



- Примечания**
1. n = от 0 до 3
  2. m = от 0 до 3

Методика настройки в режиме АЦ преобразования приведена ниже.

- <1> Установите флаг ADCE (бит 0 регистра режима ADM) в 1.
- <2> Выберите вход аналогового сигнала и время преобразования, установив биты 1 и 0 (ADS1, ADS0) регистра ADS и биты 5, 4 и 3 (FR2 – FR0) регистра ADM.
- <3> Выполните две инструкции NOP (или другие две инструкции, эквивалентные двум машинным тактам каждая).
- <4> Установите флаг ADCS регистра ADM в 1 для начала АЦ преобразования.
- <5> Генерируется прерывание INTAD.
- <6> Запись данных АЦ преобразования в регистры результата ADCR и ADCRH.
- <Перемена входа аналогового сигнала>
- <7> Используя биты ADS1 и ADS0 регистра ADS, активируйте другой вход аналогового сигнала.
- <8> Генерируется прерывание INTAD.
- <9> Запись данных АЦ преобразования в регистры результата ADCR и ADCRH.
- <Остановка АЦ преобразования>
- <10> Сбросьте флаг ADCS регистра ADM в 0.
- <11> Сбросьте флаг ADCE регистра ADM в 0.

- Внимание**
1. Время между выполнением пункта <1> и выполнением пункта <4> должно быть не менее 1 мкс.
  2. Порядок выполнения пунктов <1> и <2> может быть изменен.

3. Пункт <1> может быть пропущен. Однако в этом случае данные первого преобразования должны быть проигнорированы в пункте <4>.
4. Длительность временного интервала между пунктами <5> и <8> может быть различной в зависимости от времени преобразования, установленного флагами FR2 – FR0 регистра ADM. Длительность временного интервала между пунктами <7> и <8> соответствует времени преобразования, установленного флагами FR2 – FR0.

## 10.5 Таблица характеристик АЦП

Ниже приведены описания специальных терминов, характеризующих параметры АЦП.

### (1) Разрешение

Это минимальное напряжение аналогового сигнала, которое может быть идентифицировано. Т.е. напряжение приходящееся на единицу младшего значащего разряда (LSB). При этом разрешение приводится в виде процентного отношения младшего значащего разряда к полному диапазону цифровых значений (FSR).

Т.о. 1LSB при 10-разрядном разрешении соответствует:

$$1\text{LSB} = 1 / 2^{10} = 1 / 1024 = 0.098 \% \text{FSR}$$

Точность измерения зависит не от разрешения, а от суммарной погрешности.

### (2) Суммарная погрешность

Это максимально возможная ошибка между реально измеренным и теоретическим значением. Комбинация погрешности смещения нуля, погрешности полной шкалы, погрешности интегральной нелинейности и погрешности дифференциальной нелинейности составляет суммарную погрешность.

Обратите внимание, что в таблице характеристик погрешность дискретизации не включена в полную погрешность.

### (3) Погрешность дискретизации

При преобразовании аналогового сигнала в цифровой код появляется ошибка, связанная с квантованием сигнала, которая равна  $\pm 1/2 \text{ LSB}$ . Избежать погрешности дискретизации при АЦ преобразовании невозможно.

Обратите внимание, что в таблице характеристик погрешность дискретизации не включена в полную погрешность.

Рисунок 10-13. Суммарная погрешность

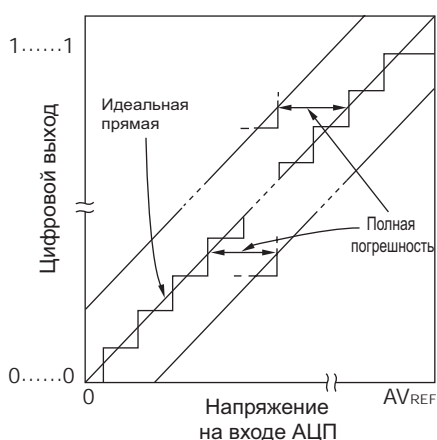
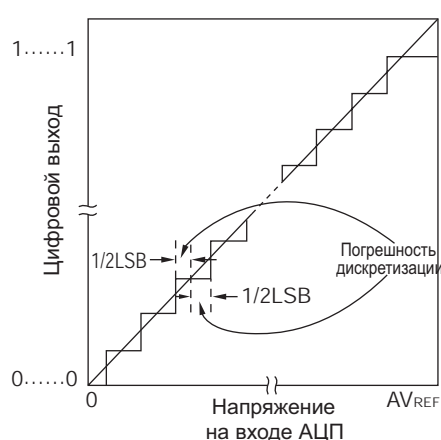


Рисунок 10-14. Погрешность дискретизации



### (4) Погрешность смещения нуля

Эта погрешность показывает разность между действительными значениями напряжения приложенного к аналоговому входу сигнала и теоретическим значением в диапазоне  $1/2 \text{ LSB}$ , т.е. в диапазоне соответствующем изменению цифрового кода на выходе из  $0...000$  в  $0...001$ , в случае, когда реально измеренное значение меньше чем теоретическое.



Если реально измеренное значение больше чем теоретическое, то погрешность смещения нуля соответствует разнице между реально измеренным значением, приложенным к аналоговому входу и теоретическим значением ( $3/2$  LSB), т.е. в диапазоне, когда значение цифрового кода на выходе изменяется из 0...001 в 0...010.

**(5) Погрешность полной шкалы**

Эта погрешность соответствует разнице между реально измеренным значением напряжения приложенного к аналоговому входу и теоретическим значением (“полная шкала” –  $3/2$  LSB), т.е. в диапазоне, когда значение цифрового кода на выходе изменяется из 1...110 в 1...111.

**(6) Погрешность интегральной нелинейности**

Эта погрешность показывает степень отклонения реальной характеристики преобразования от идеальной прямой. Данная погрешность соответствует максимальной разности между реально измеренным значением и идеальной прямой при условии, что погрешность смещения нуля и погрешность полной шкалы равны 0.

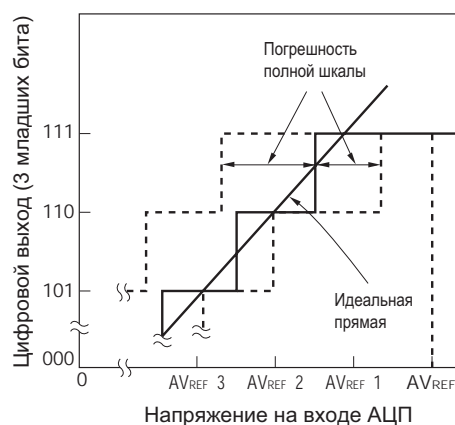
**(7) Погрешность дифференциальной нелинейности**

Идеальная ширина дискреты измерения составляет 1 LSB, разность между идеальной и реальной дискретами измерения соответствует погрешности дифференциальной нелинейности.

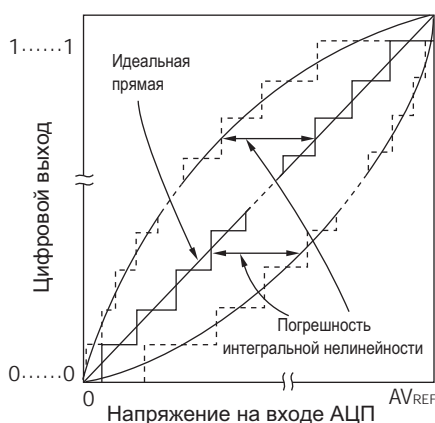
**Рисунок 10-15. Погрешность смещения нуля**



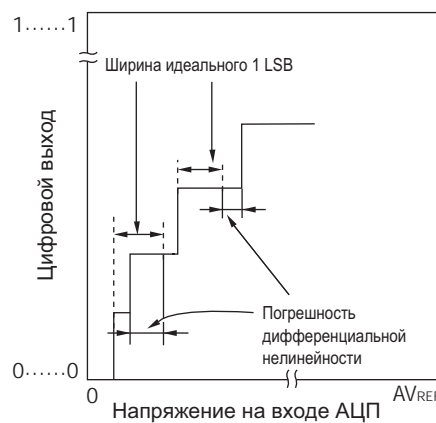
**Рисунок 10-16. Погрешность полной шкалы**



**Рисунок 10-17. Погрешность интегральной нелинейности**



**Рисунок 10-18. Погрешность дифференциальной нелинейности**

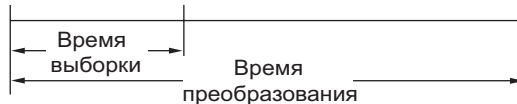


### (8) Время преобразования

Это время от начала выборки аналогового сигнала до получения на выходе цифрового кода. В таблице характеристик время выборки включено во время преобразования.

### (9) Время выборки

Это время включения аналогового переключателя для выборки схемой выборки-хранения напряжения аналогового сигнала.



## 10.6 Особенности АЦП

### (1) Ток потребления в режиме STOP

Во время режима STOP работа АЦП остановлена. При этом ток потребления может быть снижен сбросом в 0 флагов ADCS и ADCE регистра режима ADM.

### (2) Диапазон напряжений на входах ANI0 – ANI3

Следите за диапазоном входных напряжений на входах ANI0 – ANI3. Если уровень напряжения приложенного к одному из входов АЦП достигнет или превысит потенциала  $V_{REF}$  или достигнет или опустится ниже потенциала  $V_{SS}$ , то результат АЦ преобразования на этом входе может быть некорректным. При этом, могут быть искажены результаты АЦ преобразования на других входах.

### (3) Конфликты

<1> При возникновении конфликта между записью в регистры результата преобразования ADCR, ADCRH и выполнением инструкций чтения этих регистров после окончания АЦ преобразования, более высокий приоритет имеют операции чтения регистров ADCR, ADCRH. При этом, новый результат преобразования будет записан в эти регистры после выполнения операции чтения.

<2> При возникновении конфликта между записью в регистры ADCR, ADCRH и записью в регистр ADM или в регистр ADS после окончания АЦ преобразования, более высокий приоритет имеет операция записи в регистр ADM или в регистр ADS. При этом запись в регистры ADCR, ADCRH не будет выполнена, также не будет сгенерировано прерывание INTAD.

### (4) Подавление шумов

Для обеспечения 10-разрядного разрешения АЦ преобразования, необходимо уделить особое внимание шумам появляющимся на выводах  $V_{REF}$  и ANI0 – ANI3.

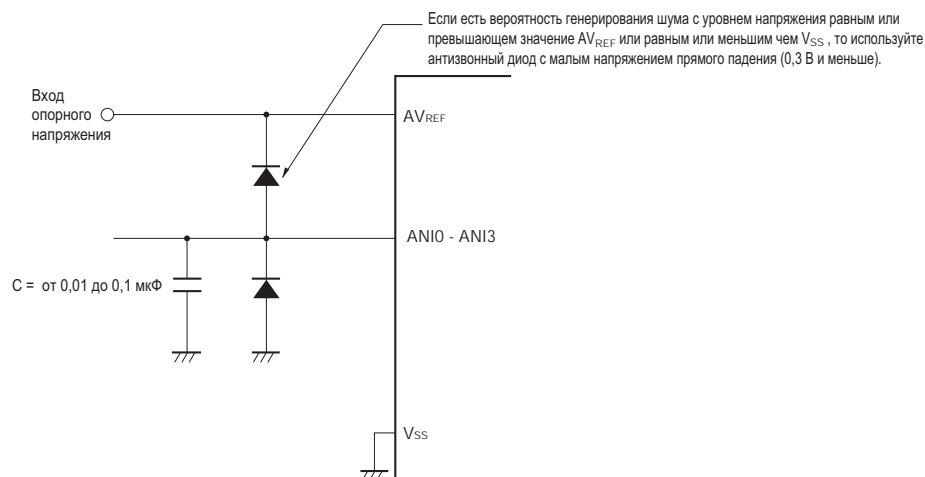
<1> Подключить параллельно выводам питания конденсатор с малым эквивалентным сопротивлением и хорошими частотными характеристиками в области высоких частот.

<2> Поскольку интенсивность генерирования шумов на указанных выше входах прямо пропорциональна выходному импедансу источника сигнала на входах, то рекомендуется использовать конденсатор шумоподавления, физически установленный в непосредственной близости от соответствующего входа (см. Рисунок 10-19).

<3> Не переключать выводы ANI0 – ANI3 на выполнение альтернативных функций во время АЦ преобразования.

<4> Точность преобразования может быть улучшена переводом микроконтроллера в режим HALT на время в течение которого выполняется АЦ преобразование.

**Рисунок 10-19. Входные цепи аналоговых сигналов**



#### (5) ANI0/P20 – ANI3/P23

- <1> Контакты входов аналогового сигнала ANI0 – ANI3 могут быть также использованы и как входы/выходы порта 2 (P20 – P23). Во время выполнения АЦ преобразования на любом из входов, не обращайтесь к порту 2; в противном случае может ухудшиться разрешение АЦ преобразования.
- <2> Если цифровой логический сигнал в виде импульса поступает на контакт соседний с одним из входов АЦП, на котором в данный момент производится АЦ преобразование, то результат преобразования может быть искажен из-за воздействия переходной помехи. В связи с этим не используйте для приема/передачи цифрового сигнала в виде импульса контакты соседние со входом, на котором производится АЦ преобразование.

#### (6) Импеданс входов ANI0 – ANI3

Фаза выборки, во время которой происходит заряд внутреннего конденсатор узла выборки/хранения данного АЦП, составляет ориентировочно 1/6 от времени преобразования. Кроме тока утечки на входе текут токи, связанные с выборкой (перезарядкой конденсатора схемы выборки хранения), в связи с этим происходит флуктуация входного импеданса, и определенного значения он не имеет.

Если установлен режим наименьшего времени преобразования, для обеспечения надежного сэмпирования, рекомендуется уменьшить импеданс входного источника до 1 кОм или ниже, или шунтировать входы ANI1 – ANI3 конденсатором емкостью от 0,01 до 0,1 мкФ (см. рисунок 10-19).

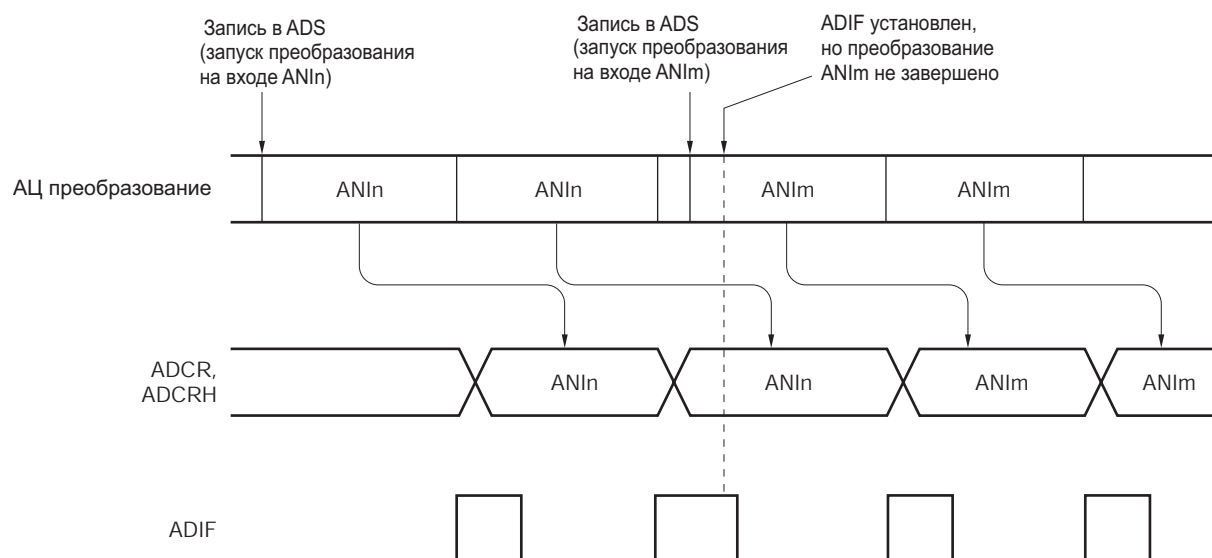
#### (7) Флаг запроса на прерывание (ADIF)

Этот флаг не сбрасывается в 0, даже если изменяется содержимое регистра ADS.

Поэтому, если происходит переключение входа аналогового сигнала во время выполнения АЦ преобразования, то непосредственно перед изменением содержимого регистра ADS (переключением аналогового входа) может быть установлен результат АЦ преобразования и флаг ADIF, означающие окончание преобразования начатого перед изменением входа. Внимание, в такой ситуации флаг ADIF оказывается установленным уже, после того как изменен аналоговый вход, но результат преобразования с этого входа еще не сформирован (см. рисунок 10-20).

Если АЦ преобразование остановлено, а затем опять запущено, то перед запуском обязательно необходимо сбросить в 0 флаг ADIF.

**Рисунок 10-20. Временные диаграммы генерирования прерывания после окончания АЦ преобразования.**



**Замечание**

1.  $n = \text{от } 1 \text{ до } 3$
2.  $m = \text{от } 1 \text{ до } 3$

**(8) Результаты АЦ преобразования, полученные сразу после запуска АЦП**

Результат первого АЦ преобразования может быть некорректным, если установка флага ADCS в 1 была произведена менее чем через 1 мкс после установки в 1 флага ADCE, или если флаг ADCS устанавливается в 1, а флаг ADCE сброшен в 0. Не используйте результат первого АЦ преобразования, для этого необходимо дождаться первого прерывания INTAD по окончании АЦ преобразования и удалить результат этого преобразования.

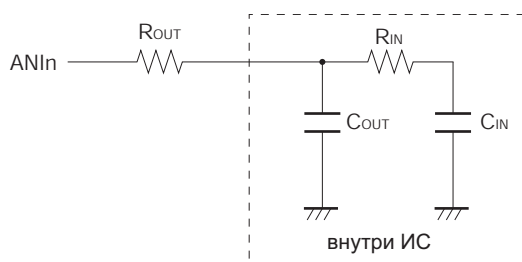
**(9) Операция чтения регистра результата АЦ преобразования ADCR, ADCRH**

Когда происходит изменение содержимого регистра режима ADS или регистра управления входами ADS, содержимое регистров ADCR, ADCRH становится неопределенным. Чтение этих регистров следует производить после завершения АЦ преобразования и перед изменением содержимого регистров ADM или ADS. Несоблюдение этого порядка может привести к чтению некорректного результата АЦ преобразования.

**(10) Внутренняя эквивалентная схема**

Эквивалентная схема аналогового входа приведена ниже.

**Рисунок 10-21. Внутренняя эквивалентная схема входа ANIn.**



**Таблица 10-4. Сопротивления и емкости внутренней эквивалентной схемы**

$AV_{REF}$	$R_{OUT}$	$R_{IN}$	$C_{OUT}$	$C_{IN}$
$4,5 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$	1 кОм	3 кОм	8 пФ	15 пФ
$2,7 \text{ В} \leq AV_{REF} \leq 4,5 \text{ В}$	1 кОм	60 кОм	8 пФ	15 пФ

**Замечания**

1. Сопротивление и емкость могут незначительно отличаться от приведенных в Таблице 10-4 значений.
2.  $n = \text{от } 0 \text{ до } 3$ .
3.  $R_{OUT}$ : Допустимое сопротивление источника сигнала

$R_{IN}$ : Эквивалентное сопротивление аналогового входа  
 $C_{OUT}$ : Эквивалентная емкость аналогового входа  
 $C_{IN}$ : Внутренняя емкость вывода

# Глава 11 Последовательный интерфейс UART6

## 11.1 Последовательный интерфейс UART6

Последовательный интерфейс UART6 имеет два режима работы приведенные ниже.

### (1) Режим остановки последовательного интерфейса

Этот режим используется, когда последовательное соединение не выполняется, режим позволяет снизить энергопотребление.

Более подробную информацию читайте в [пункте 11.4.1 Режим остановки последовательного интерфейса](#)

### (2) Режим асинхронного последовательного интерфейса (UART)

Этот режим имеет поддержку шины LIN (Local Interconnect Network). Функциональные особенности режима приведены ниже. Более подробную информацию читайте в [пункте 11.4.2 Режим асинхронного последовательного интерфейса \(UART\)](#) и в [пункте 11.4.3 Генератор скорости передачи данных](#)

- Две сигнальные линии  
TxD6: Выход данных асинхронного последовательного интерфейса  
RXD6: Вход данных асинхронного последовательного интерфейса
- Длина передаваемых данных может быть установлена в 7 или 8 бит.
- Встроенный генератор скорости передачи 8-разрядных данных (бодрейт-генератор) позволяет выбирать одну из нескольких скоростей передачи данных.
- Прием и передача данных могут быть выполнены независимо друг от друга.
- Возможность выбора одной из двенадцати частот для тактирования бодрейт-генератора.
- Возможность выбора последовательности передачи битов MSB-бит (старший значащий бит) первый или LSB-бит (младший значащий бит) первый.
- Возможность инвертирования данных.
- Передача синхропаузы (synchronous break field - SBF) от 13 до 20 бит.
- Идентификация синхропаузы длиной более 11 бит (предусмотрен флаг приема SBF).

#### Внимание

1. Функция инвертирования данных выполняется только на выходе TxD6 и не выполняется на приеме. Используя эту функцию, помните, что на стороне приемника считываются инвертированные данные.
2. Если тактирование последовательного интерфейса UART не остановлено (например, в режиме HALT), то работа продолжается в обычном режиме. Если тактирование последовательного интерфейса UART остановлено (например, в режиме STOP), то все внутренние регистры узла UART хранят то содержимое, которое было записано непосредственно перед остановкой тактирования. Выход TxD6 также удерживает свое состояние и транслирует его в линию передачи. Однако корректная работа UART после восстановления тактирования не гарантируется. Поэтому необходимо сделать сброс схемы, сбрасывая флаги POWER6, RXE6 и TXE6 в состояние 0, 0 и 0 соответственно.
3. При непрерывной передаче данных, фрагмент пакета данных от стопового бита до и стартового, автоматически расширяется на длительность двух дополнительных тактов синхронизации. Это не сказывается на приеме данных, потому что прием начинается только после обнаружения на входе стартового бита. Не используйте функцию непрерывной передачи данных, если используется коммуникация через LIN интерфейс.

#### Замечание

Стандарт LIN (Local Interconnect Network) используется для передачи данных в локальных низкоскоростных (1 – 20 кбод) сетях передачи данных. Этот протокол последовательной передачи данных был разработан для автомобильной электроники, его применение позволяет снизить стоимость исполнительных электронных устройств связанных в сеть. Интерфейс LIN предусматривает наличие одного ведущего и до 15 ведомых устройств в сети.

Ведущий через интерфейс LIN может передавать команды управления и опрашивать состояние ведомых устройств, которые могут быть переключателями, силовыми приводами и датчиками.

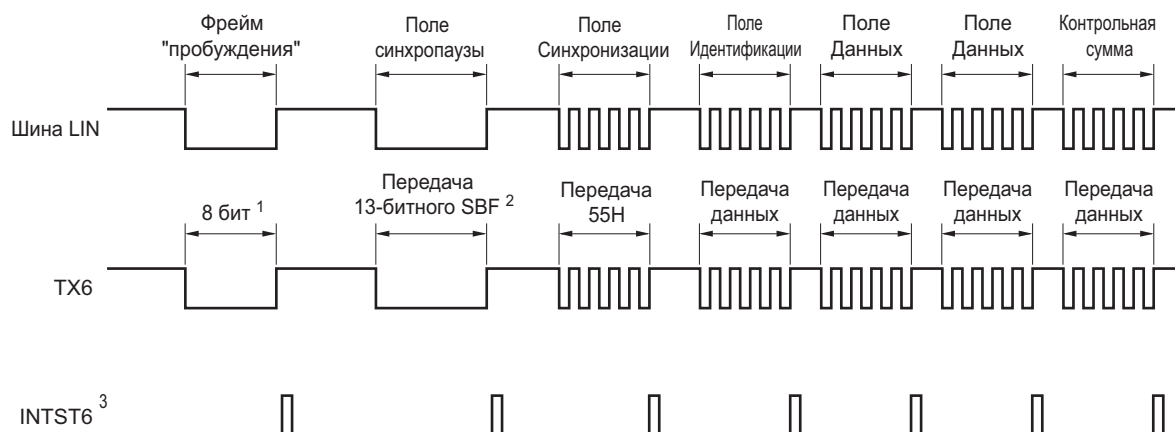
Обычно ведущее устройство подключено в сеть типа CAN (Controller Area Network).

В интерфейсе LIN используется однопроводной метод коммуникации узлов в сети через трансивер совместимый с ISO9141.

Согласно протоколу передачи LIN ведущий передает в пакете данных специальный фрагмент (фрейм) задающий скорость передачи, ведомые устройства принимая этот фрейм корректируют тактовую частоту своего бодрейт-генератора с точностью до  $\pm 15\%$  или меньше.

На рисунках 11-1 и 11-2 приведена схема работы приема и передачи с использованием интерфейса LIN.

**Рисунок 11-1. Передача данных через LIN интерфейс**



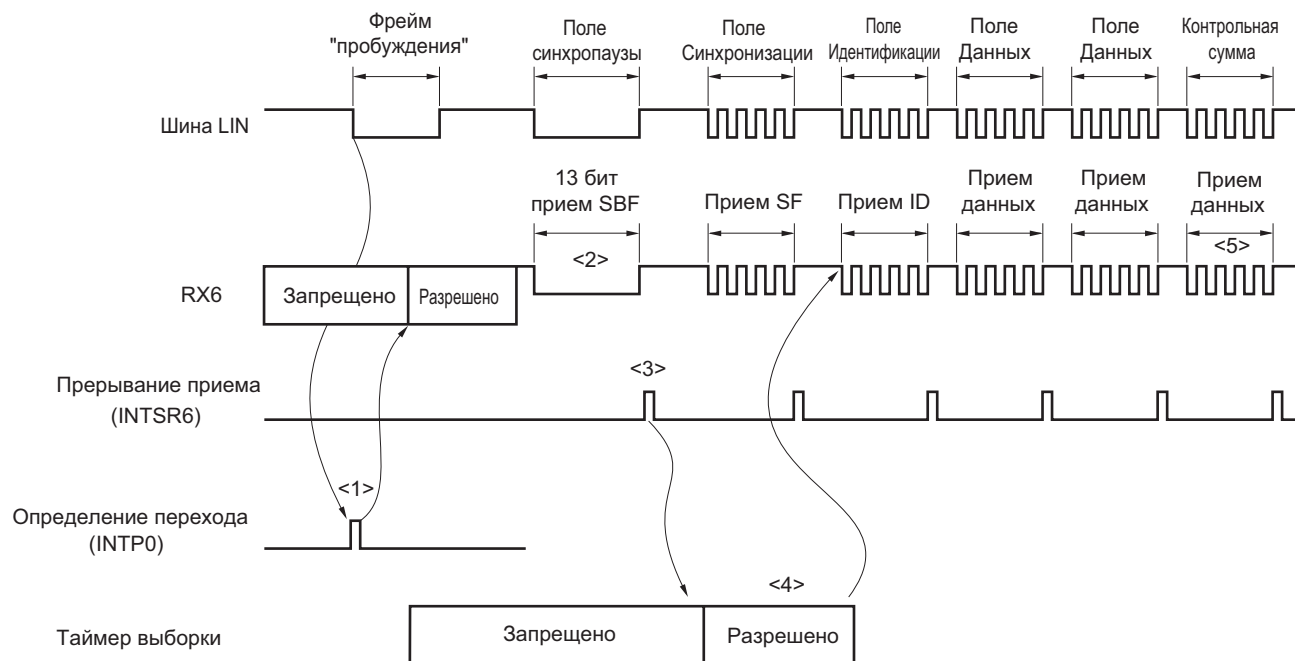
**Примечания**

1. Фрейм сигнала запуска представляет собой передачу 8 бит, соответствующих передаче байта 80H.
2. Синхропауза формируется аппаратно. Длительность синхропаузы (SBF) устанавливается битами 4, 3 и 2 регистра управления асинхронного последовательного интерфейса ASICL6 (см. [пункт 11.4.2 \(2\) \(h\) Передача SBF](#)).
3. По окончании каждой передачи формируется сигнал INTST6. Этот сигнал также формируется при передаче SBF.

**Замечание**

Интервал между полями устанавливается программно.

**Рисунок 11-2. Прием данных через LIN интерфейс**



- <1> Сигнал пробуждения формируется при изменении логического уровня шины, после этого разрешается работа UART, и устанавливается режим приема SBF.
- <2> Прием продолжается до тех пор, пока не будет обнаружен, STOP-бит. Как только будут идентифицированы 11 или более нулевых бит, это будет означать, что прием SBF завершен корректно и будет сформирован соответствующий запрос на прерывание. Если при приеме SBF будет обнаружено менее чем 11 нулевых бит, это будет означать, что при приеме SBF произошла ошибка. Сигнал запроса на прерывание не будет сформирован, а UART перейдет в режим ожидания SBF.
- <3> Если прием SBF завершен корректно, то формируется соответствующий сигнал запроса на прерывание. Это прерывание разрешает работу таймера выборки. Формирование флагов ошибок OVE6, PE6 и FE6 будет блокировано, и обработка ошибки связи UART и передача данных сдвигового регистра и RXB6 не будет выполнена. При этом регистр сдвига хранит содержимое FFH.
- <4> Расчет ошибки скорости передачи (бодрейта) исходя из длительности синхропаузы, запрещение работы UART6 после приема SF, перенастройка регистра управления бодрейт-генератора BRGC6.
- <5> Программная проверка поля контрольной суммы, и новая установка в режим ожидания SBF.

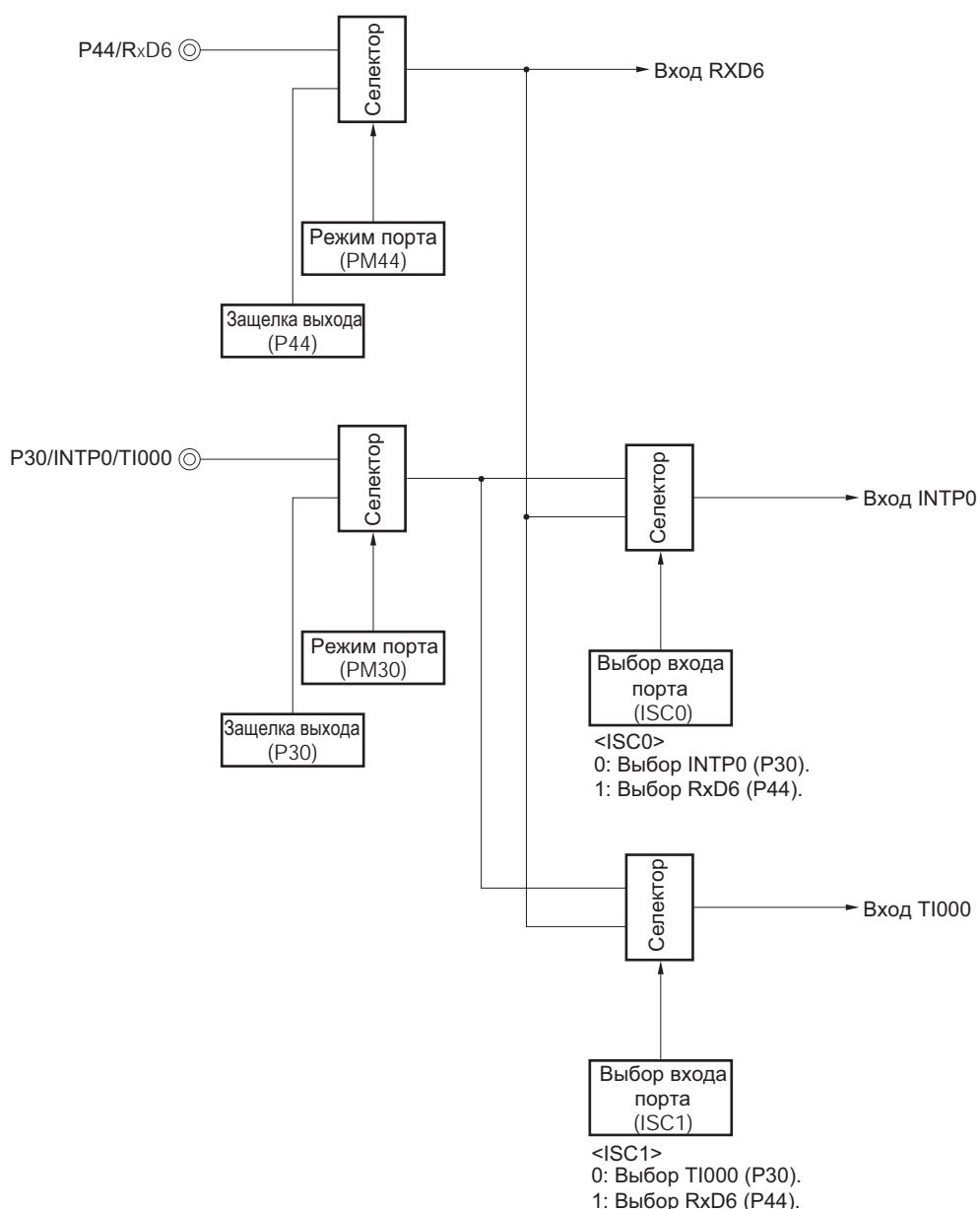
Для выполнения операции LIN приема, используйте конфигурацию, соответствующую рисунку 11-3.

Прием сигнал "пробуждения", переданного ведущим LIN устройством, осуществляется при обнаружении изменения логического уровня на входе приема внешних прерываний (INTP0). Длительность синхропаузы переданной ведущим LIN устройством может быть измерена соответствующей операцией 16-разрядного таймера 00, после чего может быть рассчитана ошибка бодрейта.

Входной сигнал, подаваемый на вход RxD6, может быть подан и на вход запроса прерывания INTP0, и вход 16-разрядного таймера/счетчика посредством переключателя (ISC0/ISC1), без внешнего соединения соответствующих выводов микроконтроллера.



**Рисунок 11-3. Конфигурация портов при LIN приеме**



**Замечание** ISC0, ISC1: 0-й и 1-й биты регистра переключения входов (ISC) (см. рисунок 11-11).

Функции периферийных устройств, используемые при LIN соединении, приведены ниже.

<Используемые функции периферийных устройств>

- Внешнее прерывание (INTP0); определение сигнала пробуждения.  
Назначение: Определяет сигнал пробуждения и сигнал начала передачи.
- 16-разрядный таймер/счетчик 00; определение ошибки скорости передачи данных.  
Назначение: Определяет ошибку скорости передачи данных (измеряется длительность импульса на входе TI000 в режиме выборки), для этого определяется длительность поля синхروпаузы (SF), полученное значение и делится на количество бит.
- Последовательный интерфейс UART6

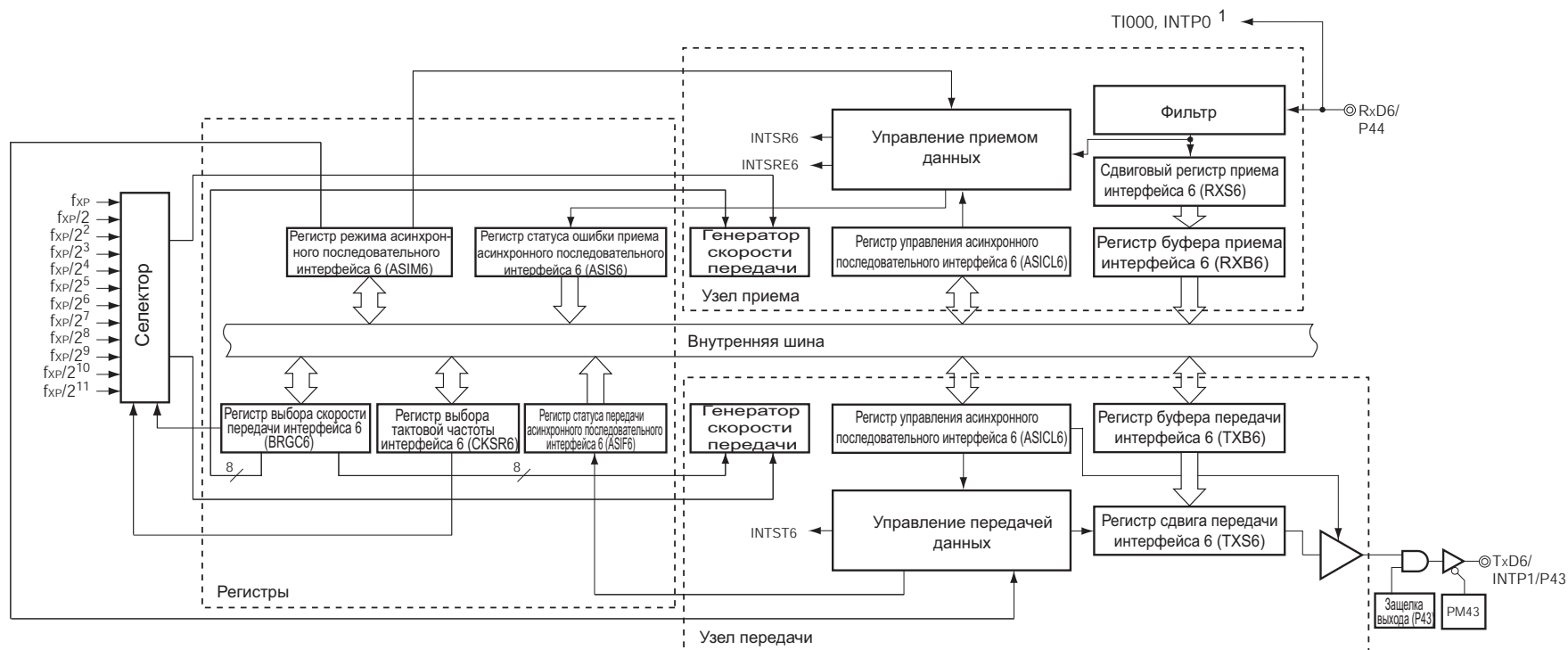
## 11.2 Конфигурация последовательного интерфейса UART6

В состав последовательного интерфейса UART6 входят узлы, приведенные в таблице 11-1.

Таблица 11-1. Конфигурация последовательного интерфейса UART6

Узел	Конфигурация
Регистры	Регистр буфера приема интерфейса 6 (RXB6) Сдвиговой регистр приема интерфейса 6 (RXS6) Регистр буфера передачи интерфейса 6 (TXB6) Сдвиговой регистр передачи интерфейса 6 (TXS6)
Регистры управления	Регистр режима асинхронного последовательного интерфейса 6 (ASIM6) Регистр статуса ошибки приема асинхронного последовательного интерфейса 6 (ASIS6) Регистр статуса передачи асинхронного последовательного интерфейса 6 (ASIF6) Регистр выбора базовой тактовой частоты интерфейса 6 (CKSR6) Регистр выбора скорости передачи (бодрейта) интерфейса 6 (BRGC6) Регистр управления асинхронного последовательного интерфейса 6 (ASICL6) Регистр переключения входов (ISC) Регистр режима порта 4 (PM4) Регистр порта 4 (P4)

Рисунок 11-4. Блок-схема последовательного интерфейса UART6.



Примечание 1. Определяется регистром переключения входов (ISC).

### (1) Регистр буфера приема интерфейса 6 (RXB6)

В этом регистре хранятся данные, конвертируемые сдвиговым регистром приема RXS6. Каждый раз после приема байта данных, новые данные копируются в регистр RXB6 из сдвигового регистра приема RXS6. Если установлен 7-битовый режим обмена данных, то процесс приема происходит следующим образом:

- В случае, когда первым принимается LSB-бит: принятые данные копируются в биты с 0-го по 6-й регистра RXB6, а MSB-бит регистра RXB6 всегда сброшен в 0.
- В случае, когда первым принимается MSB-бит: принятые данные копируются в биты с 7-го по 1-й регистра RXB6, а LSB-бит регистра RXB6 всегда сброшен в 0.

Если происходит ошибка переполнения (OVE6), принятые данные из регистра RXS6 не передаются в регистр RXB6.

Регистр RXB6 может быть считан инструкциями манипуляции 8-разрядными данными. Запись данных в этот регистр запрещена.

В результате сброса содержимое регистра RXB6 принимает значение FFH.

### (2) Сдвиговый регистр приема интерфейса 6 (RXS6)

Этот регистр преобразует последовательные данные на входе RxD6 в параллельный код.

Этот регистр не может быть непосредственно использован в качестве операнда инструкций манипуляции данными.

### (3) Регистр буфера передачи интерфейса 6 (TXB6)

В этот регистр записывают данные, предназначенные для передачи. Как только данные записываются в регистр TXB6, запускается процесс последовательной передачи.

Если установлен 7-битовый режим обмена данных, то процесс передачи происходит следующим образом:

- В случае, когда первым передается LSB-бит: передаются с 0-го по 6-й биты регистра TXB6, MSB-бит регистра TXB6 не передается.
- В случае, когда первым передается MSB-бит: передаются с 7-го по 1-й биты регистра TXB6, LSB-бит регистра TXB6 не передается.

Регистр TXB6 может быть считан, или записан инструкциями манипуляции 8-разрядными данными.

В результате сброса регистр TXB6 устанавливается в FFH.

#### Внимание

1. Не записывайте данные в регистр TXB6, если флаг TXBF6 регистра статуса передачи асинхронного последовательного интерфейса ASIF6 установлен в 1.
2. Не восстанавливайте программно содержимое регистра TXB6 (записывая то же самое значение) во время выполнения передачи данных (когда флаги POWER6 и TXE6 регистра режима ASIM6 одновременно установлены в 1 или когда флаги POWER6 и RXE6 регистра режима ASIM6 одновременно установлены в 1).

### (4) Сдвиговый регистр передачи интерфейса 6 (TXS6)

Этот регистр выводит на выход TxD6 данные, скопированные из регистра TXB6. Данные из регистра TXB6 начинают передаваться, сразу после записи в регистр TXB6 в случае первой передачи, или непосредственно перед формированием запроса на прерывание INTST6, после того как один фрейм уже был передан в случае непрерывной передачи. Данные копируются из регистра TXB6 и передаются на выход TxD6 при срезе импульса базовой тактовой частоты.

Этот регистр не может быть непосредственно использован в качестве операнда инструкций манипуляции данными.

## 11.3 Регистры управления последовательного интерфейса UART6

Управление последовательным интерфейсом UART6 осуществляется девятью регистрами, перечисленными ниже:

- Регистр режима асинхронного последовательного интерфейса 6 (ASIM6)
- Регистр статуса ошибки приема асинхронного последовательного интерфейса 6 (ASIS6)
- Регистр статуса передачи асинхронного последовательного интерфейса 6 (ASIF6)
- Регистр выбора базовой тактовой частоты интерфейса 6 (CKSR6)
- Регистр выбора скорости передачи (бодрейта) интерфейса 6 (BRGC6)
- Регистр управления асинхронного последовательного интерфейса 6 (ASICL6)
- Регистр переключения входов (ISC)
- Регистр режима порта 4 (PM4)
- Регистр порта 4 (P4)

### (1) Регистр режима асинхронного последовательного интерфейса 6 (ASIM6)

Это 8-разрядный регистр используется для управления работой последовательного интерфейса UART6.

Регистр ASIM6 устанавливается инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра ASIM6 принимает значение 01H.

#### Замечание

Во время выполнения передачи данных (когда флаги POWER6 и TXE6 регистра ASIM6 одновременно установлены в 1, или когда флаги POWER6 и RXE6 регистра ASIM6 одновременно установлены в 1) содержимое регистра ASIM6 может быть программно обновлено (записано то же самое значение).

**Рисунок 11-5. Схематическое представление регистра режима асинхронного последовательного интерфейса 6 (ASIM6)**

Адрес: FF90H; После сброса: 01H; ЧТ/ЗП

Обозначение	<7>	<6>	<5>	4	3	2	1	0
<b>ASIM6</b>	POWER6	TXE6	RXE6	PS61	PS60	CL6	SL6	ISRM6

POWER6	Разрешение/запрещение внутреннего тактирования
0 <sup>1</sup>	Запрещает внутреннее тактирование (тактовый сигнал фиксируется низким уровнем) и асинхронно сбрасывает внутреннюю схему. <sup>2</sup>
1 <sup>3</sup>	Разрешается внутреннее тактирование.

TXE6	Разрешение/запрещение передачи данных
0	Передача данных запрещена (синхронно сбрасывается схема передачи)
1	Передача данных разрешена

RXE6	Разрешение/запрещение приема данных
0	Прием данных запрещен (синхронно сбрасывается схема приема)
1	Прием данных разрешен

PS61	PS60	Передача данных	Прием данных
0	0	Контрольный бит не передается	Прием без контрольного бита
0	1	Передается контрольный бит "0"	Прием контрольного бита "0" <sup>4</sup>
1	0	Передается контрольный бит "нечетность"	При приеме контролируется "нечетность"
1	1	Передается контрольный бит "четность"	При приеме контролируется "четность"

CL6	Установка длины передаваемых/принимаемых данных
0	Длина данных = 7 бит
1	Длина данных = 8 бит

SL6	Определение количества стоповых битов при передаче данных
0	Количества стоповых битов = 1
1	Количества стоповых битов = 2

ISRM6	Разрешение/запрещение генерирования прерывания окончания приема при возникновении ошибки
0	При возникновении ошибки приема данных выполняется прерывание INTSRE6 (в это время, прерывание INTSR6 не выполняется)
1	При возникновении ошибки приема данных выполняется прерывание INTSR6 (в это время, прерывание INTSRE6 не выполняется)

#### Примечания

1. Если во время выполнения передачи данных флаг POWER6 сбрасывается в 0, то на выходе TxD6 формируется 1, на входе RxD6 фиксируется высокий уровень.
2. Регистр статуса ошибки ASIS6, регистр статуса передачи ASIF6, флаги SBRF6 и SBRT6 регистра управления ASICL6 и регистр буфера приема RXB6 сбрасываются.
3. После того как флаг POWER6 устанавливается в 1, выход 8-разрядного счетчика разрешается на втором такте базовой тактовой частоты.
4. Если выбран режим 'Прием контрольного бита "0"', проверка контрольного бита не выполняется. Поэтому флаг PE6 регистра статуса ASIS6 не устанавливается и соответствующий запрос на прерывание не генерируется.

#### Внимание

1. При запуске установите флаг POWER6 в 1, а затем установите в 1 флаг TXE6. Для остановки операции сбросьте в 0 флаг TXE6, а затем сбросьте флаг POWER6 в 0.
2. При запуске установите флаг POWER6 в 1, а затем установите в 1 флаг RXE6. Для остановки операции сбросьте в 0 флаг RXE6, а затем сбросьте флаг POWER6 в 0.
3. Установите флаг POWER6, а затем установите флаг RXE6 в 1, пока на вход RxD6 подается сигнал высокого уровня. Если установка флагов POWER6 и RXE6 в 1 осуществляется во время наличия на входе сигнала низкого уровня, начинается прием данных.
4. Перед перезаписью флагов PS60, PS61 и CL6, сбросьте флаги RXE6 и TXE6 в 0.
5. При подсоединении устройства к LIN интерфейсу сбросьте флаги PS61 и PS60 в 0.
6. Перед перезаписью флага SL6, убедитесь, что флаг TXE6 = 0. Прием данных всегда осуществляется с "количеством стоповых битов = 1", и поэтому, не зависит от состояния флага SL6.
7. Перед перезаписью флага ISRM6, убедитесь, что флаг RXE6 = 0.

#### (2) Регистр статуса ошибки приема асинхронного последовательного интерфейса 6 (ASIS6)

Это 8-разрядный регистр предназначен только для чтения, он определяет статус ошибки по завершению приема данных интерфейса UART6. В состав этого регистра входят три флага PE6, FE6 и OVE6.

Регистр ASIS6 может быть считан инструкциями манипуляции 8-разрядными данными.

В результате сброса регистр ASIS6 сбрасывается в 00H, если флаги POWER6 и RXE6 регистра ASIM6 равны 0. После сброса при чтении регистра ASIS6 считывается значение 00H. Не нулевые значения из ASIS6 считываются только при активном узле UART6 и возникновении ошибок в процессе приема/передачи.

**Рисунок 11-6. Схематическое представление регистра статуса ошибки приема асинхронного последовательного интерфейса 6 (ASIS6)**

Адрес: FF93H; После сброса: 00H; ЧТ

Обозначение	7	6	5	4	3	2	1	0
<b>ASIS6</b>	0	0	0	0	0	PE6	FE6	OVE6

<b>PE6</b>	<b>Флаг статуса ошибки четности</b>
0	Если POWER6 = 0 и RXE6 = 0, или если считывается регистр ASIS6.
1	Если четность переданных данных не совпадает с битом четности после завершения приема.

<b>FE6</b>	<b>Флаг статуса ошибки приема фрейма</b>
0	Если POWER6 = 0 и RXE6 = 0, или если считывается регистр ASIS6.
1	Если после завершения приема данных не обнаружен стоповый бит.

<b>OVE6</b>	<b>Флаг статуса ошибки переполнения</b>
0	Если POWER6 = 0 и RXE6 = 0, или если считывается регистр ASIS6.
1	Если полученные данные хранятся в регистр RXB6, и прием следующих данных завершается раньше, чем происходит чтение регистра RXB6.

- Внимание**
1. **Функции флага PE6 различны, в зависимости от состояния флагов PS61 и PS60 регистра режима интерфейса ASIM6.**
  2. **Первый бит принятых данных воспринимается, как стоповый бит, независимо от количества стоповых битов.**
  3. **Если возникает ошибка переполнения, то следующие принятые данные не записываются в регистр буфера RXB6, а отбрасываются.**

**(3) Регистр статуса передачи асинхронного последовательного интерфейса 6 (ASIF6)**

Этот регистр отражает статус передачи данных последовательного интерфейса UART. В состав регистра входят два флага TXBF6 и TXSF6.

Передача данных может проходить непрерывно, даже во время выполнения прерывания, следующие данные записываются в регистр TXB6 после того, как происходит передача данных из регистра TXB6 в регистр TXS6.

Регистр ASIF6 может быть считан инструкциями манипуляции 8-разрядными данными.

В результате сброса регистр ASIF6 сбрасывается в 00H, если флаги POWER6 и RXE6 регистра ASIM6 установлены в 0.

**Рисунок 11-7. Схематическое представление регистра статуса передачи асинхронного последовательного интерфейса 6 (ASIF6)**

Адрес: FF95H; После сброса: 00H; ЧТ

Обозначение	7	6	5	4	3	2	1	0
<b>ASIF6</b>	0	0	0	0	0	0	TXBF6	TXSF6

<b>TXBF6</b>	<b>Флаг буфера передачи данных</b>
0	Если POWER6 = 0 и TXE6 = 0, или если данные переданы в сдвиговый регистр передачи TXS6.
1	Если в регистр буфера передачи TXB6 записаны данные (в регистре TXB6 есть данные для передачи).

<b>TXSF6</b>	<b>Флаг сдвигового регистра передачи данных</b>
0	Если POWER6 = 0 и TXE6 = 0, или если данные для следующей передачи не переданы из регистра буфера передачи TXB6 после окончания предыдущей передачи данных
1	Если данные для передачи переданы из регистра буфера TXB6 в регистр передачи TXS6.

- Внимание**
1. **Для непрерывной передачи данных в регистр TXB6 запишите данные для первой передачи (первый байт). Убедитесь, что флаг TXBF6 сброшен в 0. Если флаг сброшен, то в регистр TXB6 запишите сле-**

дующие данные для передачи (второй байт). Если запись данных в регистр TXB6 осуществляется при TXBF6 = 1, то корректная передача данных не гарантируется.

- Для инициализации узла передачи, после окончания непрерывной передачи данных, убедитесь, что флаг TXBF6 сброшен в 0, после генерирования прерывания окончания передачи, и затем производите инициализацию. Если инициализация узла осуществляется при TXBF6 = 1, то корректная передача данных не гарантируется.

#### (4) Регистр выбора базовой тактовой частоты интерфейса 6 (CKSR6)

Этот регистр используется для выбора базовой тактовой частоты последовательного интерфейса UART6.

Регистр CKSR6 устанавливается инструкциями манипуляции 8-разрядными данными.

В результате сброса регистр CKSR6 сбрасывается в 00H.

#### Замечание

Во время выполнения передачи данных (когда флаги POWER6 и TXE6 регистра ASIM6 установлены в 1 или, когда флаги POWER6 и RXE6 регистра ASIM6 установлены в 1) регистр CKSR6 может быть программно обновлен (записано то же самое значение).

**Рисунок 11-8. Схематическое представление регистра выбора тактовой частоты CKSR6**

Адрес: FF96H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>CKSR6</b>	0	0	0	0	TPS63	TPS62	TPS61	TPS60

TPS63	TPS62	TPS61	TPS60	Выбор тактовой частоты ( $f_{\text{CLK6}}$ )
0	0	0	0	$f_{\text{XP}}$ (10 МГц)
0	0	0	1	$f_{\text{XP}}/2$ (5 МГц)
0	0	1	0	$f_{\text{XP}}/2^2$ (2,5 МГц)
0	0	1	1	$f_{\text{XP}}/2^3$ (1,25 МГц)
0	1	0	0	$f_{\text{XP}}/2^4$ (625 кГц)
0	1	0	1	$f_{\text{XP}}/2^5$ (312,5 кГц)
0	1	1	0	$f_{\text{XP}}/2^6$ (156,25 кГц)
0	1	1	1	$f_{\text{XP}}/2^7$ (78,13 кГц)
1	0	0	0	$f_{\text{XP}}/2^8$ (39,06 кГц)
1	0	0	1	$f_{\text{XP}}/2^9$ (19,53 кГц)
1	0	1	0	$f_{\text{XP}}/2^{10}$ (9,77 кГц)
1	0	1	1	$f_{\text{XP}}/2^{11}$ (4,89 кГц)
Все остальные комбинации				Установка запрещена

#### Внимание

Перед перезаписью битов TPS63 – TPS60 сбросьте в 0 флаг POWER6.

#### Замечание

- В круглых скобках приведены значения тактовой частоты при  $f_{\text{XP}} = 10$  МГц.
- $f_{\text{XP}}$ : Тактовая частота периферийных устройств



### (5) Регистр выбора скорости передачи (бодрейта) интерфейса 6 (BRGC6)

Этот регистр используется для установки значения коэффициента деления 8-разрядного счетчика интерфейса UART6.

Регистр BRGC6 устанавливается инструкциями манипуляции 8-разрядными данными. В результате сброса регистр BRGC6 устанавливается в FFH.

**Замечание** Во время выполнения передачи/приема данных (когда флаги POWER6 и TXE6 регистра ASIM6 установлены в 1, или когда флаги POWER6 и RXE6 регистра ASIM6 установлены в 1) регистр BRGC6 может быть программно обновлен (записано то же самое значение).

**Рисунок 11-9. Схематическое представление регистра выбора скорости передачи BRGC6**

Адрес: FF97H; После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>BRGC6</b>	MDL67	MDL66	MDL65	MDL64	MDL63	MDL62	MDL61	MDL60

MDL67	MDL66	MDL65	MDL64	MDL63	MDL62	MDL61	MDL60	k	Выбор выходной частоты 8-разрядного счетчика
0	0	0	0	0	x	x	x	x	Установка запрещена
0	0	0	0	1	0	0	0	8	$f_{XCLK6}/8$
0	0	0	0	1	0	0	1	9	$f_{XCLK6}/9$
0	0	0	0	1	0	1	0	10	$f_{XCLK6}/10$
...	...	...	...	...	...	...	...	...	...
1	1	1	1	1	1	0	0	252	$f_{XCLK6}/252$
1	1	1	1	1	1	0	1	253	$f_{XCLK6}/253$
1	1	1	1	1	1	1	0	254	$f_{XCLK6}/254$
1	1	1	1	1	1	1	1	255	$f_{XCLK6}/255$

**Внимание**

1. Перед установкой битов MDL67 – MDL60 убедитесь, что флаги TXE6 и RXE6 регистра ASIM6 сброшены в 0.
2. Скорость передачи данных равна 1/2 выходной частоты 8-разрядного счетчика.

**Замечания**

1.  $f_{XCLK6}$ : Базовая тактовая частота, выбранная битами TPS63 – TPS60 регистра CKSR6.
2. k: Десятичное значение содержимого регистра BRGC6 (k = 8, 9, 10, ..., 255).
3. x: Любое значение (0 или 1)

**(6) Регистр управления асинхронного последовательного интерфейса 6 (ASICL6)**

Этот регистр используется для управления работой последовательного интерфейса UART6. Регистр ASICL6 устанавливается инструкциями манипуляции битами или 8-разрядными данными. В результате сброса регистр содержит значение регистра ASICL6 становится равным 16H.

**Внимание**

Во время выполнения передачи/приема данных (когда флаги POWER6 и TXE6 регистра ASIM6 установлены в 1, или когда флаги POWER6 и RXE6 регистра ASIM6 установлены в 1) содержимое регистра ASICL6 может быть программно обновлено (записано то же самое значение). Однако если флаги SBRT6 = 1 и SBTT6 = 1 установлены путем программного обновления во время приема синхروпаузы SBF (SBRT6 = 1) или передачи синхропаузы SBF (между установкой в 1 флага SBTT6 и генерированием запроса на прерывание INTST6), то процессы приема SBF и передачи SBF соответственно выполняются заново. Поэтому не обновляйте флаги SBTT6 и SBRT6 в условиях приведенных выше.

**Рисунок 11-10. Схематическое представление регистра управления асинхронного последовательного интерфейса 6 (ASICL6)**

Адрес: FF98H; После сброса: 16H; ЧТ/ЗП <sup>1</sup>

Обозначение	<7>	<6>	5	4	3	2	1	0
<b>ASICL6</b>	SBRF6	SBRT6	SBTT6	SBL62	SBL61	SBL60	DIR6	TXDLV6

**Примечание** 1. Бит 7 доступен только для чтения

<b>SBRF6</b>	<b>Флаг статуса приема SBF</b>
0	Если POWER6 = 0 и RXE6 = 0, или если прием SBF завершен корректно.
1	Происходит прием SBF

<b>SBRT6</b>	<b>Триггер приема SBF</b>
0	-
1	Триггер приема SBF

<b>SBTT6</b>	<b>Триггер передачи SBF</b>
0	-
1	Триггер передачи SBF

<b>SBL62</b>	<b>SBL61</b>	<b>SBL60</b>	<b>Управление длиной передаваемого SBF</b>
1	0	1	На выход подается SBF длиной 13 бит
1	1	0	На выход подается SBF длиной 14 бит
1	1	1	На выход подается SBF длиной 15 бит
0	0	0	На выход подается SBF длиной 16 бит
0	0	1	На выход подается SBF длиной 17 бит
0	1	0	На выход подается SBF длиной 18 бит
0	1	1	На выход подается SBF длиной 19 бит
1	0	0	На выход подается SBF длиной 20 бит

<b>DIR6</b>	<b>Определение первого бита</b>
0	MSB
1	LSB

<b>TXDLV6</b>	<b>Разрешение/запрещение инвертирования выхода TxD6</b>
0	Данные на выходе TxD6 не инвертируются
1	Данные на выходе TxD6 инвертируются

**Внимание**

1. В случае ошибки приема SBF, установите снова режим приема SBF, повторно записав 1 во флаг SBRF6.
2. Перед установкой флага SBRT6 в 1, убедитесь, что флаги POWER6 и RXE6 регистра ASIM6 установлены в 1. Более того, после установки флага SBRT6 в 1, не сбрасывайте этот флаг в 0 до окончания приема

SBF (пока не будет сформирован соответствующий запрос на прерывание).

3. При чтении флага SBRT6 всегда считывается 0. Если прием SBF завершен корректно, SBRT6 автоматически сбрасывается в 0.
4. Перед установкой флага SBTT6 в 1, убедитесь, что флаги POWER6 и TXE6 регистра ASIM6 установлены в 1. Более того, после установки флага SBTT6 в 1, не сбрасывайте этот флаг в 0 до окончания передачи SBF (пока не будет сформирован соответствующий запрос на прерывание).
5. При чтении флага SBTT6 всегда считывается 0. По окончании передачи SBF, SBTT6 автоматически сбрасывается в 0.
6. Перед перезаписью флагов DIR6 и TXDLV6, сбросьте в 0 флаги TXE6 и RXE6.

#### (7) Регистр переключения входов (ISC)

Регистр переключения входов используется для приема сигнала статуса, переданного ведущим устройством во время приема в сети LIN. Входной сигнал переключается установками ISC.

Если установить в 1 флаги ISC0 и ISC1, то входы TI000 и INTP0 отключаются от контакта P30 и подключаются к контакту P44/RxD6.

Регистр ISC устанавливается инструкциями манипуляции битами или 8-разрядными данными. В результате сброса содержимое регистра ISC принимает значение 00H.

**Рисунок 11-11. Схематическое представление регистра переключения входов (ISC)**

Адрес: FF8CH; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>ISC</b>	0	0	0	0	0	0	ISC1	ISC0

<b>ISC1</b>	<b>Выбор источника входа TI000</b>
0	TI000 (P30)
1	RxD6 (P44)

<b>ISC0</b>	<b>Выбор источника входа INTP0</b>
0	INTP0 (P30)
1	RxD6 (P44)

#### (8) Регистр режима порта 4 (PM4)

Этот регистр используется для установки порта 4 в режим независимых портов ввода/вывода. При использовании сигнальной линии P43/TxD6/INTP1 как выхода последовательного интерфейса, сбросьте флаг PM43 в 0, а защелку выхода P43 в 1.

При использовании сигнальной линии P44/RxD6 в качестве входа последовательного интерфейса, установите PM44 в 1. При этом защелка порта P44 может быть установлена либо в 1, либо в 0.

Регистр PM4 может использоваться в качестве операнда инструкций манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра PM4 принимает значение FFH.

**Рисунок 11-12. Схематическое представление регистра режима порта 4 (PM4)**

Адрес: FF24H После сброса: FFH; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PM4</b>	1	1	PM45	PM44	PM43	PM42	PM41	PM40

<b>PM4n</b>	<b>Выбор режима ввода/вывода порта P4n (n = от 0 до 5)</b>
0	Режим выхода (выходной буфер включен)
1	Режим входа (выходной буфер выключен)

## 11.4 Работа последовательного интерфейса UART6

Последовательный интерфейс UART6 может работать в двух режимах, перечисленных ниже:

- Режим остановки последовательного интерфейса
- Режим асинхронного последовательного интерфейса (UART)

### 11.4.1 Режим остановки последовательного интерфейса

В этом режиме передача и прием последовательных данных не выполняются; при этом может быть уменьшено энергопотребление. Кроме того, в этом режиме выводы интерфейса могут быть использованы как порты ввода/вывода. Для установки этого режима необходимо сбросить флаги POWER6, TXE6 и RXE6 регистра ASIM6 в 0.

#### Используемый регистр

Режим остановки интерфейса устанавливается регистром режима последовательного интерфейса ASIM6.

Регистр ASIM6 устанавливается инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра ASIM6 принимает значение 01H.

Адрес: FF90H; После сброса: 01H; ЧТ/ЗП

Обозначение	<7>	<6>	<5>	4	3	2	1	0
<b>ASIM6</b>	POWER6	TXE6	RXE6	PS61	PS60	CL6	SL6	ISRM6

<b>POWER6</b>	<b>Разрешение/запрещение внутреннего тактирования</b>
0 <sup>1</sup>	Запрещает внутреннее тактирование (тактовый сигнал фиксируется низким уровнем) и асинхронно сбрасывает внутреннюю схему. <sup>2</sup>

<b>TXE6</b>	<b>Разрешение/запрещение передачи данных</b>
0	Передача данных запрещена (синхронно сбрасывается схема передачи)

<b>RXE6</b>	<b>Разрешение/запрещение приема данных</b>
0	Прием данных запрещен (синхронно сбрасывается схема приема)

- Примечания**
1. Если во время выполнения передачи данных флаг POWER6 сбрасывается в 0, то на выходе TxD6 формируется 1, на входе RxD6 фиксируется высокий уровень.
  2. Регистр статуса ошибки ASIS6, регистр статуса передачи ASIF6, флаги SBRF6 и SBRT6 регистра управления ASICL6 и регистр буфера приема RXB6 сбрасываются.

**Внимание** Для того чтобы остановить работу интерфейса UART сначала сбросьте в 0 флаги RXE6 и TXE6, а затем сбросьте в 0 флаг POWER6. Для запуска UART установите в 1 флаг POWER6, а затем установите в 1 флаги RXE6 и TXE6.

**Замечание** Информацию о том, как использовать сигнальные линии RxD6/P44 и TxD6/INTP1/P43 в качестве портов ввода/вывода общего назначения смотрите в [ГЛАВЕ 4 Порты ввода/вывода](#)

## 11.4.2 Режим асинхронного последовательного интерфейса (UART)

При работе в этом режиме после стартового бита происходит прием/передача 1 байта данных, при этом возможна работа в дуплексном режиме.

Генератор скорости передачи данных интерфейса UART позволяет обеспечивать прием/передачу данных в широком диапазоне скоростей.

### (1) Используемые регистры

Регистр режима асинхронного последовательного интерфейса 6 (ASIM6)  
 Регистр статуса ошибки приема асинхронного последовательного интерфейса 6 (ASIS6)  
 Регистр статуса передачи асинхронного последовательного интерфейса 6 (ASIF6)  
 Регистр выбора тактовой частоты интерфейса 6 (CKSR6)  
 Регистр выбора скорости передачи интерфейса 6 (BRGC6)  
 Регистр управления асинхронного последовательного интерфейса 6 (ASICL6)  
 Регистр переключения входов (ISC)  
 Регистр режима порта 4 (PM4)  
 Регистр порта 4 (P4)

Основные действия при настройке режима последовательного интерфейса UART приведены ниже:

- <1> Установите содержимое регистра CKSR6 (см. Рисунок 11-8)
- <2> Установите содержимое регистра BRGC6 (см. Рисунок 11-9)
- <3> Установите биты 0 – 4 (ISRM6, SL6, CL6, PS60, PS61) регистра ASIM6 (см. Рисунок 11-5)
- <4> Установите биты 0 и 1 (TXDLV6, DIR6) регистра ASICL6 (см. Рисунок 11-10)
- <5> Установите бит 7 (POWER6) регистра ASIM6 в 1.
- <6> Установите бит 6 (TXE6) регистра ASIM6 в 1. → Разрешена передача данных.  
 Установите бит 5 (RXE6) регистра ASIM6 в 1. → Разрешен прием данных.
- <7> Данные для передачи установите в регистр буфера передачи TXB6. → Начинается передача данных.

**Внимание** При выполнении установок регистра порта 4 и регистра режима порта 4 обеспечьте согласование режимов портов ввода/вывода с противоположной стороны интерфейсной линии.

Ниже приведены соотношения между установками регистров и функциями портов ввода/вывода.

**Таблица 11-2. Соотношения между установками регистров и выводами.**

POWER6	TXE6	RXE6	PM43	P43	PM44	P44	Работа интерфейса UART6	Функции вывода	
								TxD6/INTP1/P43	RxD6/P44
0	0	0	x <sup>1</sup>	x <sup>1</sup>	x <sup>1</sup>	x <sup>1</sup>	Остановлен	P43	P44
1	0	1	x <sup>1</sup>	x <sup>1</sup>	1	x	Прием	P43	RxD6
	1	0	0	1	x <sup>1</sup>	x <sup>1</sup>	Передача	TxD6	P44
	1	1	0	1	1	x	Прием/передача	TxD6	RxD6

**Примечание** 1. Может быть установлен в режим порта ввода/вывода.

**Замечания**

x: Состояние флага (0 или 1) не имеет значения.  
 POWER6: Бит 7 регистра режима асинхронного последовательного интерфейса ASIM6.  
 TXE6: Бит 6 регистра ASIM6.  
 RXE6: Бит 5 регистра ASIM6.  
 PM4x: Регистр режима порта.  
 P4x: Защелка выхода порта.

## (2) Передача данных

### (а) Временная диаграмма при обычном сеансе приема/передачи данных

На рисунке 11-13 и 11-14 показаны временные диаграммы сигнала при обычном сеансе приема/передачи данных.

**Рисунок 11-13. Временная диаграмма обычного сеанса приема/передачи данных UART.**

#### 1. Первым передается/принимается LSB-бит



#### 2. Первым передается/принимается MSB-бит



Один фрейм данных состоит из:

- Стартовый бит... 1 бит
- Знаковые биты... 7 или 8 бит
- Контрольный бит... "четность", "нечетность", "0-ой контрольный бит" или нет контрольного бита
- Стоповый бит... 1 или 2 бита

Длина знаковых битов, контрольный бит и длина стопового бита одного фрейма данных определяется установкой регистра режима интерфейса ASIM6.

Какой бит передается первым (LSB или MSB) определяется состоянием флага DIR6 (бит 1) регистра управления интерфейсом ASICL6.

Какие данные подаются на выход TxD6 (инвертированные или нет) определяется состоянием флага TXDLV6 (бит 0) регистра ASICL6.

**Рисунок 11-14. Примеры временных диаграмм при обычном сеансе приема/передачи данных UART.**

- 1. Длина данных 8 бит, первым передается/принимается LSB-бит, контрольный бит “четность”, 1 стоповый бит, передаваемые данные 55H.**



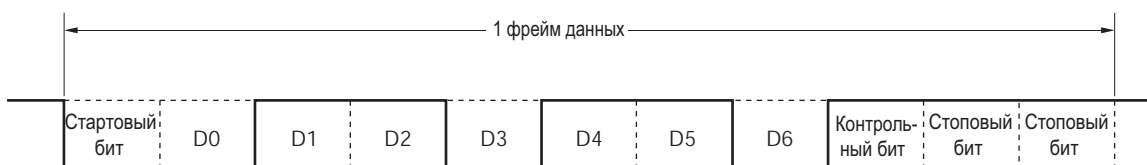
- 2. Длина данных 8 бит, первым передается/принимается MSB-бит, контрольный бит “четность”, 1 стоповый бит, передаваемые данные 55H.**



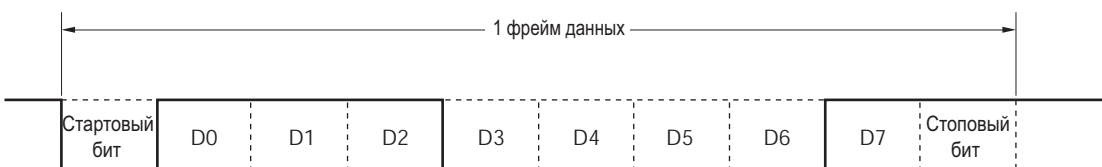
- 3. Длина данных 8 бит, первым передается/принимается MSB-бит, контрольный бит “четность”, 1 стоповый бит, передаваемые данные 55H, данные на выходе TxDB инвертируются.**



- 4. Длина данных 7 бит, первым передается/принимается LSB-бит, контрольный бит “нечетность”, 2 стоповых бита, передаваемые данные 36H.**



- 5. Длина данных 8 бит, первым передается/принимается LSB-бит, контрольный бит не передается, 1 стоповый бит, передаваемые данные 87H.**



**(b) Контрольный бит (бит четности)**

Контрольный бит используется для обнаружения ошибки при передаче битов данных. Обычно, на приеме и на передаче используется один и тот же тип контроля данных. Если контрольный бит установлен на передачу/проверку “четности” или “нечетности”, то может быть выявлена ошибка передачи 1-го бита (проверяется четность количества “1” в передаваемом байте данных). Если контрольный бит установлен на передачу/проверку бита “0”, то ошибка в передаче данных не может быть выявлена.

**Внимание** Если устройство подсоединено к шине LIN, сбросьте флаги PS61 и PS60 в 0.

**(i) Проверка на “четность”**

- **Передача**  
Контрольный бит генерируется так, чтобы передаваемые данные (включая контрольный бит) содержали четное число битов со значением “1”.

Значение контрольного бита приведено ниже:

Если в передаваемых данных нечетное число битов, содержащих “1”: 1

Если в передаваемых данных четное число битов, содержащих “1”: 0

- **Прием**  
В принятых данных подсчитывается количество битов содержащих “1” (включая бит четности). Если полученное значение нечетное, то генерируется ошибка четности.

**(ii) Проверка на “нечетность”**

- **Передача**  
Контрольный бит генерируется так, чтобы передаваемые данные (включая контрольный бит) содержали нечетное количество битов со значением “1”.

Значение контрольного бита приведено ниже:

Если в передаваемых данных нечетное число битов, содержащих “1”: 0

Если в передаваемых данных четное число битов, содержащих “1”: 1

- **Прием**  
В принятых данных подсчитывается, количество битов содержащих “1” (включая бит четности). Если полученное значение четное, то генерируется ошибка четности.

**(iii) Контрольный бит равен “0”**

Независимо от передаваемых данных, содержимое передаваемого контрольного бита равно “0”.

При приеме данных проверка данных на четность/нечетность не выполняется. Поэтому, ошибка четности не генерируется, независимо от состояния контрольного бита.

**(iv) Контрольный бит четности не передается**

При передаче данных, бит четности не передается.

Прием данных выполняется без бита четности. Так как бит четности отсутствует, то ошибка четности не генерируется.

**(c) Стандартная передача данных**

Если флаг POWER6 регистра ASIM6 установлен в 1, то на выход TxD6 подается сигнал высокого уровня. Если при этом флаг TXE6 регистра ASIM6 установлен в 1, то разрешается передача данных. При записи передаваемого байта в регистр буфера передачи TXB6 запускается передача данных. Стартовый бит, контрольный бит и стоповый бит автоматически добавляются к передаваемым данным.

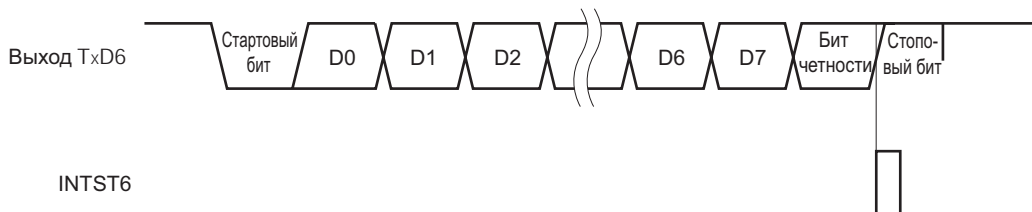
После запуска процесса передачи данных, данные из регистра TXB6 передаются в сдвиговый регистр TXS6. После чего, данные последовательно выдаются из регистра TXS6 на выход TxD6. По завершению передачи байта данных в соответствии с содержимым регистра ASIM6 передаются контрольный и стоповый биты, и генерируется прерывание окончания передачи данных INTST6. До тех пор, пока новые данные для передачи не будут помещены в регистр TXB6, передача данных остановлена.



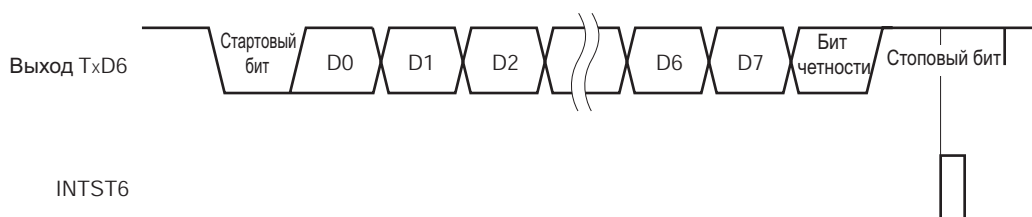
На рисунке 11-15 показаны временные диаграммы генерирования запроса на прерывание окончания передачи данных INTST6. Запрос на прерывание генерируется, как только последний стоповый бит будет выдан на выход TxD6.

**Рисунок 11-15. Временные диаграммы генерирования запроса на прерывание окончания передачи данных INTST6 при обычной передаче данных**

**1. Длина стопового бита: 1**



**2. Длина стопового бита: 2**



**(d) Непрерывная передача данных**

Следующие данные для передачи могут быть записаны в регистр буфера TXB6, сразу после того, как начнется передача данных из сдвигового регистра TXS6. Следовательно, данные могут передаваться даже во время обработки прерывания INTST6 (сформированного после передачи одного фрейма данных), при этом может быть реализована непрерывная передача данных. Кроме того, в регистр TXB6 можно записать второй байта данных сразу, после того как будет сброшен в 0 флаг TXSF6 регистра ASIF6 (т.е. не дожидаясь окончания передачи текущего фрейма данных).

При непрерывной передаче данных записывайте данные в регистр TXB6 только после соответствующей проверки состояния регистра статуса ASIF6.

**Внимание**

1. Во время непрерывной передачи данных состояние флагов TXBF6 и TXSF6 регистра ASIF6 изменяется из "10" на "11" и на "01". Поэтому не используйте комбинацию этих флагов для оценки статуса передачи. Для того чтобы определить возможна передача или нет следует следить только за состоянием флага TXBF6.
2. Если устройство подсоединено к шине LIN, функция непрерывной передачи данных не может быть использована. Перед записью данных в регистр TXB6, убедитесь, что регистр статуса передачи ASIF6 сброшен в 00H.

TXBF6	Запись данных в регистр TXB6
0	Запись данных в регистр TXB6 разрешена
1	Запись данных в регистр TXB6 запрещена

**Внимание**

Для непрерывной передачи, запишите данные (первый байт данных) в регистр TXB6. Убедитесь, что флаг TXBF6 сброшен в 0. После того, как флаг TXBF6 сброшен в 0, запишите следующие данные (второй байт) в регистр TXB6. Если запись данных в регистр TXB6 производится при TXBF6 = "1", то корректная передача данных не гарантируется.

Статус передачи данных может быть проверен с помощью состояния флага TXSF6.

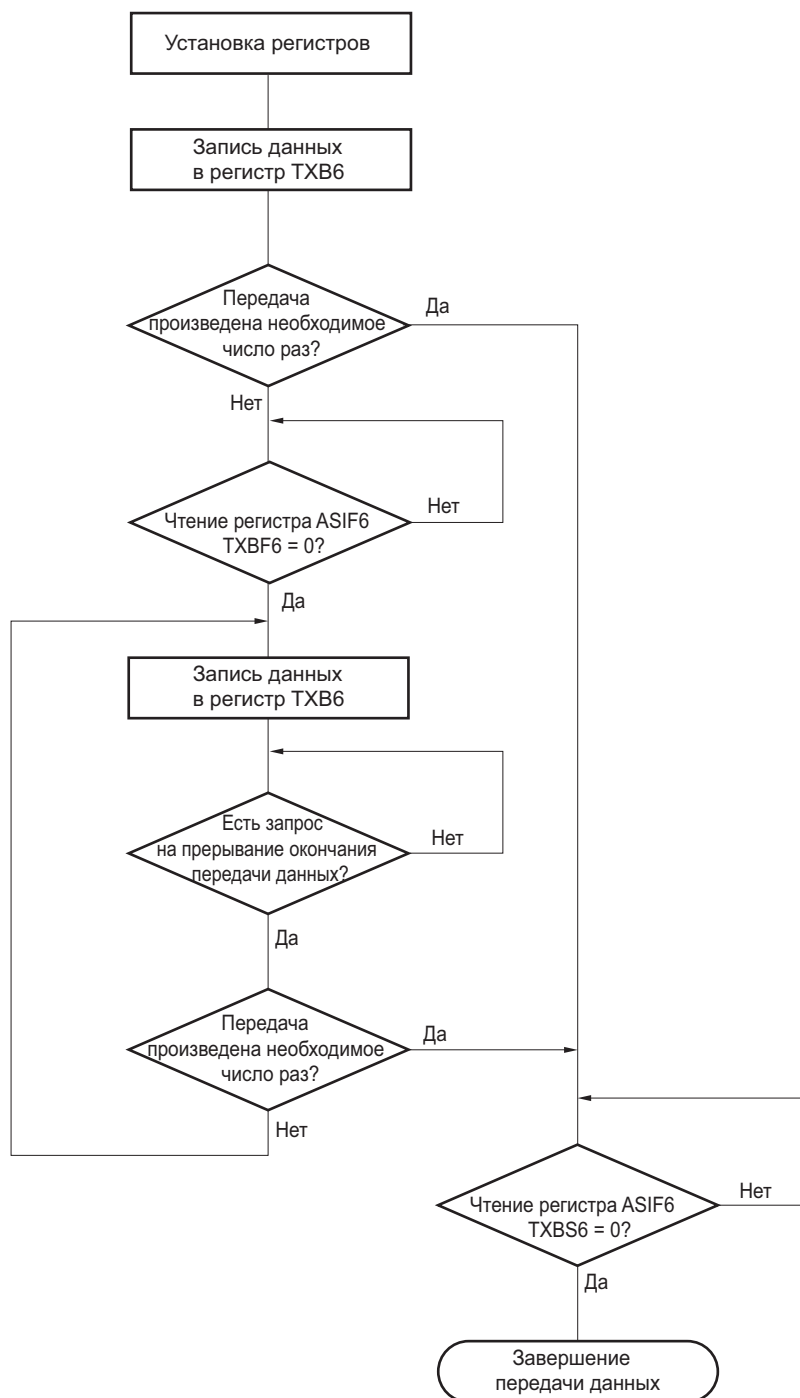
TXSF6	Статус передачи данных
0	Передача данных завершена.
1	Происходит передача данных.

**Внимание**

1. Для инициализации узла передачи данных после завершения непрерывной передачи, убедитесь, что флаг TXSF6 после генерирования прерывания окончания передачи сброшен в 0, и только потом проводите инициализацию. Если инициализация узла передачи данных выполняется при TXSF6 = "1", то корректная передача данных не гарантируется.
2. Во время выполнения передачи данных может произойти ошибка переполнения, это означает, что следующая передача данных была завершена до выполнения процедуры обработки прерывания INTST6, которое генерируется после передачи одного фрейма данных. Ошибка переполнения может быть обнаружена, если программа разработана так, что может производить подсчет переданных байтов и отслеживать состояние флага TXSF6.

На рисунке 11-16 показан пример блок-схемы непрерывной передачи данных.

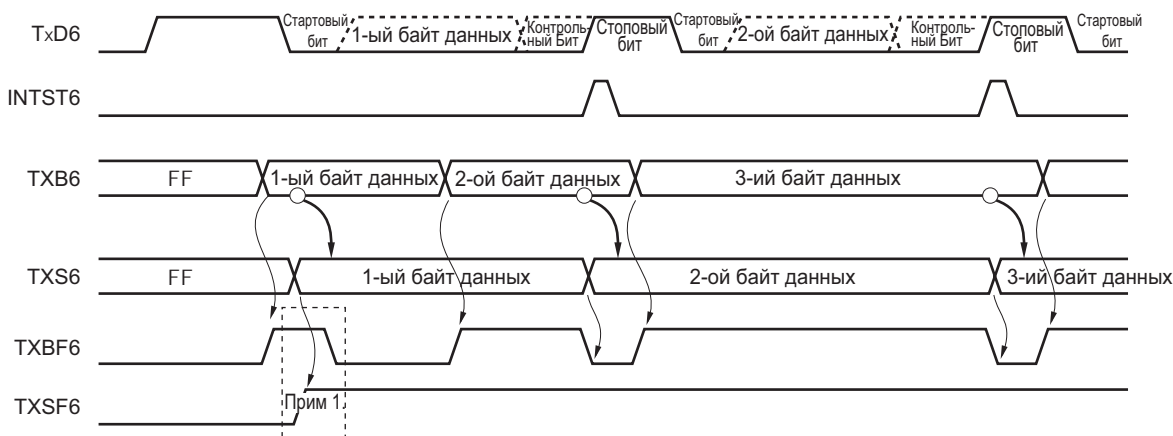
**Рисунок 11-16. Блок-схема непрерывной передачи данных**



**Замечания**

- TXB6: Регистр буфера передачи интерфейса 6
- ASIF6: Регистр статуса передачи асинхронного последовательного интерфейса 6
- TXBF6: Бит 1 регистра ASIF6 (флаг буфера передачи данных)
- TXSF6: Бит 0 регистра ASIF6 (флаг сдвигового регистра передачи данных)

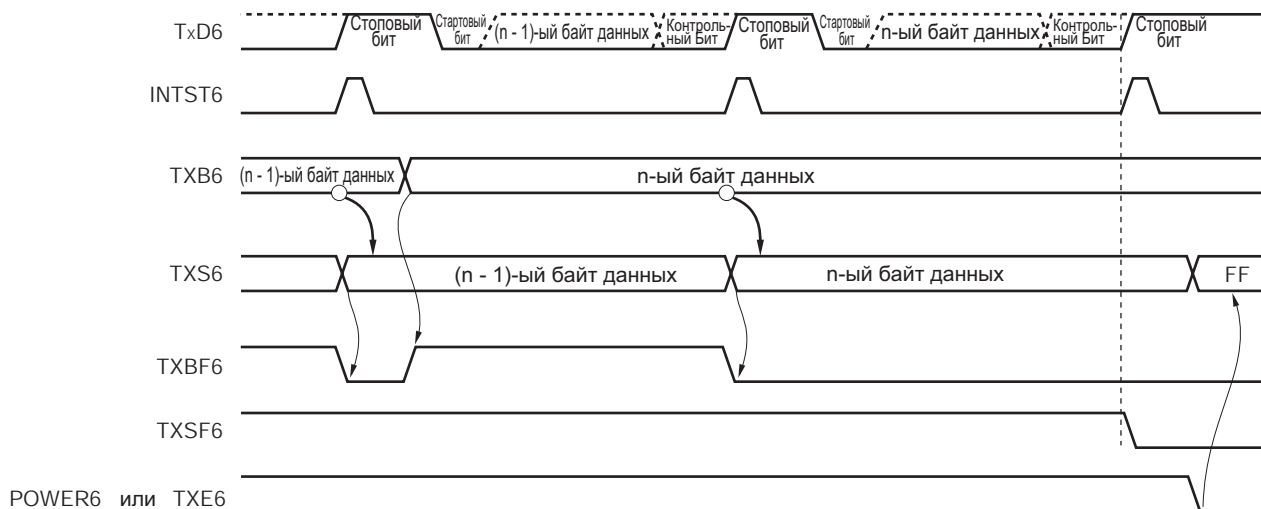
**Рисунок 11-17. Временные диаграммы запуска непрерывной передачи данных**



**Примечание 1.** При чтении регистра ASIF6 есть период в течение, которого флаги TXBF6 и TXSF6 = 1 и 1 соответственно. Поэтому, для определения возможности записи используется только флаг TXBF6.

- Замечания**
- TxD6: Состояние выхода TxD6
  - INTST6: Сигнал запроса на прерывание
  - TXB6: Регистр буфера передачи интерфейса 6
  - TXS6: Сдвиговый регистр передачи интерфейса 6
  - ASIF6: Регистр статуса передачи асинхронного последовательного интерфейса 6
  - TXBF6: Бит 1 регистра ASIF6
  - TXSF6: Бит 0 регистра ASIF6

**Рисунок 11-18. Временные диаграммы окончания непрерывной передачи данных**



- Замечания**
- TxD6: Состояние выхода TxD6
  - INTST6: Сигнал запроса на прерывание
  - TXB6: Регистр буфера передачи интерфейса 6
  - TXS6: Сдвиговый регистр передачи интерфейса 6
  - ASIF6: Регистр статуса передачи асинхронного последовательного интерфейса 6
  - TXBF6: Бит 1 регистра ASIF6
  - TXSF6: Бит 0 регистра ASIF6
  - POWER6: Бит 7 регистра ASIM6
  - TXE6: Бит 6 регистра ASIM6

**(е) Стандартный прием данных**

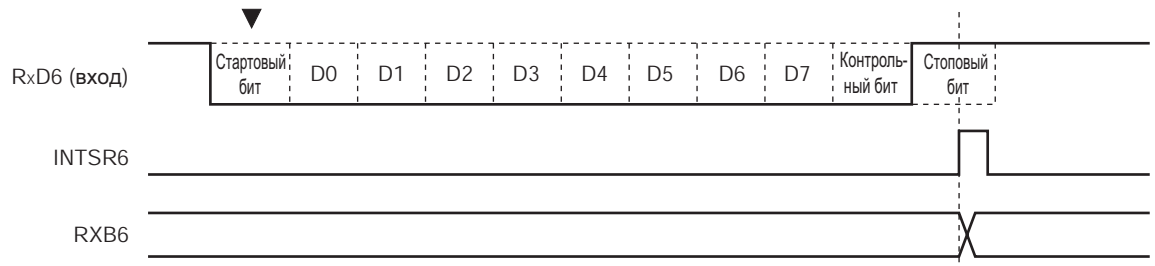
Если последовательно флаг POWER6, а затем и флаг RXE6 регистра режима интерфейса ASIM6 установлены в 1, то разрешается прием данных, и на входе RxD6 производится выборка данных.

Запуск 8-разрядного счетчика генератора скорости передачи данных происходит при определении на входе RxD6 перехода из “1” в “0”. Как только заданное регистром BRGC6 количество таковых импульсов будет отсчитано счетчиком генератора скорости передачи, на входе RxD6 произойдет очередная выборка данных (на рисунке 11-19 этот момент отмечен значком ▼). Если в этот момент на входе RxD6 определяется сигнал низкого уровня, то считается, что принят стартовый бит.

При определении на входе RxD6 стартового бита начинается прием, и данные последовательно записываются в сдвиговой регистр RXS6. Когда принимается стоповый бит, генерируется прерывание окончания приема INTSR6, и содержимое регистра RXS6 записывается в регистр буфера приема RXB6. Если обнаруживается ошибка переполнения OVE6, то принятые данные не записываются в регистр RXB6.

Если во время приема данных обнаруживается ошибка четности (PE6), прием данных продолжается до стопового бита, а по завершению приема генерируется прерывание ошибки (INTSR6/INTSRE6)

**Рисунок 11-19. Временные диаграммы генерирования прерывания окончания приема**



- Внимание**
1. Произведите чтение регистра буфера приема RXB6, даже если при приеме произошла ошибка. В противном случае при приеме следующих данных возникнет ошибка переполнения, и сохранится состояние ошибки приема.
  2. Прием данных всегда выполняется с “количеством стоповых битов равным 1”. При передаче двух стоповых битов, второй бит игнорируется.
  3. Перед чтением регистра RXB6 проанализируйте содержимое регистра статуса ошибки приема ASIS6.

**(f) Ошибка приема данных**

Во время приема данных могут быть обнаружены три типа ошибок: ошибка четности, ошибка кадрирования и ошибка переполнения. Если во время приема данных был установлен флаг регистра статуса ошибки приема ASIS6, генерируется прерывание ошибки приема (INTSR6/INTSRE6).

Какая именно ошибка произошла во время приема данных, можно определить после чтения содержимого регистра ASIS6 ([рисунок 11-6](#)).

После чтения регистра ASIS6, содержимое регистра ASIS6 сбрасывается в 00H.

**Таблица 11-3. Причины ошибки приема**

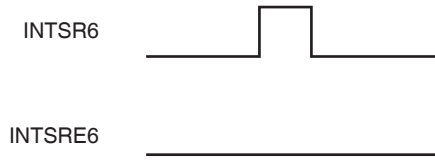
Ошибка приема	Причина ошибки приема
Ошибка четности	Четность, определенная при передаче данных не совпадает с четностью принятых данных.
Ошибка кадрирования	Стоповый бит не обнаружен.
Ошибка переполнения	Прием новых данных был завершён раньше, чем было прочитано содержимое регистра буфера приема RXB6.

Прерывание ошибки (INTSRE6) можно отделить от прерывания завершения приема (INTSR6) путем сброса в “0” флага ISRM6 регистра ASIM6.

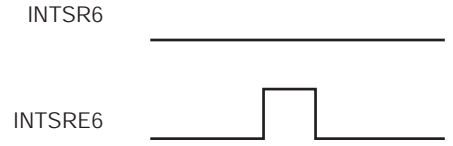
**Рисунок 11-20. Прерывание ошибки приема**

1. Флаг ISRM6 сброшен в 0 (прерывание завершения приема (INTSR6) и прерывание в случае возникновения ошибки (INTSRE6) отделены друг от друга)

(а) Прием проходит без возникновения ошибки

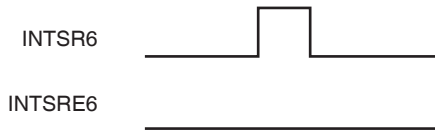


(б) Ошибка во время приема данных

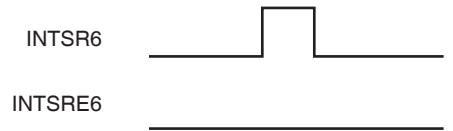


2. Флаг ISRM6 установлен в 1 (прерывание ошибки совпадает с INTSR6)

(а) Прием проходит без возникновения ошибки



(б) Ошибка во время приема данных



**(g) Подавление шумов при приеме данных**

Выборка сигнала на входе RxD6 осуществляется при тактировании базовой частотой формируемой на выходе предделителя частоты. Если значения уровня сигнала на входе и выходе первого триггера совпадают, то схема определения совпадения разрешает выборку данных вторым триггером (Рисунок 11-21). Схема подавления шумов приведенная на рисунке 11-21 задерживает процесс приема по отношению ко внешнему сигналу на два такта базовой частоты.

**Рисунок 11-21. Схема фильтра шумов**



#### (h) Передача синхروпаузы (SBF)

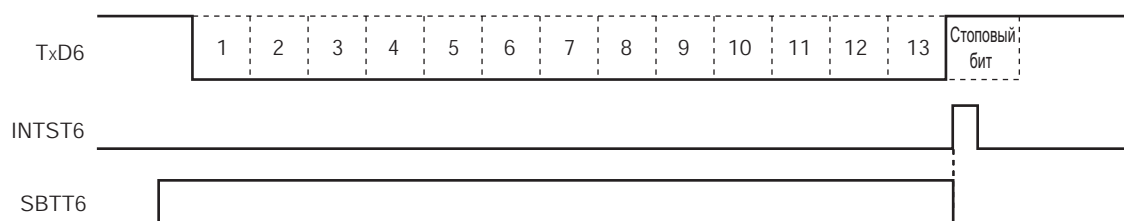
Когда устройство подключено к шине LIN, при передаче данных используется функция управления передачей синхропаузы (synchronous break field - SBF). Передача данных по LIN интерфейсу показана на [Рисунке 11-1. Передача данных по LIN интерфейсу](#).

Когда флаг POWER6 регистра режима интерфейса ASIM6 установлен в 1, на выход TxD6 подается сигнал высокого уровня. Затем, когда флаг TXE6 регистра ASIM6 установлен в 1, разрешена передача данных, и установкой в 1 флага SBTT6 регистра ASICL6 запускается передача синхропаузы.

После этого на выход подается сигнал низкого уровня длительностью от 13 до 20 бит (длительность сигнала устанавливается флагами SBL62 – SBL60 регистра ASICL6). По окончании передачи синхропаузы генерируется прерывание окончания передачи INTST6, при этом флаг SBTT6 регистра ASICL6 автоматически сбрасывается в 0. После этого восстанавливается обычный режим передачи данных.

Передача данных приостановлена, пока флаг SBTT6 регистра ASICL6 не будет установлен в 1, или пока данные для следующей передачи не будут записаны в регистр буфера передачи TXB6.

**Рисунок 11-22. Передача синхропаузы.**



**Замечание**

TxD6:	Выход TxD6
INTST6:	Прерывание окончания передачи
SBTT6:	Бит 5 регистра управления асинхронного последовательного интерфейса ASICL6

#### (i) Прием синхропаузы (SBF)

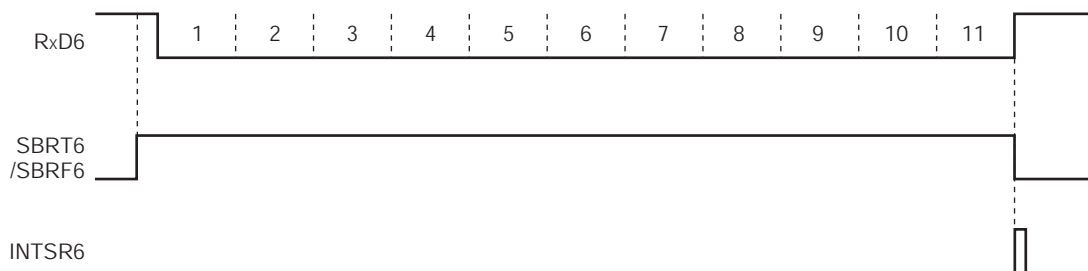
Когда устройство подключено к шине LIN, для приема данных используется функция управления приемом синхропаузы (synchronous break field - SBF). Прием данных по LIN интерфейсу показан на [Рисунке 11-2. Прием данных по LIN интерфейсу](#).

Прием данных разрешен, когда флаг POWER6 регистра режима интерфейса ASIM6, а затем и флаг RXE6 регистра ASIM6 установлены последовательно в 1. Прием синхропаузы разрешен, когда флаг SBRT6 регистра ASICL6 установлен в 1. В режиме разрешения приема синхропаузы выборка данных на входе RxD6 и определение стартового бита осуществляется так же, как и в режиме разрешения обычного приема.

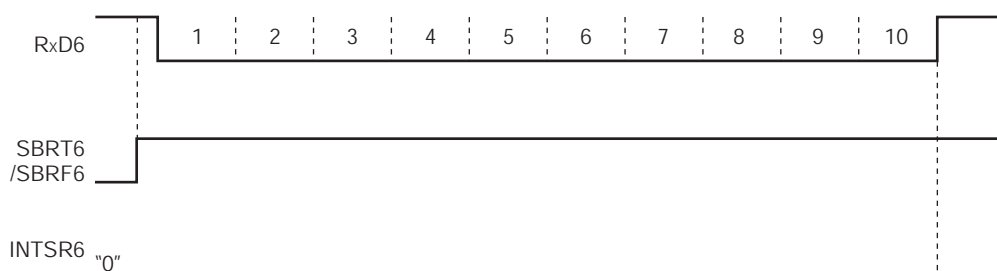
Прием данных начинается, когда на входе определяется стартовый бит, и принятые данные последовательно записываются в сдвиговый регистр приема RXS6 в соответствии с установленной скоростью передачи данных. Когда принимается стоповый бит, и если длина синхропаузы 11 бит или больше, генерируется запрос на прерывание окончания приема INTSR6, как и при обычном приеме. При этом происходит окончание приема синхропаузы, и флаги SBRT6 и SBRF6 регистра ASICL6 автоматически сбрасываются в 0. При приеме синхропаузы обработка ошибок OVE6, PE6 и FE6 (соответствуют флагам регистра ASIS6), не выполняется. Кроме того, не выполняется передача данных между сдвиговым регистром приема RXS6 и регистром буфера приема RXB6, и содержимое регистра RXB6 остается в состоянии сброса FFH. Если длина синхропаузы 10 бит или меньше, то после приема стопового бита запрос на прерывание окончания приема INTSR6 не генерируется, так как прием синхропаузы произошел с ошибкой, и режим приема синхропаузы устанавливается заново. В этом случае флаги SBRT6 и SBRF6 регистра ASICL6 не сбрасываются в 0.

Рисунок 11-23. Прием синхروпаузы.

1. Прием синхروпаузы без ошибки (длина сигнала 11 бит или больше)



2. Прием синхروпаузы с ошибкой (длина сигнала 10 бит или меньше)



Замечание

RxD6: Вход RxD6  
SBRT6: Бит 6 регистра управления асинхронного последовательного интерфейса ASICL6  
SBRF6: Бит 7 регистра ASICL6  
INTSR6: Прерывание окончания приема

### 11.4.3 Генератор скорости передачи данных (бодрейт-генератор)

Генератор скорости передачи данных, состоящий из селектора тактовой частоты и программируемого 8-разрядного счетчика, предназначен для задания скорости приема/передачи данных интерфейса UART6.

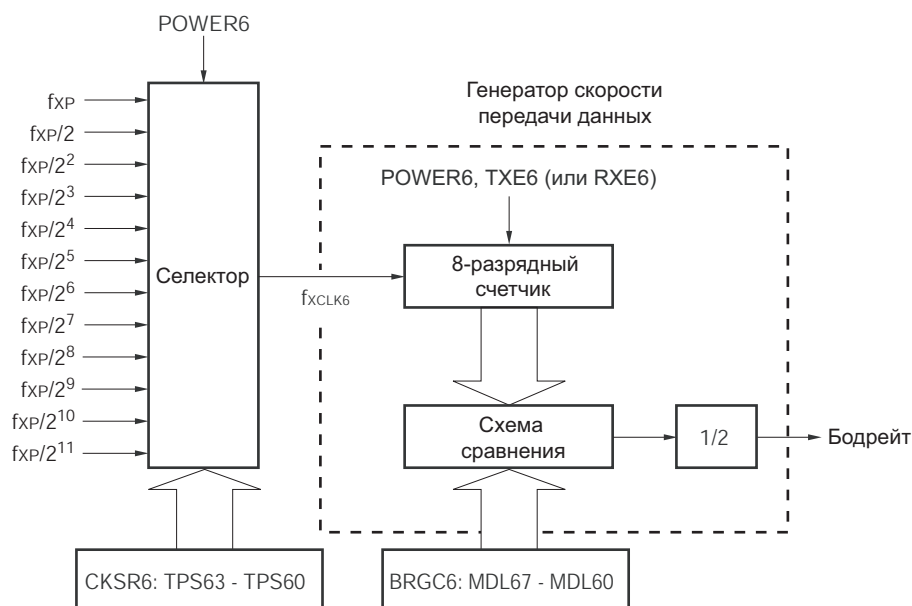
Отсчеты 8-разрядного счетчика обеспечивают прием и передачу данных.

(1) Конфигурация генератора скорости передачи данных

- Базовая частота  
Частота, устанавливаемая флагами TPS63 – TPS60 (биты 3 – 0) регистра выбора частоты CKSR6, подается на каждый узел интерфейса, когда флаг POWER6 регистра ASIM6 установлен в 1. Эта частота называется базовой, и обозначается  $f_{CLK6}$ . Когда флаг POWER6 равен 0, выход узла формирования базовой частоты устанавливается в 0.
- Счетчик передачи  
Когда флаг POWER6 или флаг TXE6 регистра ASIM6 сброшен в 0, работа этого счетчика остановлена (счетчик сброшен в 0).  
Запуск счетчика происходит при установке флага POWER6 и флага TXE6 в 1.  
Когда происходит запись в регистр буфера TXB6 первых данных для передачи, содержимое счетчика сбрасывается в 0.  
Если выполняется непрерывная передача данных, то содержимое счетчика повторно сбрасывается в 0, после того как полностью завершается передача одного фрейма данных. Если нет данных для следующей передачи (передан последний фрейм данных), то сброс счетчика в 0 не выполняется, отсчет происходит до тех пор, пока не произойдет сброс флага POWER6 или флага TXE6 в 0.
- Счетчик приема  
Когда флаг POWER6 или флаг RXE6 регистра ASIM6 сброшен в 0, работа этого счетчика остановлена (счетчик сброшен в 0).  
Запуск счетчика происходит при определении на входе RxD6 стартового бита.  
После завершения приема одного фрейма данных работа счетчика остановлена до тех пор, пока не будет определен на входе RxD6 следующий стартовый бит.



**Рисунок 11-24. Конфигурация генератора скорости передачи данных.**



**Замечание**

**POWER6:** Бит 7 регистра режима асинхронного последовательного интерфейса ASIM6  
**TXE6:** Бит 6 регистра ASIM6  
**RXE6:** Бит 5 регистра ASIM6  
**CKSR6:** Регистр выбора базовой тактовой частоты интерфейса 6  
**BRGC6:** Регистр выбора скорости передачи (баудрейта) интерфейса 6

**(2) Генерирование частоты выдачи/приема последовательных данных (баудрейта)**  
 С помощью регистра выбора частоты CKSR6 и регистра выбора баудрейта BRGC6 может быть сгенерирована частота выдачи/приема последовательных данных (баудрейта). Используя флаги TPS63 – TPS60 регистра CKSR6, выберете базовую частоту, она будет подаваться на вход 8-разрядного счетчика. Регистром BRGC6, устанавливается коэффициент деления 8-разрядного счетчика/делителя.

**(a) Скорость передачи данных**

Ниже приведена формула вычисления скорости передачи данных.

• Скорость передачи данных =  $\frac{f_{XCLK6}}{2 * k}$  [бит/с]

$f_{XCLK6}$ : Базовая частота, устанавливается флагами TPS63 – TPS60 регистра CKSR6  
 k: Содержимое регистра BRGC6 в десятичном виде (k = 8,9,10,...,255)

**(b) Ошибка скорости передачи данных**

Ниже приведена формула вычисления ошибки скорости передачи данных.

• Ошибка (%) =  $\left( \frac{\text{Фактическая\_скорость\_передачи\_данных\_с\_ошибкой}}{\text{Ожидаемая\_скорость\_передачи\_данных\_без\_ошибки}} - 1 \right) * 100$  [%]

**Внимание**

1. Убедитесь, что ошибка баудрейта на передаче находится в пределах рабочего диапазона баудрейта на приеме.
2. Убедитесь, ошибка баудрейта во время приема удовлетворяет [пункту \(4\) Рабочий диапазон баудрейта во время приема данных](#)

**Пример:**

Частота  $f_{XCLK6}$  = 10 МГц = 10 000 000 Гц  
 Содержимое регистра BRGC6 = 00100001В (k = 33)  
 Необходимая скорость передачи = 153600 [бит/с]

Скорость передачи = 10 МГц / (2 \* 33) = 10 000 000 / (66) = 151515 [бит/с]

Ошибка = (151515/153600 - 1) \* 100 = -1,357 %

(3) Примеры установки скорости передачи данных

Таблица 11-4. Установки для генератора скорости передачи данных

Необходимая скорость передачи данных [бит/с]	$f_{XP} = 10 \text{ МГц}$				$f_{XP} = 8,38 \text{ МГц}$				$f_{XP} = 4,19 \text{ МГц}$			
	TPS63 – TPS60	k	Получаемая скорость	ERR [%]	TPS63 – TPS60	k	Получаемая скорость	ERR [%]	TPS63 – TPS60	k	Получаемая скорость	ERR [%]
600	6H	130	601	0,16	6H	109	601	0,11	5H	109	601	0,11
1200	5H	130	1202	0,16	5H	109	1201	0,11	4H	109	1201	0,11
2400	4H	130	2404	0,16	4H	109	2403	0,11	3H	109	2403	0,11
4800	3H	130	4808	0,16	3H	109	4805	0,11	2H	109	4805	0,11
9600	2H	130	9615	0,16	2H	109	9610	0,11	1H	109	9610	0,11
10400	1H	240	10417	0,16	1H	201	10423	0,22	1H	101	10475	-0,28
19200	1H	130	19231	0,16	1H	109	19220	0,11	0H	109	19220	0,11
31250	0H	160	31250	0,00	0H	134	31268	0,06	0H	67	31268	0,06
38400	0H	130	38462	0,16	0H	109	38440	0,11	0H	55	38090	-0,80
76800	0H	65	76923	0,16	0H	55	76182	-0,80	0H	27	77693	1,03
115200	0H	43	116279	0,94	0H	36	116389	1,03	0H	18	116389	1,03
153600	0H	33	151515	-1,36	0H	27	155185	1,03	0H	14	149643	-2,58
230400	0H	22	227272	-1,36	0H	18	232778	1,03	0H	9	232778	1,03

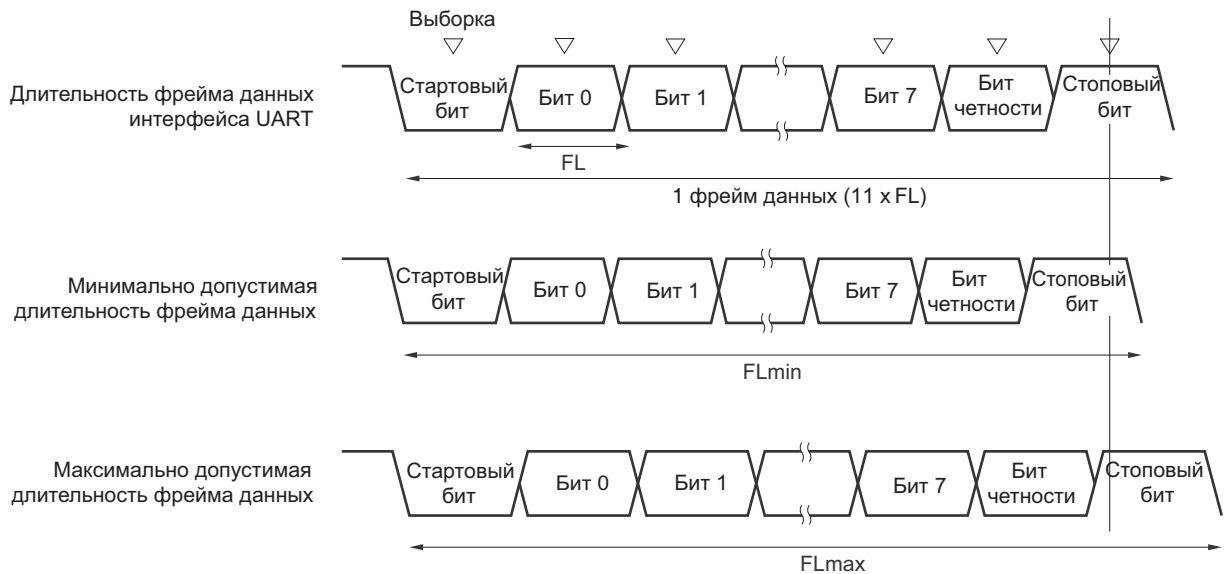
**Замечание** TPS60 – TPS63: Биты 0 – 3 регистра выбора частоты CKSR6 (базовая частота)  
 k: Десятичное представление содержимого регистра BRGC6 (k = от 8 до 255)  
 $f_{XP}$ : Тактовая частота периферийных устройств  
 ERR: Ошибка скорости передачи данных

(4) Допустимый диапазон baudrate во время приема данных

Допустимая ошибка скорости передачи во время приема данных показана ниже.

**Внимание** Убедитесь, что во время приема данных ошибка скорости передачи находится в пределах рабочего диапазона. Для этого используйте формулу приведенную ниже.

Рисунок 11-25. Допустимый диапазон baudrate



Как показано на рисунке 11-25, период между выборками принимаемых данных, определяется содержимым регистра BRGC6, выборка данных начинается после определения на входе стартового бита. Если в момент выборки приемником последнего бита (стопового бита) происходит передача стопового бита передатчиком, прием данных может быть корректно завершён.

Если происходит прием фрейма длительностью 11 бит, теоретические значения могут быть рассчитаны по формулам, приведенным ниже.

$$FL = (BRate)^{-1}$$

BRate: Скорость передачи данных интерфейса UART  
 k: Содержимое регистра BRGC6  
 FL: Длительность 1 бита данных  
 Отклонение при выборке: 2 такта

Минимально допустимая длительность одного фрейма данных может быть вычислена по формуле:

$$FL_{min} = 11 \times FL - \frac{k-2}{2k} \times FL = \frac{21k+2}{2k} \times FL$$

Максимальная скорость передачи при приеме данных:

$$BR_{max} = (FL_{min}/11)^{-1} = \frac{22k}{21k+2} BRate$$

Максимально допустимая длительность одного фрейма данных может быть вычислена по формуле:

$$\frac{10}{11} \times FL_{max} = 11 \times FL - \frac{k+2}{2k} \times FL = \frac{21k-2}{2k} \times FL$$

$$FL_{max} = \frac{21k-2}{20k} \times FL \times 11$$

Минимальная скорость передачи при приеме данных:

$$BR_{min} = (FL_{max}/11)^{-1} = \frac{20k}{21k-2} BRate$$

Исходя из вышеприведенных формул, допустимая ошибка скорости передачи на узле приема может быть рассчитана следующим образом.

**Таблица 11-5. Минимально/максимально допустимая ошибка скорости передачи**

Коэффициент деления	Максимально допустимая ошибка скорости передачи	Минимально допустимая ошибка скорости передачи
8	+3,53 %	-3,61 %
20	+4,26 %	-4,31 %
50	+4,56 %	-4,58 %
100	+4,66 %	-4,67 %
255	+4,72 %	-4,73 %

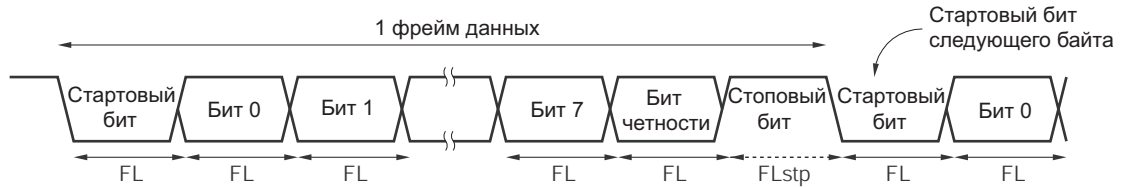
**Замечания**

1. Допустимая ошибка скорости передачи зависит от количества бит в одном фрейме данных, базовой частоты  $f_{XCLK6}$ , коэффициента деления (k). Чем выше подаваемая частота  $f_{XCLK6}$  и чем выше коэффициент деления k, тем выше допустимая ошибка передачи данных.
2. k: Содержимое регистра BRGC6

(5) **Длительность фрейма данных во время непрерывной передачи**

При непрерывной передаче длительность фрейма данных между стоповым битом и следующим стартовым битом увеличивается на два такта базовой частоты. Однако это не влияет на результат передачи данных, так как на приеме синхронизация происходит при определении стартового бита.

**Рисунок 11-26. Длительность фрейма данных во время непрерывной передачи**



Обозначим через FL – длительность 1 бита данных, FLstp – длительность стопового бита,  $f_{\text{CLK6}}$  – базовая частота, тогда:

$$FL_{\text{stp}} = FL + 2/f_{\text{CLK6}}$$

Из этого следует, что длительность одного фрейма данных при непрерывной передаче можно записать в следующем виде:

$$\text{Длительность одного фрейма данных} = 11 \times FL + 2/f_{\text{CLK6}}$$

# Глава 12 Прерывания

## 12.1 Типы прерываний

Имеется два типа прерываний: маскируемые прерывания и сброс.

- **Маскируемые прерывания**

Эти прерывания управляются масками прерываний. Если одновременно генерируется два или более запроса на прерывания, они обрабатываются, согласно их приоритету, приведенному в Таблице 12-1.

При генерации запроса на прерывание, если микроконтроллер находился в режиме standby, он выходит из этого режима, и если обработка данного прерывания разрешена, микроконтроллер выполняет процедуру обработки прерывания. Адреса процедур обработки прерываний записаны в специальной таблице.

Имеется 9 источников внутренних и 4 источника внешних маскируемых прерываний.

- **Сброс**

ЦПУ и регистры FSR при сбросе устанавливаются в начальное состояние. Причины по которым может возникнуть сброс приведены в таблице 12-1.

При сбросе, выполнение программы начинается с адреса записанного в ячейки памяти 0000H и 0001H.

## 12.2 Конфигурация и источники прерываний

В микроконтроллере всего 13 источников прерываний и до четырех источников сигнала сброса (см. Таблицу 12-1).

Таблица 12-1. Источники прерываний

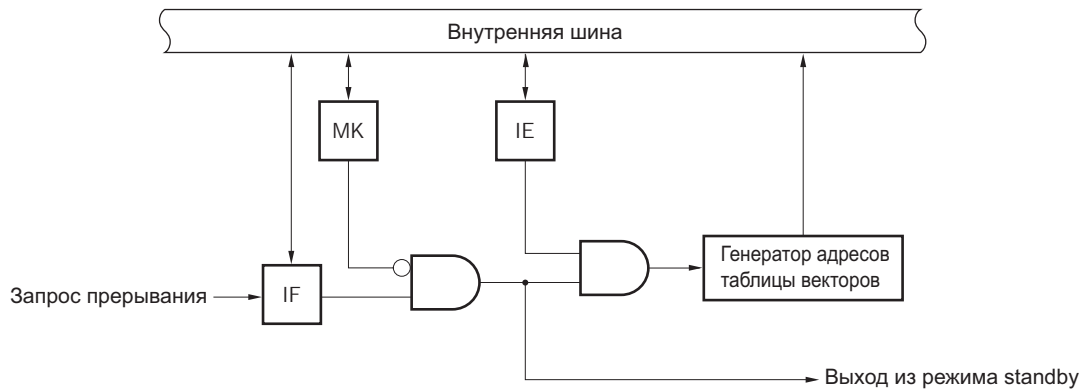
Тип прерывания	Приоритет <sup>1</sup>	Источник прерывания		Внутреннее/внешнее	Адрес	Тип базовой конфигурации <sup>2</sup>
		Обозначение	Триггер			
Маскируемые	1	INTLVI	Снижение напряжения питания <sup>3</sup>	Внутр.	0006H	(А)
	2	INTP0	Определение активного перехода на соответствующем входе	Внеш.	0008H	(В)
	3	INTP1				
	4	INTTMH1	Равенство содержимого регистра CMP01 и таймера TMH1 (регистр CMP01 определен как регистр сравнения)	Внутр.	000CH	(А)
	5	INTTM000	Равенство содержимого регистра CR000 и таймера TM00 (регистр CR000 определен как регистр сравнения), на входе TI010 определен активный переход (регистр CR000 определен как регистр выборки)		000EH	
	6	INTTM010	Равенство содержимого регистра CR010 и таймера TM00 (регистр CR010 определен как регистр сравнения), на входе TI000 определен активный переход (регистр CR010 определен как регистр выборки)		0010H	
	7	INTAD	Окончание АЦ преобразования		0012H	
	8	INTP2	Определение активного перехода на соответствующем входе	Внеш.	0016H	(В)
	9	INTP3				
	10	INTTM80	Равенство содержимого регистра CR80 и таймера TM80	Внутр.	001AH	(А)
	11	INTSRE6	Ошибка при приеме данных интерфейса UART		001CH	
	12	INTSR6	Окончание приема интерфейса UART		001EH	
	13	INTST6	Окончание передачи интерфейса UART		0020H	
Сброс	-	RESET	Вход сигнала сброса	-	0000H	-
		POC	Сброс при включении питания			
		LVI	Снижение напряжения питания <sup>4</sup>			
		WDT	Переполнение WDT			

- Примечания**
1. Приоритет прерывания определяет очередность выполнения этого прерывания, при условии, что одновременно сгенерировано несколько запросов на прерывания. Первым выполняется прерывание с приоритетом 1, а последним прерывание с приоритетом 13.
  2. Базовая конфигурация (А) и (В) соответствуют (А) и (В) Рисунка 12-1.
  3. Если флаг LVIMD регистра режима детектора снижения напряжения питания LVIM равен 0.
  4. Если флаг LVIMD регистра режима детектора снижения напряжения питания LVIM равен 1.

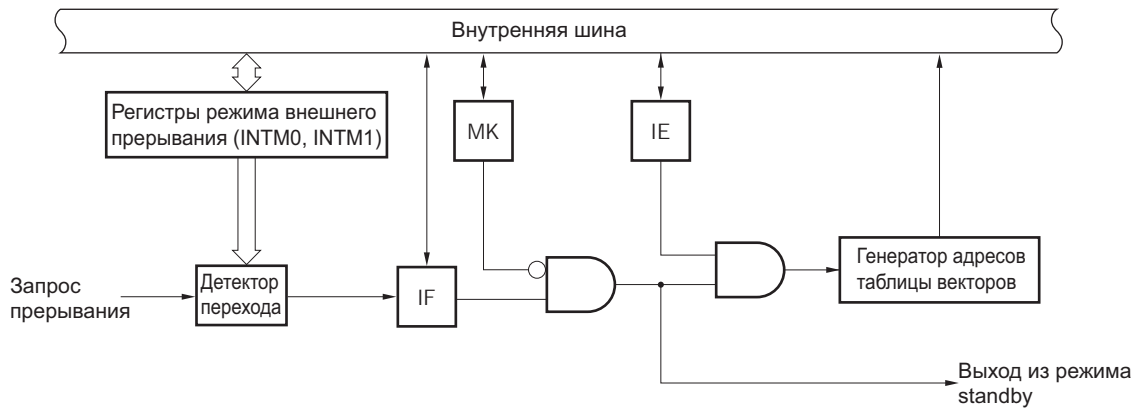
**Внимание** Адресу 0014H не соответствует никакой источник прерывания.

Рисунок 12-1. Базовая конфигурация прерываний

(А) Внутреннее маскируемое прерывание



(В) Внешнее маскируемое прерывание



- IF: Флаг запроса прерывания
- IE: Флаг разрешения прерывания
- МК: Флаг маски прерывания

## 12.3 Регистры управления прерываниями

Управление прерываниями осуществляется четырьмя типами регистров, приведенными ниже:

- Регистры флагов запросов прерываний (IF0, IF1)
- Регистры флагов масок прерываний (МК0, МК1)
- Регистры режима внешнего прерывания (INTM0, INTM1)
- Слово состояния (PSW)

В Таблице 12-2 приведен список запросов прерывания и соответствующие им флаги запроса прерывания и флаги маски прерывания.

**Таблица 12-2. Сигналы запроса прерывания и соответствующие им флаги**

Сигнал запроса прерывания	Флаг запроса прерывания	Флаг маски прерывания
INTLVI	LVIIF	LVIMK
INTP0	PIF0	PMK0
INTP1	PIF1	PMK1
INTTMH1	TMIFH1	TMMKH1
INTTM000	TMIF000	TMMK000
INTTM010	TMIF010	TMMK010
INTAD	ADIF	ADMK
INTP2	PIF2	PMK2
INTP3	PIF3	PMK3
INTTM80	TMIF80	TMMK80
INTSRE6	SREIF6	SREMK6
INTSR6	SRIF6	SRMK6
INTST6	STIF6	STMK6

### (1) Регистры флагов запроса прерывания (IF0, IF1)

Когда сгенерирован запрос прерывания, или когда выполнена соответствующая инструкция манипуляция с регистрами флагов IF0, IF1, соответствующий флаг запроса прерывания устанавливается в 1. Этот флаг сбрасывается в 0 при выполнении соответствующей инструкции после подтверждения запроса на прерывание, или когда подается сигнал сброса.

Регистры IF0 и IF1 устанавливаются инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистров IF0 и IF1 принимает значение 00H.

**Рисунок 12-2. Схематическое представление регистров флагов запроса прерывания (IF0, IF1)**

Адрес: FFE0H; После сброса: 00H; ЧТ/ЗП

Обозначение	<7>	<6>	<5>	<4>	<3>	<2>	<1>	0
<b>IF0</b>	ADIF	TMIF010	TMIF000	TMIFH1	PIF1	PIF0	LVIIF	0

Адрес: FFE1H; После сброса: 00H; ЧТ/ЗП

Обозначение	7	<6>	<5>	<4>	<3>	<2>	<1>	0
<b>IF1</b>	0	STIF6	SRIF6	SREIF6	TMIF80	PIF3	PIF2	0

xxIFx	Флаг запроса прерывания
0	Нет запроса прерывания.
1	Сгенерирован сигнал запроса прерывания; состояние флага запроса прерывания.

**Внимание** Поскольку выходы P30, P31, P41 и P43 имеют альтернативную функцию как входы внешних прерываний, при изменении состояния выходного уровня порта может быть сформирован соответствующий запрос прерывания. Поэтому перед использованием режима выхода порта необходимо установить в 1 соответствующий флаг маски прерывания.



## (2) Регистры масок прерываний (МК0, МК1)

Флаги масок прерываний используются для разрешения и запрещения выполнения соответствующих маскируемых прерываний.

Регистры МК0 и МК1 устанавливаются инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистров МК0 и МК1 принимает значение FFH.

**Рисунок 12-3. Схематическое представление регистров масок прерываний (МК0, МК1)**

Адрес: FFE4H; После сброса: FFH; ЧТ/ЗП

Обозначение	<7>	<6>	<5>	<4>	<3>	<2>	<1>	0
<b>МК0</b>	ADMK	TMMK010	TMMK000	TMMKH1	PMK1	PMK0	LVIMK	1

Адрес: FFE5H; После сброса: FFH; ЧТ/ЗП

Обозначение	7	<6>	<5>	<4>	<3>	<2>	<1>	0
<b>МК1</b>	1	STMK6	SRMK6	SREMK6	TMMK80	PMK3	PMK2	1

xxMKx	Флаг маски прерывания
0	Разрешение обработки прерывания
1	Запрещение обработки прерывания

**Внимание** Поскольку альтернативными функциями выводов P30, P31, P41 и P43 являются входы внешних прерываний, при изменении состояния выходного уровня порта может быть сформирован соответствующий запрос прерывания. Поэтому перед использованием режима выхода порта необходимо установить в 1 соответствующий флаг маски прерывания.

## (3) Регистр режима внешнего прерывания 0 (INTM0)

Этот регистр используется для выбора активного фронта/среза на входах INTP0 – INTP2.

Регистр INTM0 устанавливается инструкциями манипуляции 8-разрядными данными.

В результате сброса содержимое регистра INTM0 принимает значение 00H.

**Рисунок 12-4. Схематическое представление регистра режима внешнего прерывания 0 (INTM0)**

Адрес: FFECH; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>INTM0</b>	ES21	ES20	ES11	ES10	ES01	ES00	0	0

ES21	ES20	Установка активного фронта/среза на входе INTP2
0	0	Переход из “1” в “0” (срез)
0	1	Переход из “0” в “1” (фронт)
1	0	Запрещенная комбинация
1	1	Оба перехода активны

ES11	ES10	Установка активного фронта/среза на входе INTP1
0	0	Переход из “1” в “0” (срез)
0	1	Переход из “0” в “1” (фронт)
1	0	Запрещенная комбинация
1	1	Оба перехода активны

ES01	ES00	Установка активного фронта/среза на входе INTP0
0	0	Переход из “1” в “0” (срез)
0	1	Переход из “0” в “1” (фронт)
1	0	Запрещенная комбинация
1	1	Оба перехода активны

- Внимание**
1. Убедитесь, что биты 0 и 1 регистра INTM0 сброшены в 0.
  2. Перед установкой содержимого регистра INTM0, убедитесь, что обработка соответствующих прерываний запрещена, т.е. установлены в 1 флаги

масок соответствующих прерываний. После установки содержимого регистра INTM0, сбросьте в 0 флаги запросов прерываний (xxIFx = 0), а затем сбросьте в 0 флаги масок соответствующих прерываний (xxMKx = 0), такая последовательность действий разрешает прерывания.

#### (4) Регистр режима внешнего прерывания 1 (INTM1)

Этот регистр используется для выбора активного фронта/среза на входе INTP3. Регистр INTM1 устанавливается инструкциями манипуляции 8-разрядными данными. В результате сброса содержимое регистра INTM1 принимает значение 00H.

**Рисунок 12-5. Схематическое представление регистра режима внешнего прерывания 1 (INTM1)**

Адрес: FFEDH; После сброса: 00H; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>INTM1</b>	0	0	0	0	0	0	ES31	ES30

ES31	ES30	Установка активного фронта/среза на входе INTP3
0	0	Переход из "1" в "0" (срез)
0	1	Переход из "0" в "1" (фронт)
1	0	Запрещенная комбинация
1	1	Оба перехода активны

- Внимание**
1. Убедитесь, что биты 2 – 7 регистра INTM1 сброшены в 0.
  2. Перед установкой содержимого регистра INTM1, установите в 1 флаг РМК3 для запрещения обработки прерываний. После установки содержимого регистра INTM1, сбросьте в 0 флаг PIF3, затем сбросьте в 0 флаг РМК3 для разрешения обработки прерываний.

#### (5) Слово состояния (PSW)

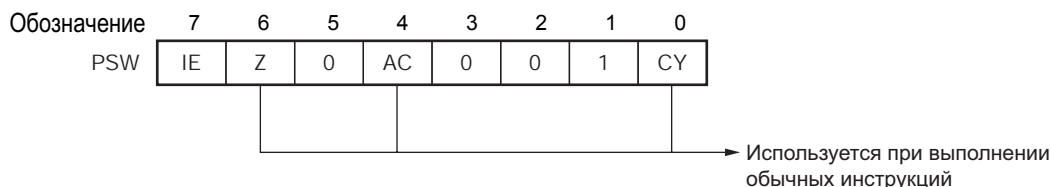
Этот регистр используется для сохранения результата выполнения инструкции и текущего состояния запроса прерывания. Флаг IE, используемый для разрешения/запрещения обработки маскируемого прерывания, является одним из битов PSW.

Регистр PSW может быть считан/установлен инструкциями манипуляции битовыми и 8-разрядными данными, а также специальными инструкциями EI и DI. Когда запрос векторного прерывания подтвержден, регистр PSW автоматически помещается в стек, флаг IE сбрасывается в 0.

В результате сброса содержимое регистра PSW принимает значение 02H.

**Рисунок 12-6. Схематическое представление регистра слова состояния (PSW)**

После сброса: 02H; ЧТ/ЗП



IE	Разрешение/запрещение обработки маскируемого прерывания
0	Запрещение обработки маскируемых прерываний
1	Разрешение обработки маскируемых прерываний

## 12.4 Обработка прерываний

### 12.4.1 Подтверждение запроса маскируемого прерывания

Когда соответствующий флаг запроса прерывания установлен в 1, и соответствующий флаг маски прерывания сброшен в 0, запрос прерывания может быть подтвержден. Подтвержде-

ние запроса векторного прерывания происходит в состоянии разрешения обработки прерываний (когда флаг IE установлен в 1).

Время, необходимое для запуска обработки прерывания, после генерирования запроса прерывания, приведено в Таблице 12-3.

На Рисунке 12-8 и 12-9 показаны временные диаграммы подтверждения запроса прерывания.

**Таблица 12-3. Время между генерированием запроса прерывания и обработкой прерывания**

Минимальное время	Максимальное время <sup>1</sup>
9 тактов	19 тактов

**Примечание** Время ожидания максимально, когда запрос прерывания генерируется непосредственно перед выполнением инструкций VT и VF.

**Замечание** 1 такт =  $1/f_{CPU}$  ( $f_{CPU}$ : тактовая частота ЦПУ)

Если одновременно генерируется два или более запросов прерываний, то первым получает подтверждение прерывание с высшим приоритетом.

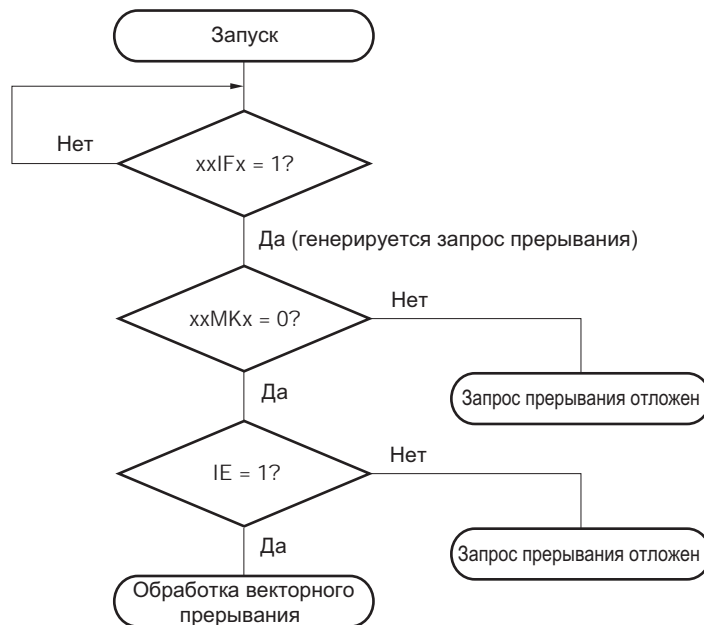
Задержанное прерывание подтверждается, когда устанавливается режим, в котором этот запрос может быть подтвержден.

На Рисунке 12-7 показан алгоритм подтверждения запроса прерывания.

Когда запрос прерывания подтвержден, содержимое регистров PSW и PC последовательно помещается в стек, затем флаг IE сбрасывается в 0, данные из таблицы векторов прерываний, определенные для каждого прерывания, считываются в регистр PC, и выполняется операция ветвления.

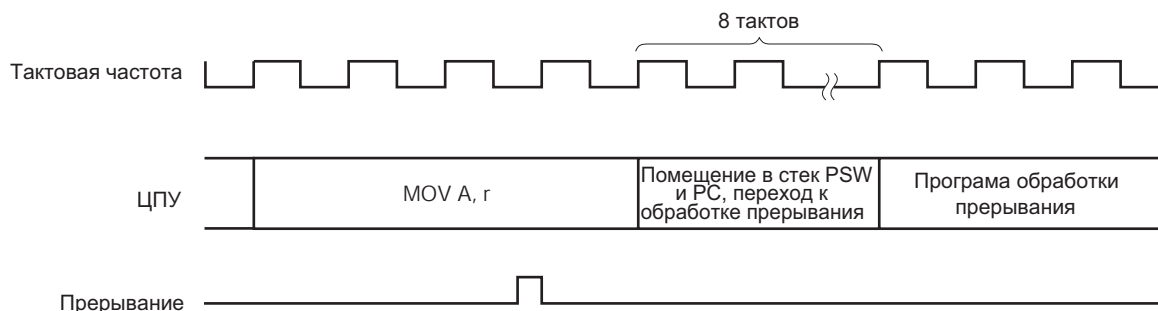
Для возврата из программы обработки прерывания используется инструкция RETI.

**Рисунок 12-7. Алгоритм выполнения подтверждения прерывания.**



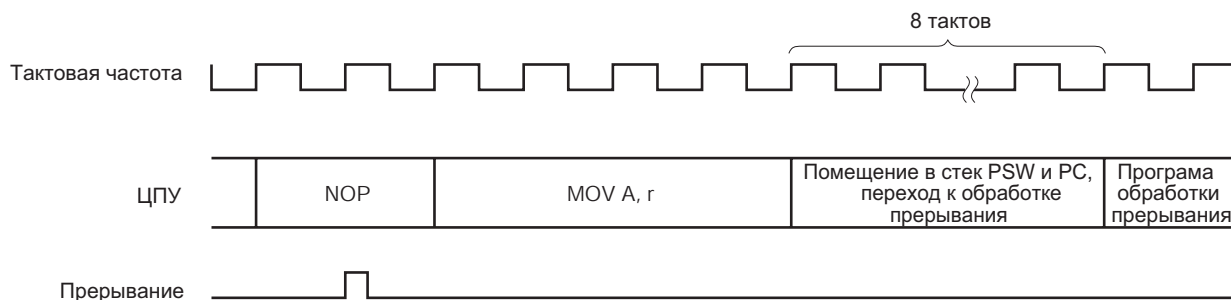
xxIFx: Флаг запроса прерывания  
 xxMKx: Флаг маски прерывания  
 IE: Флаг разрешения маскируемого прерывания (1 = разрешено, 0 = запрещено)

**Рисунок 12-8. Временные диаграммы подтверждения запроса прерывания (Пример: MOV A, r)**



Если соответствующий флаг запроса прерывания `xxIFx` устанавливается в 1, до того как выполнится  $n-1$ -ый такт инструкции длительностью  $n$  ( $n =$  от 4 до 10) тактов, то прерывание подтверждается после завершения выполнения инструкции. На Рисунке 12-8 показаны временные диаграммы подтверждения запроса прерывания для инструкции передачи 8-разрядных данных `MOV A, r`. Эта инструкция выполняется за 4 такта, если до 3-его такта после начала выполнения инструкции происходит установка в 1 флага `xxIFx`, то выполнение подтверждения прерывания происходит после завершения выполнения инструкции `MOV A, r`.

**Рисунок 12-9. Временные диаграммы подтверждения запроса прерывания (флаг запроса прерывания устанавливается в 1 на последнем такте выполнения инструкции)**



Если соответствующий флаг запроса прерывания `xxIFx` устанавливается в 1 на последнем такте выполнения инструкции, то прерывание подтверждается после завершения выполнения следующей инструкции.

На Рисунке 12-8 приведен пример временных диаграмм подтверждения запроса прерывания, когда флаг запроса прерывания устанавливается в 1 на втором такте выполнения 2-х тактовой инструкции `NOP`. В этом случае, инструкция `MOV A, r` выполняется после завершения инструкции `NOP`, и только после этого выполняется подтверждение прерывания.

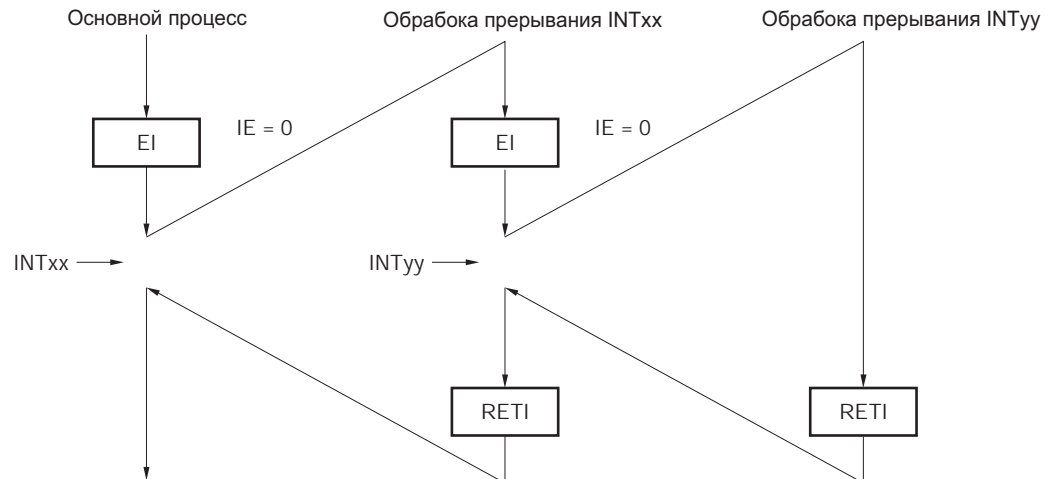
**Внимание**      **Запрос прерывания будет отложен, пока происходит доступ к регистрам флагов запросов прерываний (IF0, IF1) и к регистрам флагов масок прерываний (МК0, МК1).**

## 12.4.2 Вложенная обработка прерываний

Для выполнения вложенной обработки прерываний, когда подтверждение одного прерывания происходит во время обработки другого, необходимо использовать возможности системы маскирования прерываний, которые будут устанавливать приоритет обработки прерывания.

Рисунок 12-10. Примеры вложенной обработки прерываний (1/2)

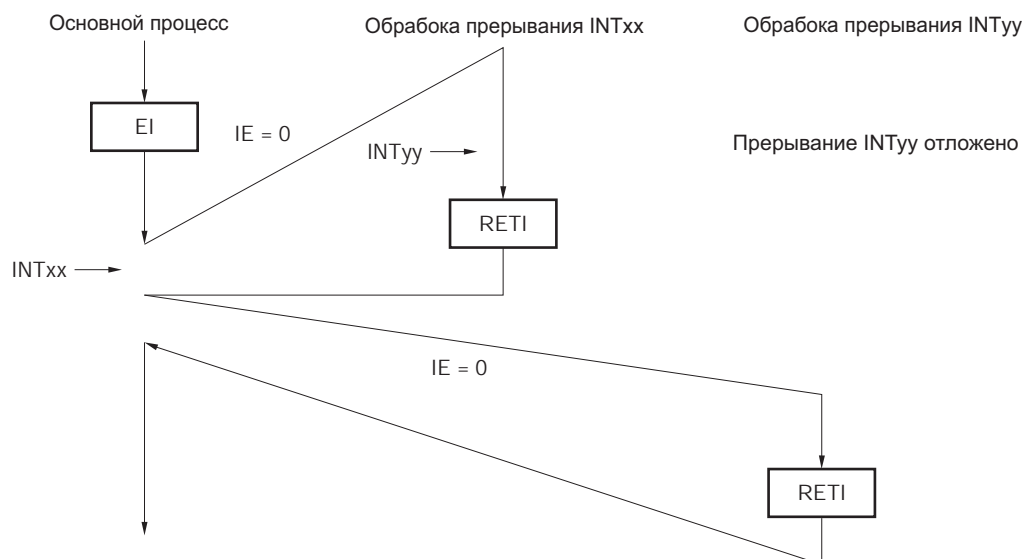
### Пример 1. Подтверждено несколько вложенных прерываний



Во время программы обработки прерывания INTxx выполняется подтверждение прерывания INTyy, происходит вложенная обработка прерываний. Перед подтверждением каждого запроса прерывания выполняется инструкция EI которая и разрешает подтверждение вложенного прерывания.

**Внимание:** Во время выполнения вложенных прерываний могут быть подтверждены даже прерывания с более низким приоритетом.

### Пример 2. Обработка вложенного прерывания не производится, потому что прерывания не разрешены.



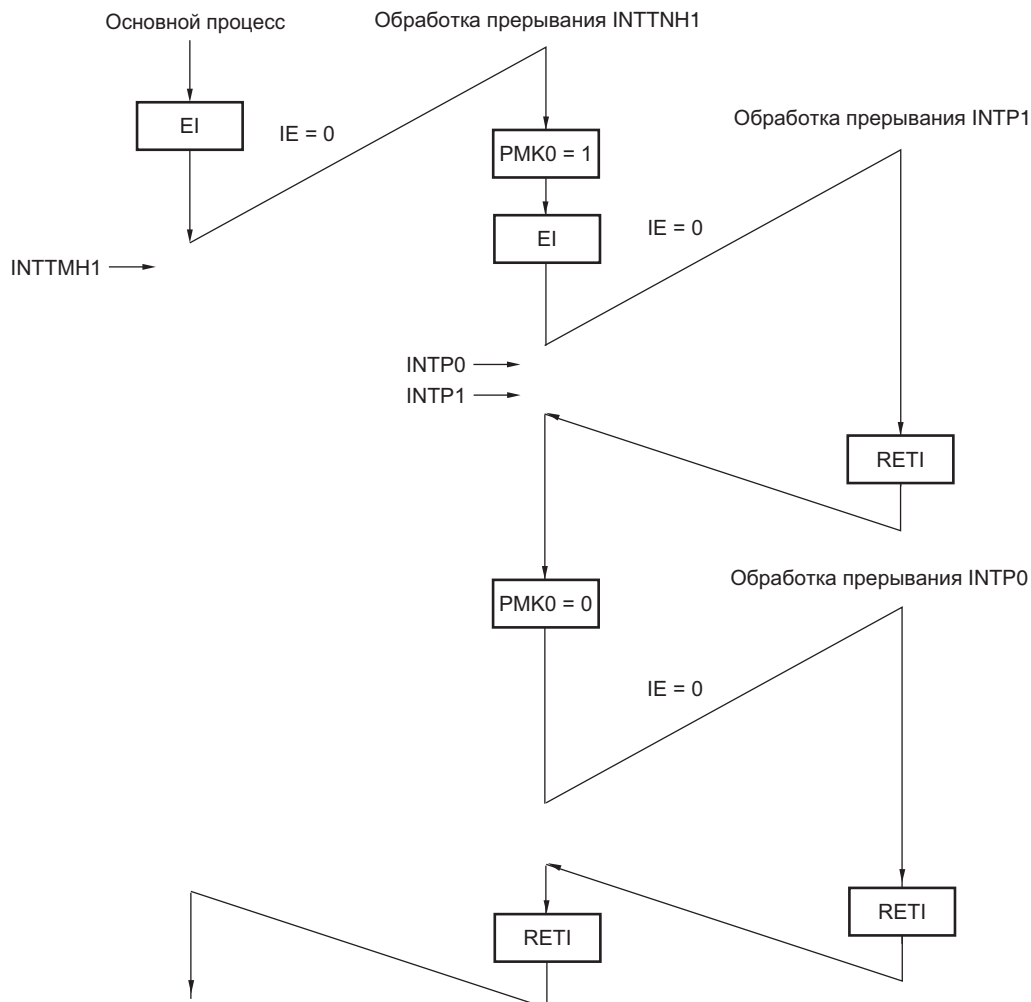
Так как прерывания запрещены при выполнении программы обработки прерывания INTxx (не выполнена инструкция EI), запрос прерывания INTyy не подтвержден, вложенной обработки прерываний не происходит. Запрос прерывания INTyy отложен и подтверждается только после окончания программы обработки прерывания INTxx.

IE = 0: Подтверждение обработки прерываний запрещено.

## Рисунок 12-10. Примеры вложенной обработки прерываний (2/2)

### Пример 3. При обработке вложенного прерывания контролируется приоритет прерывания.

Разрешена обработка прерываний INTP0, INTP0 и INTTMH1.  
(Приоритет прерываний INTP0 > INTP1 > INTTMH1 (согласно Таблице 12-1))



Во время обработки прерывания INTTMH1 первым было отработано прерывание INTP1, так как прерывание INTP0 было замаскировано.

После того как обработка прерывания INTP0 была разрешена, это прерывание также было отработано.

IE = 0: Подтверждение обработки прерываний запрещено.

### 12.4.3 Задержка запроса прерывания

Некоторые инструкции могут отложить подтверждения запроса прерывания до тех пор, пока не будет завершено выполнение следующей инструкции, даже если запрос прерывания (маскируемого прерывания и внешнего прерывания) был сгенерирован во время выполнения текущей инструкции. Ниже приведены такие инструкции (инструкции задерживающие подтверждение запроса прерывания).

- Инструкции манипуляции данными, в качестве одного операнда используется регистр флагов запроса прерываний (IF0 или IF1)
- Инструкции манипуляции данными, в качестве одного операнда используется регистр флагов маски прерываний (MK0 или MK1)

# Глава 13 Режимы STANDBY

## 13.1 Режимы STANDBY и их конфигурация

### 13.1.1 Режимы STANDBY

Таблица 13-1. Соотношение между режимами работы микроконтроллера и рабочими тактовыми частотами

Тактирование Режим работы	Низкоскоростной кольцевой генератор			Системная тактовая частота	Тактовая частота периферийных устройств
	Примечание 1.	Примечание 2.			
		LSRSTOP = 0	LSRSTOP = 1		
Reset	Остановлен			Остановлена	Остановлена
STOP	Работает	Работает <sup>3</sup>	Остановлен		
HALT				Работает	Работает

- Примечания**
1. Когда “низкоскоростной кольцевой генератор не может быть остановлен” (выбрано в OPTION-байте).
  2. Когда “низкоскоростной кольцевой генератор может быть остановлен программно” (выбрано в OPTION-байте), режим работы низкоскоростного генератора определяется установкой флага LSRSTOP.
  3. Если тактирование сторожевого таймера осуществляется низкоскоростным кольцевым генератором, то сторожевой таймер остановлен.

**Внимание** Установка флага LSRSTOP будет иметь действие только в том случае, когда в OPTION-байте выбран режим “низкоскоростной кольцевой генератор может быть остановлен программно”.

**Замечание** LSRSTOP: Бит 0 регистра режима низкоскоростного кольцевого генератора LSRCM.

Режимы работы STANDBY позволяют уменьшить энергопотребление микроконтроллера. При этом используются два режима HALT и STOP.

#### (1) Режим HALT

При выполнении инструкции HALT, устанавливается режим работы HALT. В этом режиме остановлено тактирование процессорного ядра. Работа системного генератора опорной частоты продолжается. Если перед установкой режима HALT работал низкоскоростной кольцевой генератор, работа генератора продолжается в соответствии с Таблицей 13-1 (режим работы низкоскоростного кольцевого генератора устанавливается в OPTION-байте (“низкоскоростной генератор не может быть остановлен” или “низкоскоростной генератор может быть остановлен программно”). При работе в режиме HALT снижение энергопотребления не столь значительно как при работе в режиме STOP. Тем не менее, режим HALT эффективен, если требуется немедленный запуск при генерировании запроса на прерывание и выполнение перемежающихся операций.

#### (2) Режим STOP

При выполнении инструкции STOP, устанавливается режим работы STOP. В этом режиме остановлена работа системного генератора опорной частоты, что приводит к остановке работы всех узлов микроконтроллера, что позволяет значительно уменьшить энергопотребление микроконтроллера.

Поскольку выход из режима STOP происходит при запросе на прерывание, это дает возможность выполнять микроконтроллеру периодические операции.

Однако, если необходим немедленный запуск после генерирования запроса на прерывание, то следует выбирать режим HALT, когда выбран режим STOP после запроса на прерывание, работа ядра приостановлена еще в течение некоторого времени <sup>1</sup> (дополнительное время нужно для стабилизации частоты, при тактировании ЦПУ от кварцевого/керамического генератора).

**Примечание 1.** Работа остановлена в течении 17 мкс (мин.), 34 мкс (тип.), 67 мкс (макс.).

В любом из этих двух режимов сохраняется содержимое регистров, флагов и памяти данных, установленное перед переходом в режим STANDBY. Также сохраняются состояние буфера выхода и защелки выхода портов ввода/вывода.

- Внимание**
1. При переходе в режим STOP убедитесь, что все операции периферийных устройств завершены перед выполнением инструкции STOP (исключая периферийные устройства, тактирование которых осуществляется низкоскоростным кольцевым генератором).
  2. Для снижения энергопотребления АЦП при использовании режимов STANDBY рекомендуется выполнять следующую последовательность действий: сбросьте флаг ADCS (бит 7) и флаг ADCE (бит 0) регистра режима АЦП ADM в 0 для остановки операций АЦ преобразования, затем выполните инструкцию HALT или STOP.
  3. Если перед установкой режима STOP работал низкоскоростной кольцевой генератор, его работа не может быть остановлена в режиме STOP (см. Таблица 13-1).

### 13.1.2 Регистры, используемые во время режимов STANDBY

Время стабилизации частоты после выхода из режимов STANDBY устанавливается содержимым регистра выбора времени стабилизации частоты OSTS.

**Замечание** Информацию о регистрах, использующихся для выбора, запуска и остановки генераторов опорной частоты смотрите в [ГЛАВЕ 5 Генераторы опорной частоты](#).

#### (1) Регистр выбора времени стабилизации частоты OSTS

Этот регистр используется для установки времени стабилизации опорной частоты после выхода из режима STOP. Время стабилизации, установленное регистром OSTS, актуально, только если тактирование ЦПУ осуществляется от кварцевого/керамического генератора. Если тактирование ЦПУ осуществляется от высокоскоростного кольцевого генератора или от внешнего опорного генератора, то не требуется времени для стабилизации частоты.

Системный генератор опорной частоты и время стабилизации частоты после включения питания или после выполнения сброса устанавливается OPTION-байтом. Более подробную информацию читайте в [ГЛАВЕ 17 OPTION-байт](#).

Регистр OSTS устанавливается инструкциями манипуляции 8-разрядными данными.

**Рисунок 13-1. Схематическое представление регистра выбора времени стабилизации частоты OSTS**

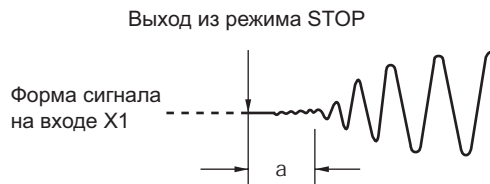
Адрес: FFF4H; После сброса: Неопределенно; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>OSTS</b>	0	0	0	0	0	0	OSTS1	OSTS0

OSTS1	OSTS0	Время стабилизации частоты
0	0	$2^{10}/f_x$ (102,4 мкс)
0	1	$2^{12}/f_x$ (409,6 мкс)
1	0	$2^{15}/f_x$ (3,27 мс)
1	0	$2^{17}/f_x$ (13,1 мс)

- Внимание**
1. Установите время стабилизации, как показано ниже, перед выполнением инструкции STOP.  
Ожидаемое время стабилизации частоты резонатора  $\leq$  Времени стабилизации частоты, установленной в регистре OSTS.
  2. Время стабилизации частоты после выхода из режима STOP не включает в себя время, в течение которого происходит запуск тактового генератора и микроконтроллер остановлен (на рисунке время "а"). Это время не зависит от того, произошел ли выход из режима STOP после генерирования прерывания или произошел ли сброс микроконтроллера.





3. **Время стабилизации частоты после включения питания или после выполнения сброса устанавливается OPTION-байтом. Более подробную информацию читайте в [ГЛАВЕ 17 OPTION-байт](#).**

**Замечание**

1. В круглых скобках значения времени стабилизации частоты при  $f_x = 10$  МГц.
2. Установите время стабилизации частоты в соответствии с характеристиками используемого резонатора.

## 13.2 Работа в режимах STANDBY

### 13.2.1 Режим HALT

#### (1) Режим HALT

Режим HALT устанавливается выполнением инструкции HALT. Состояние узлов микроконтроллера в режиме HALT приведено ниже.

**Внимание** Так как сигнал запроса на прерывание используется для выхода из режима STANDBY, то если есть запрос прерывания с соответствующим флагом запроса прерывания установленным в 1 и флагом маски прерывания сброшенным в 0, происходит немедленный выход из режима STANDBY.

Таблица 13-2. Состояние узлов микроконтроллера в режиме HALT

Узел микроконтроллера	Установка режима HALT	Низкоскоростной кольцевой генератор может быть остановлен программно <sup>1</sup>		
		Низкоскоростной кольцевой генератор не может быть остановлен <sup>1</sup>	Низкоскоростной кольцевой генератор продолжает работать	Низкоскоростной кольцевой генератор остановлен
Опорная частота		Тактирование ЦПУ остановлено		
ЦПУ		Работа ЦПУ остановлена		
Порт (защелка)		Сохраняется значение, установленное перед переходом в режим HALT		
16-разрядный таймер/счетчик 00		Работает		
8-разрядный таймер 80		Работает		
8-разрядный таймер H1	Тактовая частота таймера от $f_{XP}$ до $f_{XP}/2^{12}$	Работает		
	Тактовая частота таймера $f_{RL}/2^7$	Работает	Работает	Остановлен
Сторожевой таймер	Тактируется системным генератором	Установка запрещена	Остановлен	
	Тактируется низкоскоростным кольцевым генератором	Работает	Остановлен	
АЦП		Работает		
Последовательный интерфейс UART6		Работает		
Схема сброса при включении питания		Всегда работает		
Детектор снижения напряжения питания		Работает		
Внешние прерывания		Работают		

**Примечания**

1. Режим работы низкоскоростного кольцевого генератора (“не может быть остановлен” или “может быть остановлен программно”) устанавливается в OPTION-байте. Подробную информацию читайте в [ГЛАВЕ 17 OPTION-байт](#).

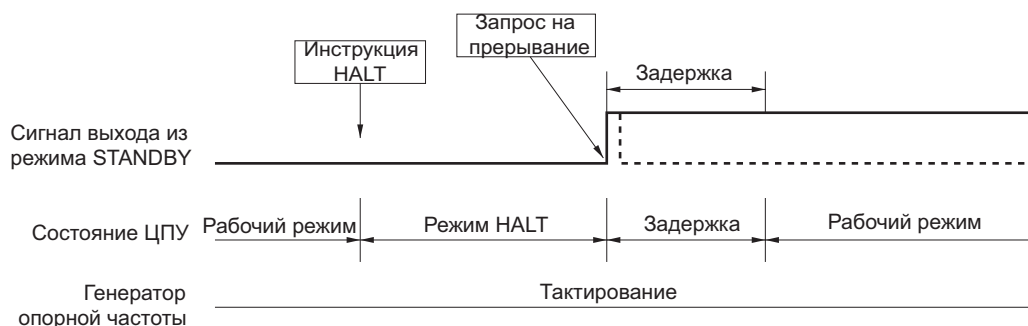
## (2) Выход из режима HALT

Выход из режима HALT осуществляется двумя способами.

### (а) Выход из режима HALT после сигнала запроса немаскированного прерывания

Когда генерируется запрос немаскированного прерывания, происходит выход из режима HALT. Если запрос на прерывание подтвержден, выполняется программа обработки прерывания. Если запрос на прерывание не подтвержден, выполняется инструкция со следующим адресом.

**Рисунок 13-2. Выход из режима HALT после генерирования запроса на прерывание**



- Замечания**
1. Пунктирная линия показывает случай, когда запрос на прерывание подтвержден.
  2. Время задержки:
    - Когда выполняется обработка векторного прерывания: 11 – 13 тактов
    - Когда не выполняется обработка векторного прерывания: 3 – 5 тактов

**(b) Выход из режима HALT после сброса**

Если генерируется сигнал сброса, происходит выход из режима HALT, затем, как и в случае обычного сброса выполняется программа согласно адресу вектора сброса.

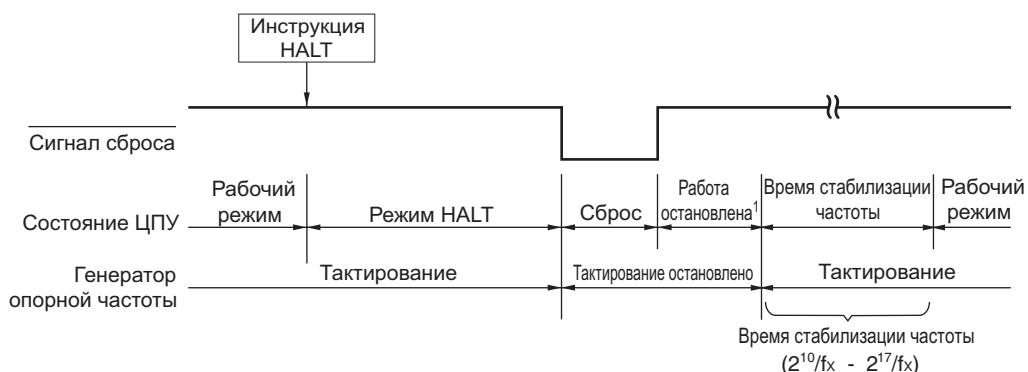
**Рисунок 13-3. Выход из режима HALT после сброса**

**(1) Тактирование ЦПУ осуществляется высокоскоростным кольцевым генератором или внешним генератором тактовой частоты**



**Примечание** 1. Работа остановлена в течении 277 мкс. (мин.), 544 мкс. (тип.), 1,075 мс. (макс.) (определяется OPTION-байтом).

**(2) Тактирование ЦПУ осуществляется кварцевым/керамическим генератором**



**Примечание** 1. Работа остановлена в течении 276 мкс. (мин.), 544 мкс. (тип.), 1,074 мс. (макс.) (определяется OPTION-байтом).

**Замечание** fx: Частота генератора опорной частоты

**Таблица 13-3. Работа микроконтроллера при генерировании запроса на прерывание в режиме HALT.**

Сигнал выхода из режима	xMKxx	IE	Действие
Запрос маскируемого прерывания	0	0	Выполняется инструкция со следующим адресом
	0	1	Выполняется программа обработки прерывания
	1	x	Сохраняется режим HALT
На входе сигнал сброса	-	x	Выполняется сброс

x: значение не важно

## 13.2.2 Режим STOP

- (1) Установка режима STOP и рабочее состояние узлов микроконтроллера  
Режим STOP устанавливается выполнением инструкции STOP.

**Внимание** Так как сигнал запроса прерывания используется для выхода из режима STANDBY, то если есть запрос прерывания с соответствующим флагом запроса прерывания установленным в 1 и флагом маски прерывания сброшенным в 0, происходит немедленный выход из режима STANDBY.  
После выхода из режима STOP работа ЦПУ остановлена в течении 34 мкс. (тип.), затем восстанавливается рабочий режим (если в качестве генератора опорной частоты используется кварцевый/керамический генератор, то работа дополнительно остановлена на время стабилизации частоты, установленное регистром выбора времени стабилизации OST5).

Состояние узлов микроконтроллера в режиме STOP приведено ниже.

Таблица 13-4. Состояние узлов микроконтроллера в режиме STOP

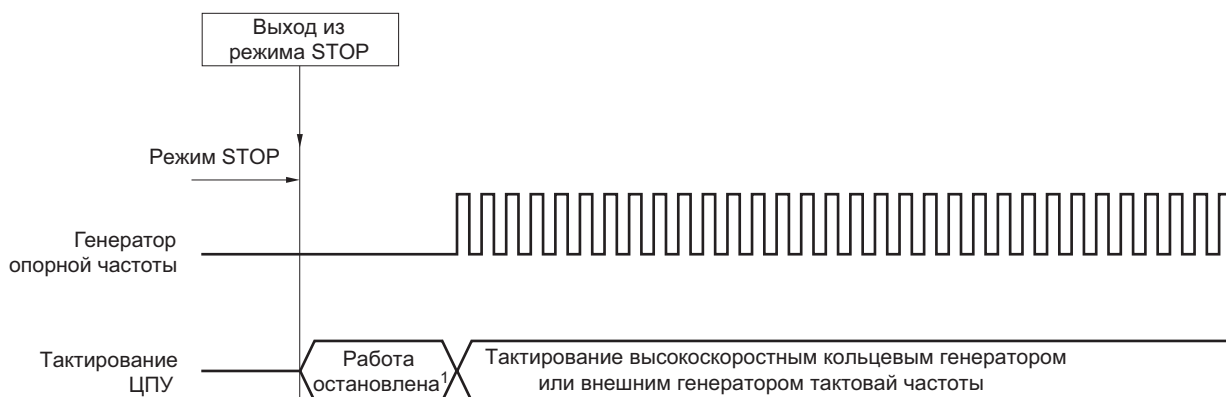
Узел Микроконтроллера	Установка режима STOP	Низкоскоростной кольцевой генератор может быть остановлен программно <sup>1</sup>		
		Низкоскоростной кольцевой генератор не может быть остановлен <sup>1</sup>	Низкоскоростной кольцевой генератор продолжает работать	Низкоскоростной кольцевой генератор остановлен
Опорная частота		Тактирование остановлено		
ЦПУ		Работа ЦПУ остановлена		
Порт (защелка)		Сохраняется значение, установленное перед переходом в режим STOP		
16-разрядный таймер/счетчик 00		Работа остановлена		
8-разрядный таймер 80		Работа остановлена		
8-разрядный таймер H1	Тактовая частота таймера от $f_{XP}$ до $f_{XP}/2^{12}$	Работа остановлена		
	Тактовая частота таймера $f_{RL}/2^7$	Работает	Работает	Остановлен
Сторожевой таймер	Тактируется системным генератором	Установка запрещена	Работа остановлена	
	Тактируется низкоскоростным кольцевым генератором	Продолжает работать	Работа остановлена	
АЦП		Работа остановлена		
Последовательный интерфейс UART6		Работа остановлена		
Схема сброса при включении питания		Всегда работает		
Детектор снижения напряжения питания		Работает		
Внешние прерывания		Работают		

**Примечания** 1. Режим работы низкоскоростного кольцевого генератора (“не может быть остановлен” или “может быть остановлен программно”) устанавливается в OPTION-байте. Подробную информацию читайте в [ГЛАВЕ 17 OPTION-байт](#).

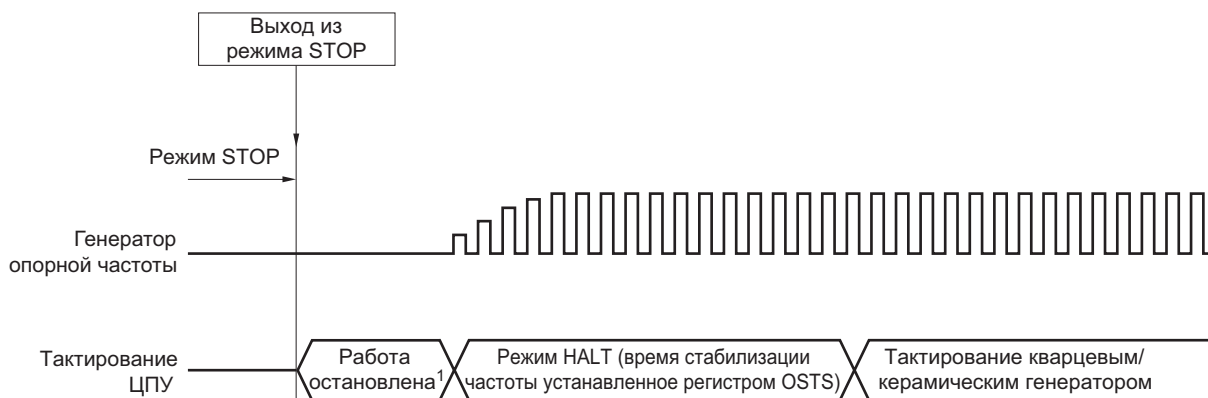
## (2) Выход из режима STOP

Рисунок 13-4. Временные диаграммы выхода из режима STOP.

<1> Тактирование ЦПУ осуществляется высокоскоростным кольцевым генератором или внешним генератором тактовой частоты



<2> Тактирование ЦПУ осуществляется кварцевым/керамическим генератором



**Примечание 1.** Работа остановлена в течении 17 мкс (мин.), 34 мкс (тип.), 67 мкс (макс.).

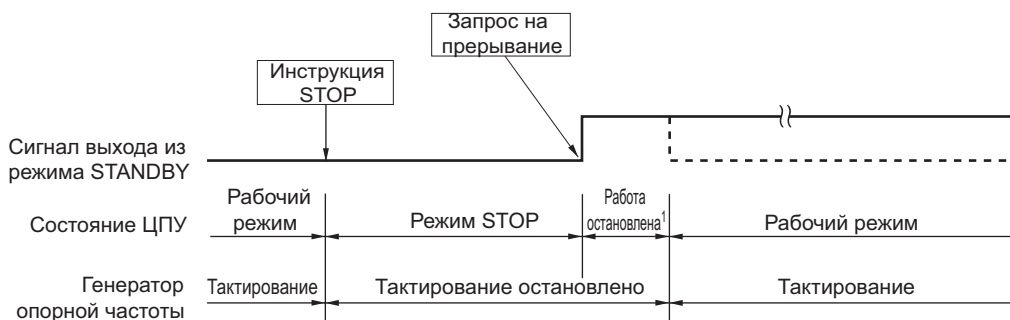
Выход из режима STOP осуществляется двумя способами, описание которых приведено ниже.

- (а) **Выход из режима STOP после сигнала запроса немаскированного прерывания**  
 Когда генерируется запрос немаскированного прерывания (таймер H1, LVI, запрос внешнего прерывания), происходит выход из режима STOP. Если запрос на прерывание подтвержден, выполняется программа обработки прерывания. Если запрос на прерывание не подтвержден, выполняется инструкция со следующим адресом.

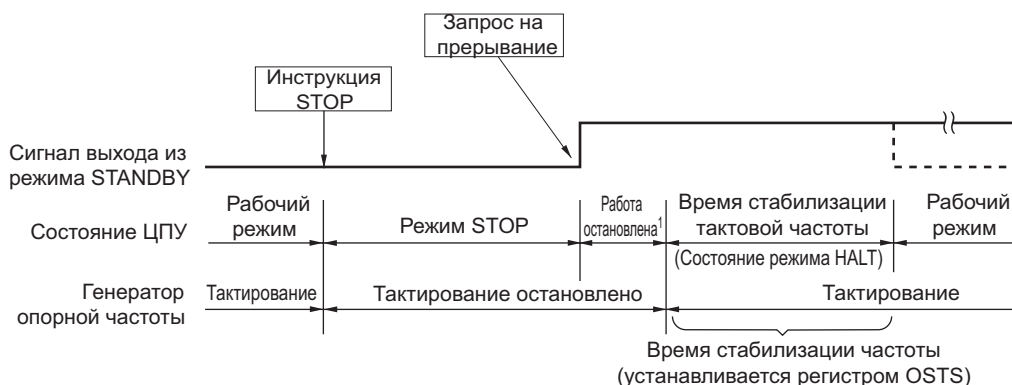
**Примечание** Только когда установлен режим тактирования  $f_{RL}/2^7$

**Рисунок 13-5. Выход из режима STOP после генерирования запроса на прерывание**

**(1) Тактирование ЦПУ осуществляется высокоскоростным кольцевым генератором или внешним генератором тактовой частоты**



**(2) Тактирование ЦПУ осуществляется кварцевым/керамическим генератором**



**Примечание 1.** Работа остановлена в течении 17 мкс (мин.), 34 мкс (тип.), 67 мкс (макс.).

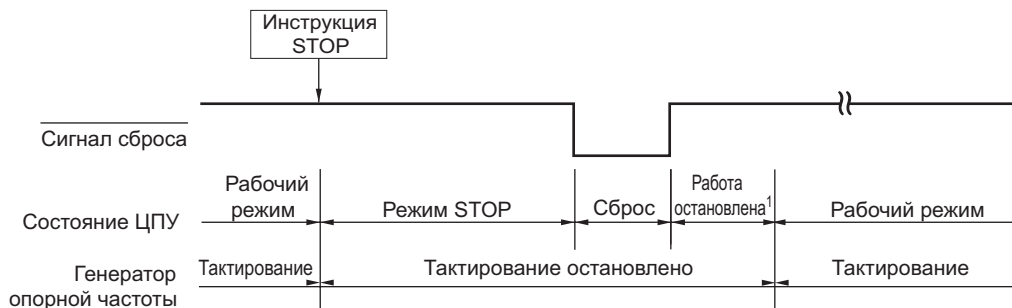
**Замечания** Пунктирная линия показывает случай, когда запрос на прерывание подтвержден.

**(b) Выход из режима STOP после сигнала сброса**

Если генерируется сигнал сброса, происходит выход из режима STOP, после окончания времени стабилизации тактовой частоты выполняется операция сброса.

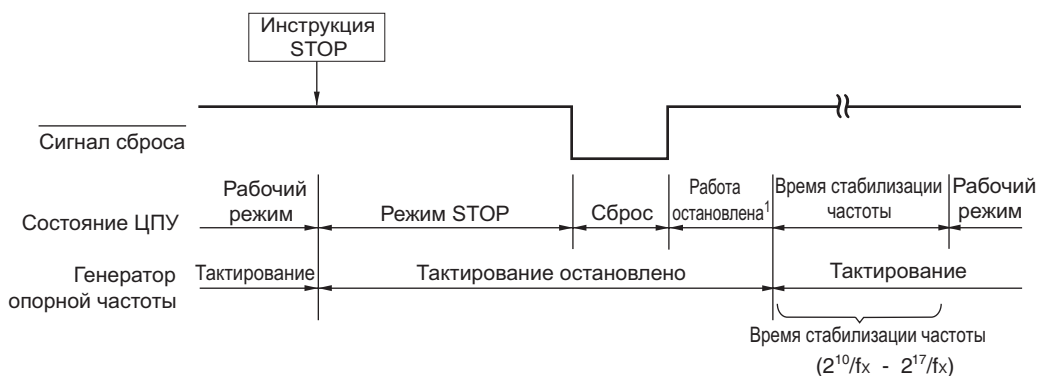
**Рисунок 13-6. Выход из режима STOP после сигнала сброса**

**(1) Тактирование ЦПУ осуществляется высокоскоростным кольцевым генератором или внешним генератором тактовой частоты**



**Примечание** 1. Работа остановлена в течение 277 мкс. (мин.), 544 мкс. (тип.), 1,075 мс. (макс.) (считывается OPTION-байт).

**(2) Тактирование ЦПУ осуществляется кварцевым/керамическим генератором**



**Примечание** 1. Работа остановлена в течении 276 мкс. (мин.), 544 мкс. (тип.), 1,074 мс. (макс.) (считывается OPTION-байт).

**Замечание** fx: Частота генератора опорной частоты

**Таблица 13-5. Работа микроконтроллера при генерировании запроса на прерывание в режиме STOP.**

Сигнал выхода из режима	хМКхх	IE	Действие
Запрос маскируемого прерывания	0	0	Выполняется инструкция со следующим адресом
	0	1	Выполняется программа обработки прерывания
	1	х	Сохраняется режим STOP
На входе сигнал сброса	-	х	Выполняется сброс

х: значение не важно

# Глава 14 Сброс микроконтроллера

Генерирование сигнала сброса возможно четырьмя способами, перечисленными ниже:

- (1) Внешний сигнал сброса на входе  $\overline{\text{RESET}}$ .
- (2) Генерирование внутреннего сигнала сброса сторожевым таймером при обнаружении зацикливания.
- (3) Генерирование внутреннего сигнала сброса узлом ПОС (power-on-clear) при включении или снижении питания.
- (4) Генерирование внутреннего сигнала сброса детектором снижения напряжения питания (LVI).

Внутренние и внешние сигналы сброса не имеют никаких функциональных различий. В обоих случаях, при активном сигнале сброса, начинается выполнение программы с адресом 0000H и 0001H.

Сброс микроконтроллера происходит при появлении на входе  $\overline{\text{RESET}}$  сигнала низкого уровня, при переполнении сторожевого таймера, в результате срабатывания узлов контроля за уровнем напряжения питания ПОС или LVI, при этом всякий раз периферийные устройства переходят в состояние отраженное в [Таблице 14-1](#). На каждом выводе (за исключением порта P130) устанавливается высокоимпедансное состояние во время сброса и во время стабилизации частоты опорного генератора, (стабилизация происходит после сброса), в это время порт P130 выводит сигнал логического нуля. Порт P130 может автоматически формировать сигнал.

Когда на вход  $\overline{\text{RESET}}$  подается сигнал высокого уровня, микроконтроллер выходит из состояния сброса и после чтения OPTION-байта начинает выполнение рабочей программы с заданной тактовой частотой (если в качестве системного генератора используется кварцевый генератор, то после чтения OPTION-байта и перед началом выполнения программы процессор остановлен в течение времени стабилизации частоты).

При обнаружении зацикливания сторожевой таймер формирует сигнал сброса, после которого, микроконтроллер выходит из состояния сброса и после чтения OPTION-байта начинает выполнение рабочей программы с заданной тактовой частотой (если в качестве системного генератора используется кварцевый генератор, то после чтения OPTION-байта и перед началом выполнения программы процессор остановлен в течение времени стабилизации частоты). (см. Рисунки 14-2 – 14-4).

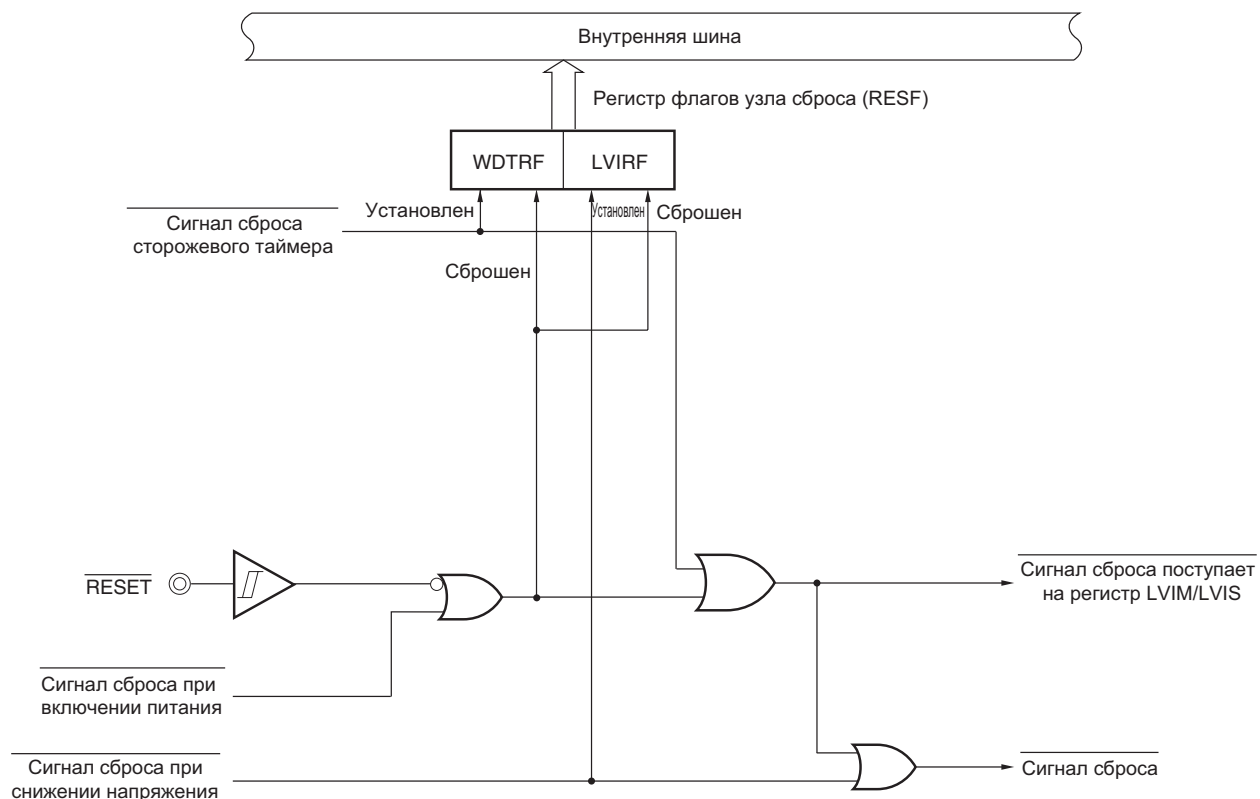
При формировании сигнала сброса, схемами ПОС или LVI, микроконтроллер автоматически выходит из состояния сброса после того как  $V_{DD} > V_{POC}$  или  $V_{DD} > V_{LVI}$ , и после чтения OPTION-байта начинает выполнение рабочей программы с заданной тактовой частотой (если в качестве системного генератора используется кварцевый генератор, то после чтения OPTION-байта и перед началом выполнения программы процессор остановлен в течение времени стабилизации частоты). (см. [ГЛАВУ 15 Схема сброса при включения питания](#) и [ГЛАВУ 16 Детектор снижения напряжения питания](#)).

## Внимание

1. Внешний сигнал сброса генерируется, если на вход  $\overline{\text{RESET}}$  подается сигнал низкого уровня в течении 2 мкс. или более.
2. Во время сброса остановлено генерирование системной частоты и остановлен низкоскоростной кольцевой генератор.
3. Когда вывод  $\overline{\text{RESET}}$  используется в режиме входа данных (порт P34), микроконтроллер находится в состоянии сброса, если на входе  $\overline{\text{RESET}}$  удерживается низкий логический уровень, после того как сигнал сброса был сформирован схемой ПОС, а OPTION-байт еще не опрошен. Микроконтроллер будет находиться в состоянии сброса до тех пор, пока на вход  $\overline{\text{RESET}}$  не будет подан сигнал высокого уровня.



**Рисунок 14-1. Блок-схема формирования сигнала сброса**



**Внимание**

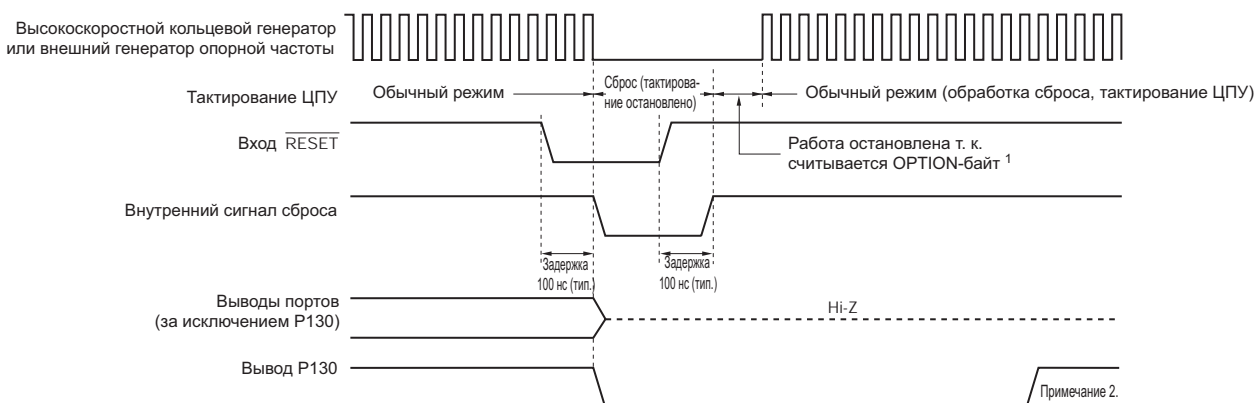
**Схема LVI не сбрасывается при внутреннем сигнале сброса, сгенерированном схемой LVI.**

**Замечания**

1. LVIM: Регистр режима детектора снижения напряжения питания
2. LVIS: Регистр установки уровня детектора снижения напряжения питания

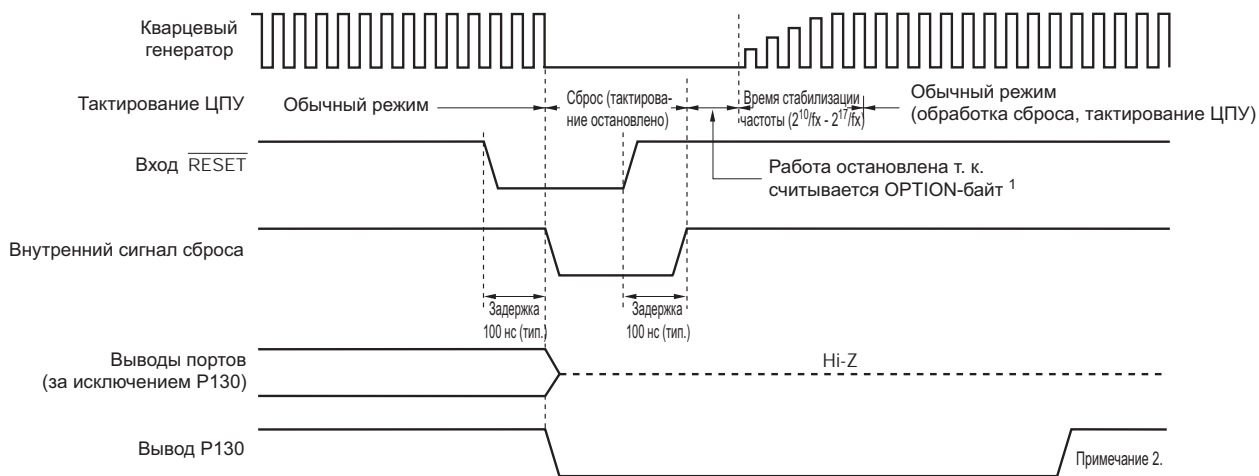
**Рисунок 14-2. Временные диаграммы работы микроконтроллера при воздействии внешнего сигнала сброса на входе RESET**

**(1) Тактирование ЦПУ осуществляется высокоскоростным кольцевым генератором или внешним генератором тактовой частоты**



- Примечания**
1. Работа остановлена в течении 277 мкс. (мин.), 544 мкс. (тип.), 1,075 мс. (макс.)
  2. Перевод в высокое состояние осуществляется программно.
  3. Во время выполнения сброса на выходе P130 формируется сигнал низкого уровня. Если перед выполнением сброса на выходе P130 установлен сигнал высокого уровня, он может автоматически формировать сигнала сброса для приложения, в котором используется микроконтроллер.

**(2) Тактирование ЦПУ осуществляется кварцевым генератором**

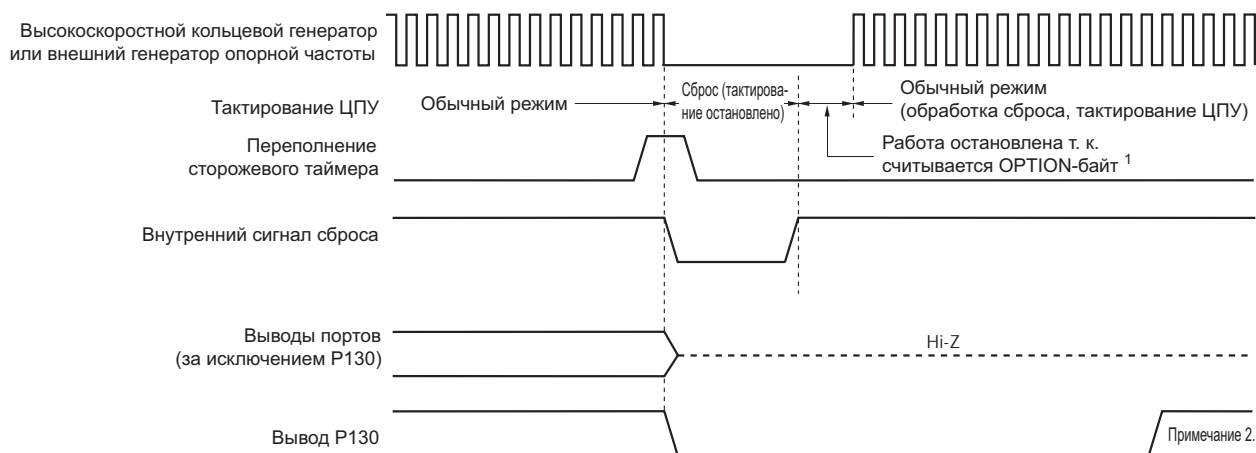


- Примечания**
1. Работа остановлена в течении 276 мкс. (мин.), 544 мкс. (тип.) и 1,074 мс. (макс.)
  2. Перевод в высокое состояние осуществляется программно.
  3. Во время выполнения сброса на выходе P130 формируется сигнал низкого уровня. Если перед выполнением сброса на выходе P130 установлен сигнал высокого уровня, он может автоматически формировать сигнала сброса для приложения, в котором используется микроконтроллер.

**Замечание** fx: Системная тактовая частота

**Рисунок 14-3. Временные диаграммы работы микроконтроллера при переполнении сторожевого таймера**

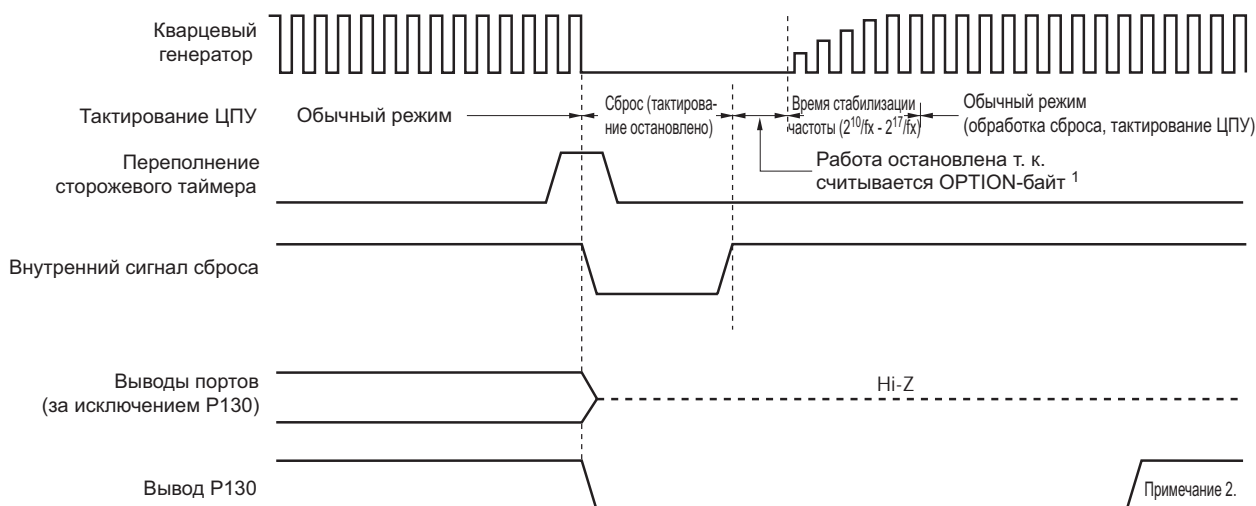
**(1) Тактирование ЦПУ осуществляется высокоскоростным кольцевым генератором или внешним генератором тактовой частоты**



- Примечания**
1. Работа остановлена в течении 277 мкс. (мин.), 544 мкс. (тип.), 1,075 мс. (макс.)
  2. Перевод в высокое состояние осуществляется программно.
  3. Во время выполнения сброса на выходе P130 формируется сигнал низкого уровня. Если перед выполнением сброса на выходе P130 установлен сигнал высокого уровня, он может автоматически формировать сигнала сброса для приложения, в котором используется микроконтроллер.

**Внимание** При генерировании внутреннего сигнала сброса сторожевым таймером происходит также и сброс самого сторожевого таймера.

**(2) Тактирование ЦПУ осуществляется кварцевым генератором**



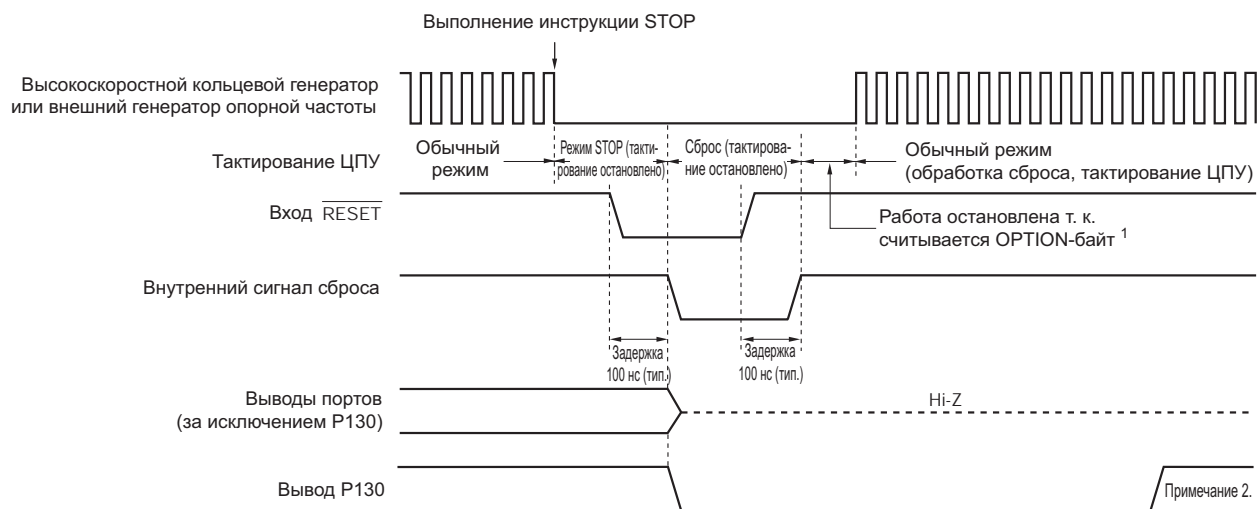
- Примечания**
1. Работа остановлена в течении 276 мкс. (мин.), 544 мкс. (тип.), 1,074 мс. (макс.)
  2. Перевод в высокое состояние осуществляется программно.
  3. Во время выполнения сброса на выходе P130 формируется сигнал низкого уровня. Если перед выполнением сброса на выходе P130 установлен сигнал высокого уровня, он может автоматически формировать сигнала сброса для приложения, в котором используется микроконтроллер.

**Внимание** При генерировании внутреннего сигнала сброса сторожевым таймером происходит также и сброс самого сторожевого таймера.

**Замечание**  $f_x$ : Системная тактовая частота

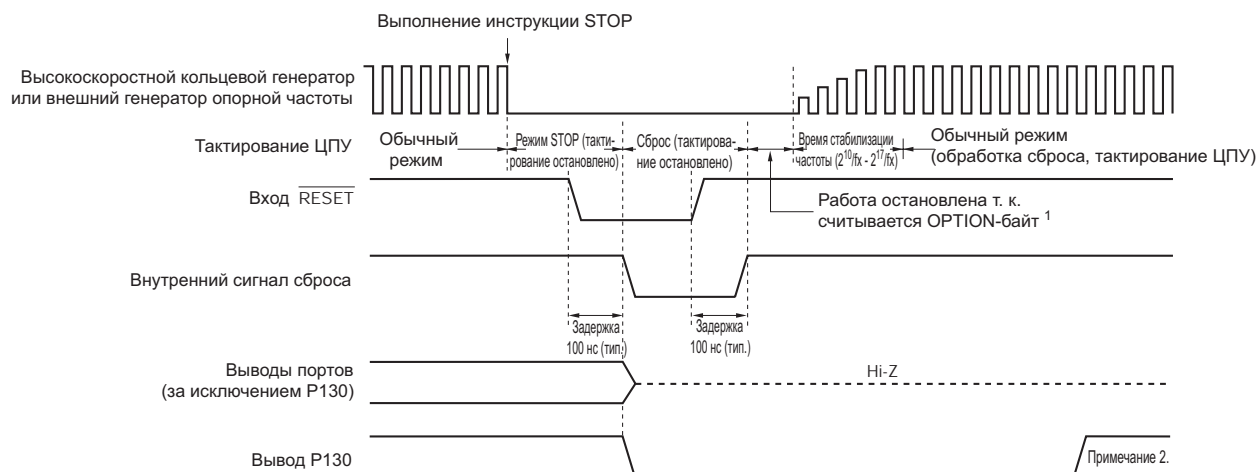
**Рисунок 14-4. Временные диаграммы работы микроконтроллера при активировании входа RESET в режиме STOP**

**(1) Тактирование ЦПУ осуществляется высокоскоростным кольцевым генератором или внешним генератором тактовой частоты**



- Примечания**
1. Работа остановлена в течении 277 мкс. (мин.), 544 мкс. (тип.), 1,075 мс. (макс.)
  2. Перевод в высокое состояние осуществляется программно.
  3. Во время выполнения сброса на выходе P130 формируется сигнал низкого уровня. Если перед выполнением сброса на выходе P130 установлен сигнал высокого уровня, он может автоматически формировать сигнала сброса для приложения, в котором используется микроконтроллер.

**(2) Тактирование ЦПУ осуществляется кварцевым генератором**



- Примечания**
1. Работа остановлена в течении 276 мкс. (мин.), 544 мкс. (тип.), 1,074 мс. (макс.)
  2. Перевод в высокое состояние осуществляется программно.
  3. Во время выполнения сброса на выходе P130 формируется сигнал низкого уровня. Если перед выполнением сброса на выходе P130 установлен сигнал высокого уровня, он может автоматически формировать сигнала сброса для приложения, в котором используется микроконтроллер.

- Замечание**
1. Временные диаграммы работы микроконтроллера при активировании сброса, сгенерированного схемой ПОС и схемой LVI можно найти в [ГЛАВУ 15 Схема сброса при включения питания](#) и [ГЛАВЕ 16 Детектор снижения напряжения питания](#)
  2. fx: Системная тактовая частота

Таблица 14-1. Состояние узлов микроконтроллера после сброса

Узел микроконтроллера		Состояние после сброса
Программный счетчик (PC) <sup>1</sup>		Устанавливается значение вектора сброса (0000H – 0001H)
Указатель стека (SP)		Неопределен
Слово состояния (PSW)		02H
ОЗУ	Данные	Неопределены <sup>2</sup>
	Регистры общего назначения	Неопределены <sup>2</sup>
Порты (P2 – P4, P12, P13) (защелки выхода)		00H
Регистры режима порта (PM2 – PM4, PM12)		FFH
Регистр управления портом 2 (PMC2)		00H
Регистры включения Pull-up резистора порта (PU2, PU3, PU4, PU12)		00H
Регистр управления тактовой частотой процессора (PCC)		02H
Регистр управления тактовой частотой препроцессора (PPCC)		02H
Регистр режима низкоскоростного кольцевого генератора (LSRCM)		00H
Регистр выбора времени стабилизации частоты (OSTS)		Неопределен
16-разрядный таймер 00	16-разрядный счетчик/таймер 00 (TM00)	0000H
	Регистры выборки/сравнения таймера 00 (CR000, CR010)	0000H
	Регистр режима 16-разрядного таймера 00 (TMC00)	00H
	Регистр режима предделителя таймера 00 (PRM00)	00H
	Регистр режима выборки/сравнения таймера 00 (CRC00)	00H
8-разрядный таймер 80	Регистр управления выхода 16-разрядного таймера 00 (TOC00)	00H
	8-разрядный счетчик/таймер 80 (TM80)	00H
	8-разрядный регистр сравнения таймера 80 (CR80)	Неопределен
	Регистр режима 8-разрядного таймера 80 (TMC80)	00H
8-разрядный таймер H1	Регистры сравнения 8-разрядного таймера H1 (CMP01, CMP11)	00H
	Регистр режима 8-разрядного таймера H1 (TMHMD1)	00H
Сторожевой таймер	Регистр режима сторожевого таймера (WDTM)	67H
	Регистр включения сторожевого таймера (WDTE)	9AH
АЦП	Регистры результата АЦ преобразования (ADCR, ADCRH)	Неопределен
	Регистр режима АЦП (ADM)	00H
	Регистр управления аналоговыми входами (ADS)	00H
Последовательный интерфейс UART	Регистр буфера приема интерфейса 6 (RXB6)	FFH
	Регистр буфера передачи интерфейса 6 (TXB6)	FFH
	Регистр режима асинхронного последовательного интерфейса 6 (ASIM6)	01H
	Регистр статуса ошибки приема асинхронного последовательного интерфейса 6 (ASIS6)	00H
	Регистр статуса передачи асинхронного последовательного интерфейса 6 (ASIF6)	00H
	Регистр выбора базовой тактовой частоты интерфейса 6 (CKSR6)	00H
	Регистр выбора скорости передачи (бодрейта) интерфейса 6 (BRGC6)	FFH
	Регистр управления асинхронного последовательного интерфейса 6 (ASICL6)	16H
Регистр переключения входов (ISC)	00H	

**Примечания**

1. Пока на вход подается сигнал сброса и пока происходит стабилизация частоты, только содержимое PC является неопределенным. Состояние других узлов микроконтроллера остается неизменным.
2. Состояние после сброса сохраняется и в режиме STANDBY.

Узел микроконтроллера		Состояние после сброса
Сброс	Регистр флагов узла сброса (RESF)	00H <sup>1</sup>
Детектор снижения напряжения	Регистр режима детектора снижения напряжения питания (LVIM)	00H <sup>1</sup>
	Регистр установки уровня детектора снижения напряжения питания (LVIS)	00H <sup>1</sup>
Прерывание	Регистры флага запроса прерывания (IF0, IF1)	00H
	Регистры флага маски прерывания (MK0, MK1)	FFH
	Регистры режима внешнего прерывания (INTM0, INTM1)	00H
FLASH-память	Регистр команды защиты FLASH (PFCMD)	Неопределен
	Регистр статуса FLASH (PFS)	00H
	Регистр режима программирования FLASH (FLPMC)	Неопределен
	Регистр команды программирования FLASH (FLCMD)	00H
	Указатель младшего (L) адреса FLASH (FLAPL)	Неопределен
	Указатель старшего (H) адреса FLASH (FLAPH)	Неопределен
	Регистр сравнения указателя старшего(H) адреса FLASH (FLAPHC)	00H
	Регистр сравнения указателя младшего(L) адреса FLASH (FLAPLC)	00H
	Регистр буфера записи FLASH (FLW)	00H

**Примечание** 1. Может отличаться в зависимости от условия сброса (см. ниже)

Источник сброса		Вход <b>RESET</b>	Сброс генерируется схемой ПОС	Сброс генерируется сторожевым таймером	Сброс генерируется схемой LVI
Регистр					
RESF	WDTRF	Сбрасывается в 0	Сбрасывается в 0	Устанавливается в 1	Содержимое сохраняется
	LVIRF			Содержимое сохраняется	Устанавливается в 1
LVIM		Сбрасывается (00H)	Сбрасывается (00H)	Сбрасывается (00H)	Содержимое сохраняется
LVIS					

## 14.1 Регистр флагов узла сброса

В микроконтроллерах серии 78K0S/KA1+ существует несколько источников, генерирующих внутренний сброс. Регистр флагов узла сброса используется для хранения информации о том, какой источник был инициатором сброса.

Регистр RESF может быть считан инструкциями манипуляции 8-разрядными данными.

При внешнем сигнале сброса на входе **RESET**, при сбросе, сгенерированном схемой РОС и при чтении регистра RESF содержимое регистра RESF сбрасывается в 00H.

**Рисунок 14-5. Схематическое представление регистра флагов узла сброса RESF**

Адрес: FF54H После сброса: 00H<sup>1</sup>; ЧТ

Обозначение	7	6	5	4	3	2	1	0
<b>RESF</b>	0	0	0	WDTRF	0	0	0	LVIRF

<b>WDTRF</b>	<b>Источник сброса сторожевой таймер WDT</b>
0	WDT не генерировал сигнал сброса, или регистр RESF сброшен
1	WDT инициировал сброс

<b>LVIRF</b>	<b>Источник сброса схема LVI</b>
0	LVI не генерировал сигнал сброса, или регистр RESF сброшен
1	LVI инициировал сброс

**Примечание** 1. Может отличаться в зависимости от условия сброса

**Внимание** Не считывайте содержимое регистра RESF инструкциями манипуляции битами.

Состояние флагов регистра RESF после сброса показано в Таблице 14-2.

**Таблица 14-2. Состояние флагов регистра RESF после сброса.**

Источник сброса	Вход <b>RESET</b>	Сброс генерируется схемой РОС	Сброс генерируется сторожевым таймером	Сброс генерируется схемой LVI
Флаг				
WDTRF	Сбрасывается (0)	Сбрасывается (0)	Устанавливается (1) Сохраняется	Сохраняется Устанавливается (1)
LVIRF				

# Глава 15 Схема сброса при включении питания (Power-on-clear – POC)

## 15.1 Функции схемы сброса при включении питания

Схема сброса при включении питания (POC) выполняет следующие функции:

- (1) Генерирует внутренний сброс при включении питания
- (2) Сравнивает напряжение питания ( $V_{DD}$ ) и контрольное напряжение питания ( $V_{POC} = 2,1 \text{ В} \pm 0,1 \text{ В}$ ) и генерирует сигнал внутреннего сброса когда  $V_{DD} < V_{POC}$ .
- (3) Сравнивает напряжение питания ( $V_{DD}$ ) и контрольное напряжение питания ( $V_{POC} = 2,1 \text{ В} \pm 0,1 \text{ В}$ ) и когда  $V_{DD} \geq V_{POC}$  выводит микроконтроллер из состояния сброса.

**Внимание**

1. Если схемой POC генерируется сигнал внутреннего сброса, регистр флагов узла сброса RESF сбрасывается в 00H.
2. При работе микроконтроллера обеспечьте рабочее напряжение ( $V_{DD}$ ) в диапазоне 2,2 В – 5,5 В, потому что пороговое напряжение ( $V_{POC}$ ) = 2,1 В  $\pm$  0,1 В.

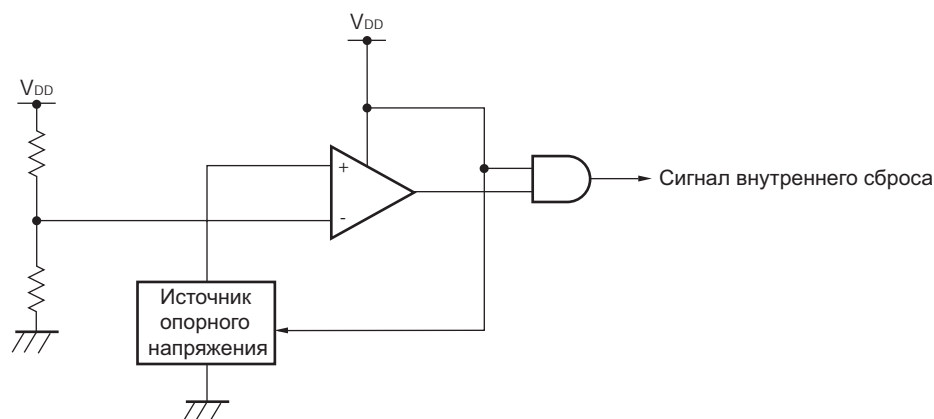
**Замечание**

В микроконтроллерах серии 78K0S/KA1+ существует несколько источников, генерирующих внутренний сброс. Регистр флагов узла сброса RESF используется для хранения информации о том, какой источник инициировал сброс (сторожевой таймер или схема LVI). Когда внутренний сигнал сброса генерируется сторожевым таймером или схемой LVI, регистр RESF не сбрасывается в 00H, но устанавливаются соответствующие флаги. Более подробную информацию можно найти в [ГЛАВЕ 14 Сброс микроконтроллера](#).

## 15.2 Конфигурация схемы сброса при включении питания

На Рисунке 15-1 приведена структурная схема узла сброса при включении питания.

Рисунок 15-1. Структурная схема узла сброса при включении питания

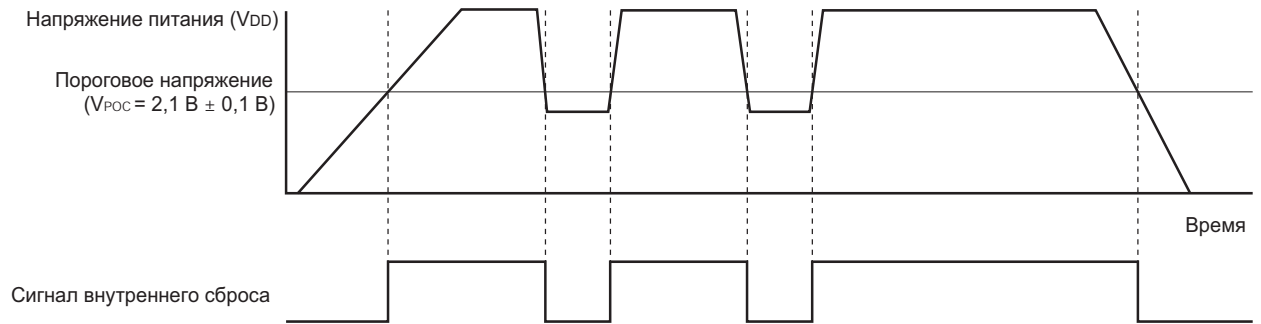




### 15.3 Работа схемы сброса при включении питания

Внутри схемы сброса при включении питания происходит сравнение напряжения питания ( $V_{DD}$ ) и контрольного порогового напряжения ( $V_{POC} = 2,1 \text{ В} \pm 0,1 \text{ В}$ ), когда  $V_{DD} < V_{POC}$  генерируется сигнал внутреннего сброса, когда  $V_{DD} \geq V_{POC}$  микроконтроллер выходит из состояния сброса.

**Рисунок 15-2. Временные диаграммы генерирования внутреннего сигнала сброса при включении питания**



**Замечание** Низкий уровень является активным для сигнала внутреннего сброса.

## 15.4 Особенности работы схемы сброса при включении питания

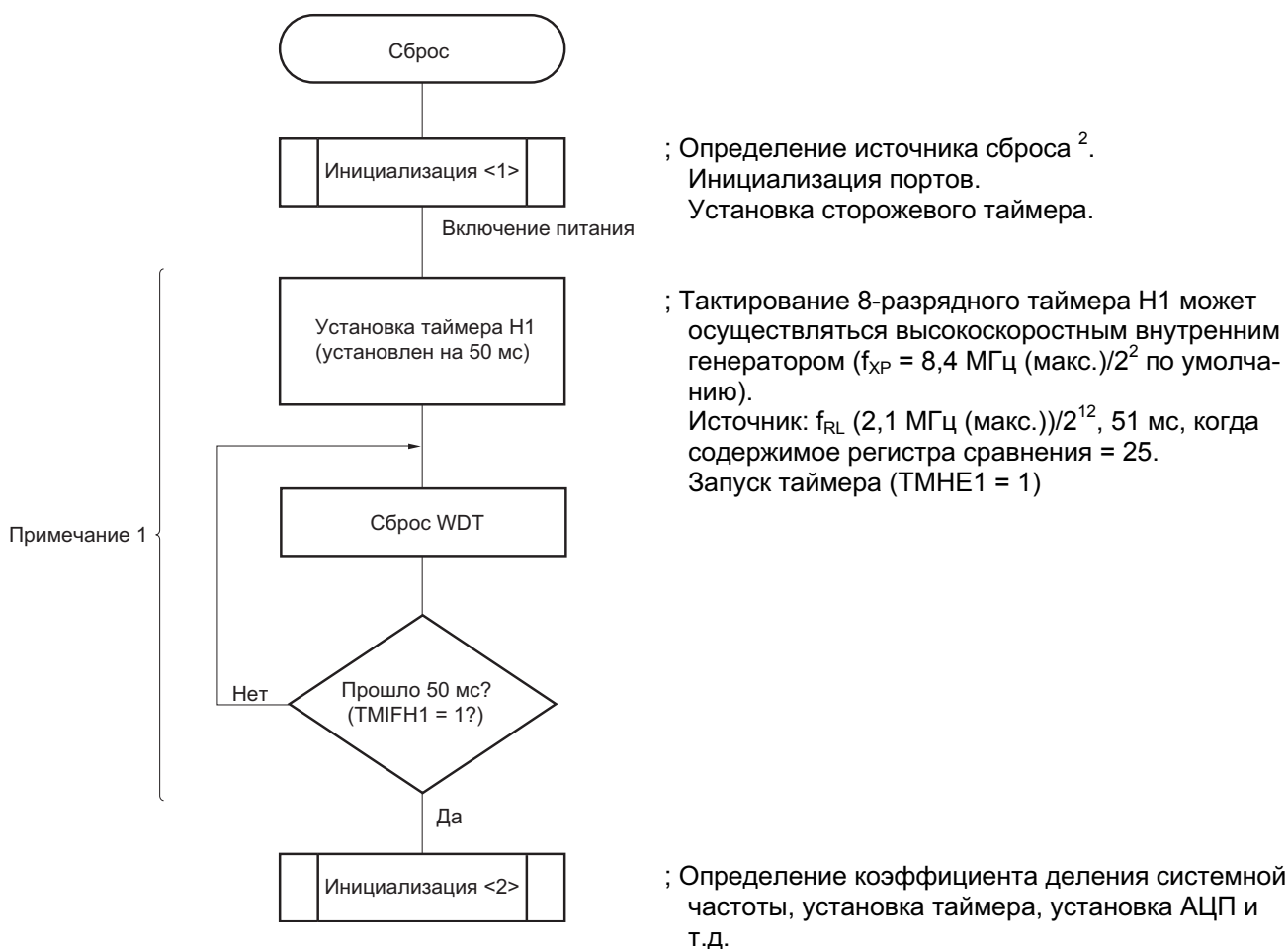
Если в системе имеются периодические флуктуации напряжения питания ( $V_{DD}$ ) вблизи порогового напряжения ( $V_{ROC}$ ), то система может сбрасываться с периодом равным периоду флуктуации напряжения питания. В этом случае следует установить программную задержку с момента выхода микроконтроллера из состояния сброса до начала выполнения микроконтроллером рабочей программы, в соответствии с приведенным ниже алгоритмом.

<Необходимые действия>

После выхода микроконтроллера из состояния сброса, программно установите задержку соответствующую периоду колебания напряжения, используя внутренний таймер (например H1), и только после этого произведите инициализацию портов.

**Рисунок 15-3. Пример реализации программной задержки после выхода микроконтроллера из состояния сброса (1/2)**

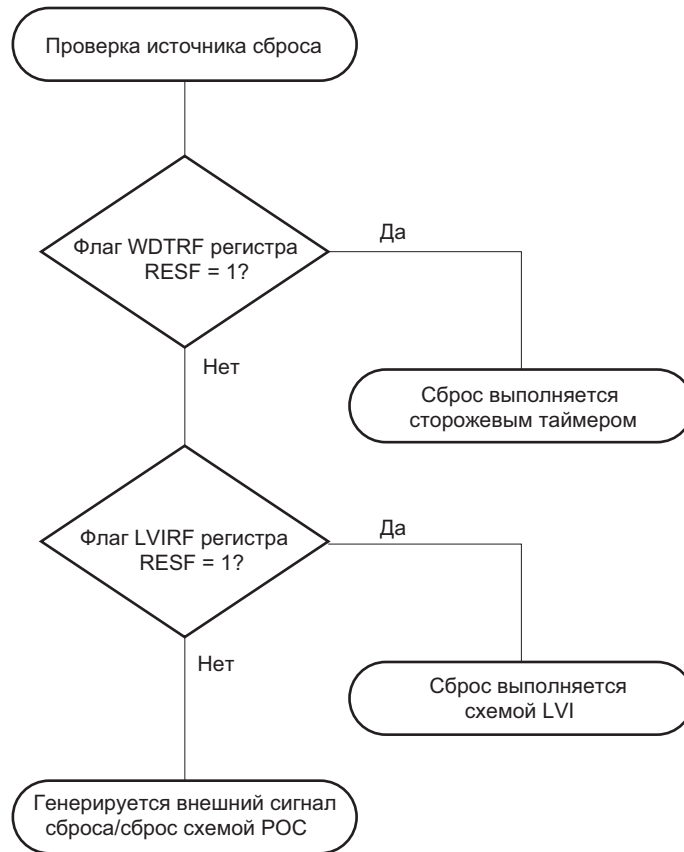
- Предположим период флуктуации напряжения питания составляет 50 мс или меньше.



### Примечания

- Если сброс генерируется в течение этого периода задержки, то процесс инициализации <2> не запускается.
- Блок-схема определения источника сброса приведена на следующем рисунке.

Рисунок 15-3. Пример алгоритма определения источника сброса (2/2)



# Глава 16 Детектор снижения напряжения питания

## 16.1 Функции детектора снижения напряжения питания

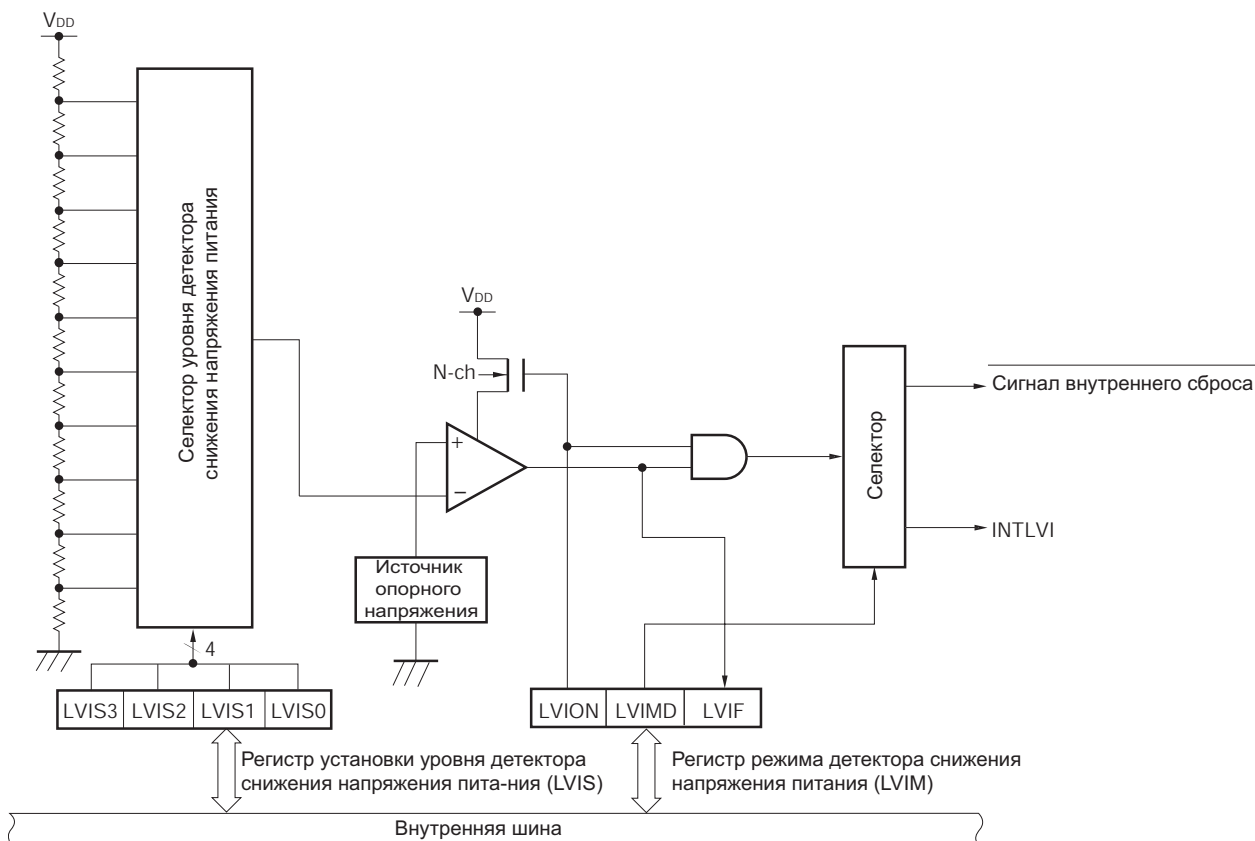
Детектор снижения напряжения питания (LVI) выполняет следующие функции:

- (1) Сравнивает напряжение питания ( $V_{DD}$ ) и пороговое напряжение ( $V_{LVI}$ ) и генерирует запрос на прерывание или сигнал внутреннего сброса когда  $V_{DD} < V_{LVI}$ .
- (2) Может быть программно задан один из 10 пороговых уровней напряжения.
- (3) Может быть программно выбран режим работы детектора LVI (генерируется или сброс или запрос на прерывание).
- (4) Работает в STOP режиме.

Если сброс микроконтроллера выполняется детектором снижения напряжения питания, флаг LVIRF регистра RESF устанавливается в 1. Более подробную информацию о регистре RESF можно найти в [ГЛАВЕ 14 Сброс микроконтроллера](#).

## 16.2 Конфигурация детектора снижения напряжения питания

Рисунок 16-1. Блок-схема детектора снижения напряжения питания



## 16.3 Регистры управления детектора снижения напряжения питания

Управление работой детектора снижения напряжения питания осуществляется двумя регистрами, перечисленными ниже:

- Регистр режима детектора снижения напряжения питания (LVIM)
- Регистр установки уровня детектора снижения напряжения питания (LVIS)

### (1) Регистр режима детектора снижения напряжения питания (LVIM)

Этот регистр задает режим работы детектора снижения напряжения питания.

Регистр LVIM может быть установлен инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра LVIM сбрасывается в 00H<sup>1</sup>.

**Рисунок 16-2. Схематическое представление регистра режима детектора снижения напряжения питания LVIM**

Адрес: FF50H После сброса: 00H<sup>1</sup>; ЧТ/ЗП<sup>2</sup>

Обозначение	<7>	6	5	4	3	2	<1>	<0>
<b>LVIM</b>	LVION	0	0	0	0	0	LVIMD	LVIF

LVION <sup>3</sup>	Разрешение/запрещение работы детектора снижения напряжения питания
0	Работа детектора запрещена.
1	Работа детектора разрешена.

LVIMD	Выбор режима работы детектора снижения напряжения питания
0	Когда напряжение питания ( $V_{DD}$ ) < порогового напряжения ( $V_{LVI}$ ) генерируется запрос на прерывание.
1	Когда напряжение питания ( $V_{DD}$ ) < порогового напряжения ( $V_{LVI}$ ) генерируется сигнал внутреннего сброса.

LVIF <sup>4</sup>	Флаг определения снижения напряжения питания
0	Напряжение питания ( $V_{DD}$ ) $\geq$ порогового напряжения ( $V_{LVI}$ ), или работа детектора запрещена.
1	Напряжение питания ( $V_{DD}$ ) < порогового напряжения ( $V_{LVI}$ ).

- Примечание**
1. Содержимое регистра LVIM не инициализируется, если сброс инициирован схемой LVI.
  2. Бит 0 (LVIF) доступен только для чтения.
  3. Когда флаг LVION устанавливается в 1, начинает работать компаратор схемы LVI. Используйте программную задержку не менее 0,2 мс с момента, когда LVION устанавливается в 1 до момента, когда значение LVIF можно считать установившимся.
  4. Значение LVIF соответствует состоянию запроса на прерывание INTLVI при LVION = 1 и LVIMD = 0.

- Внимание**
1. Для того чтобы остановить работу схемы LVI выполните одно из следующих действий:
    - Либо, используя инструкцию манипуляции с 8-разрядными данными, запишите 0 в регистр LVIM.
    - Либо, используя инструкцию манипуляции битами, сбросьте в 0 флаг LVION.
  2. Разряды 2 – 6 регистра LVIM должны быть установлены в 0.

## (2) Регистр установки уровня детектора снижения напряжения питания (LVIS)

Этот регистр устанавливает пороговое напряжение, при котором срабатывает схема LVI.

Этот регистр может быть установлен инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра LVIS сбрасывается в 00H<sup>1</sup>.

**Рисунок 16-3. Схематическое представление регистра уровня детектора снижения напряжения питания LVIS**

Адрес: FF51H После сброса: 00H<sup>1</sup>; ЧТ/ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>LVIS</b>	0	0	0	0	LVIS3	LVIS2	LVIS1	LVIS0

LVIS3	LVIS2	LVIS1	LVIS0	Пороговое напряжение
0	0	0	0	V <sub>LV10</sub> (4,3 В ± 0,2 В)
0	0	0	1	V <sub>LV11</sub> (4,1 В ± 0,2 В)
0	0	1	0	V <sub>LV12</sub> (3,9 В ± 0,2 В)
0	0	1	1	V <sub>LV13</sub> (3,7 В ± 0,2 В)
0	1	0	0	V <sub>LV14</sub> (3,5 В ± 0,2 В)
0	1	0	1	V <sub>LV15</sub> (3,3 В ± 0,15 В)
0	1	1	0	V <sub>LV16</sub> (3,1 В ± 0,15 В)
0	1	1	1	V <sub>LV17</sub> (2,85 В ± 0,15 В)
1	0	0	0	V <sub>LV18</sub> (2,6 В ± 0,15 В)
1	0	0	1	V <sub>LV19</sub> (2,35 В ± 0,15 В)
Другие значения				Установка запрещена

**Примечание** 1. Содержимое регистра LVIM не инициализируется, если сброс инициирован схемой LVI.

**Внимание** Разряды 4 – 7 регистра LVIS должны быть установлены в 0.

## 16.4 Работа детектора снижения напряжения питания

Детектор снижения напряжения питания может работать в двух режимах:

- Используется в качестве генератора сброса  
Напряжение питания ( $V_{DD}$ ) сравнивается с пороговым напряжением ( $V_{LVI}$ ), и в случае, если  $V_{DD} < V_{LVI}$ , схема LVI формирует сигнал внутреннего сброса, а после того как  $V_{DD} \geq V_{LVI}$ , схема LVI прекращает формирование сигнала внутреннего сброса.
- Используется для запроса прерывания  
Напряжение питания ( $V_{DD}$ ) сравнивается с пороговым напряжением ( $V_{LVI}$ ), и в случае, если  $V_{DD} < V_{LVI}$ , схема LVI формирует запрос прерывания INTLVI.

Настройка LVI для работы в режимах приведенных выше производится следующим образом.

### (1) При использовании LVI с генерацией внутреннего сброса

- Для начала работы LVI
  - <1>Замаскируйте прерывание LVI ( $LVIMK = 1$ ).
  - <2>Установите пороговый уровень срабатывания схемы LVI используя разряды LVIS3 – LVIS0 регистра LVIS.
  - <3>Установите в 1 флаг LVION регистра LVIM (разрешение работы схемы LVI).
  - <4>Создайте программную задержку 0,2 мс.
  - <5>Подождите, пока не поступит подтверждение о том, что “напряжение питания ( $V_{DD}$ ) выше порогового уровня ( $V_{LVI}$ )”, при этом флаг LVIF регистра LVIM должен сброситься в 0.
  - <6>Установите в 1 флаг LVIMD регистра LVIM (разрешение формирования внутреннего сброса при  $V_{DD} < V_{LVI}$ ).

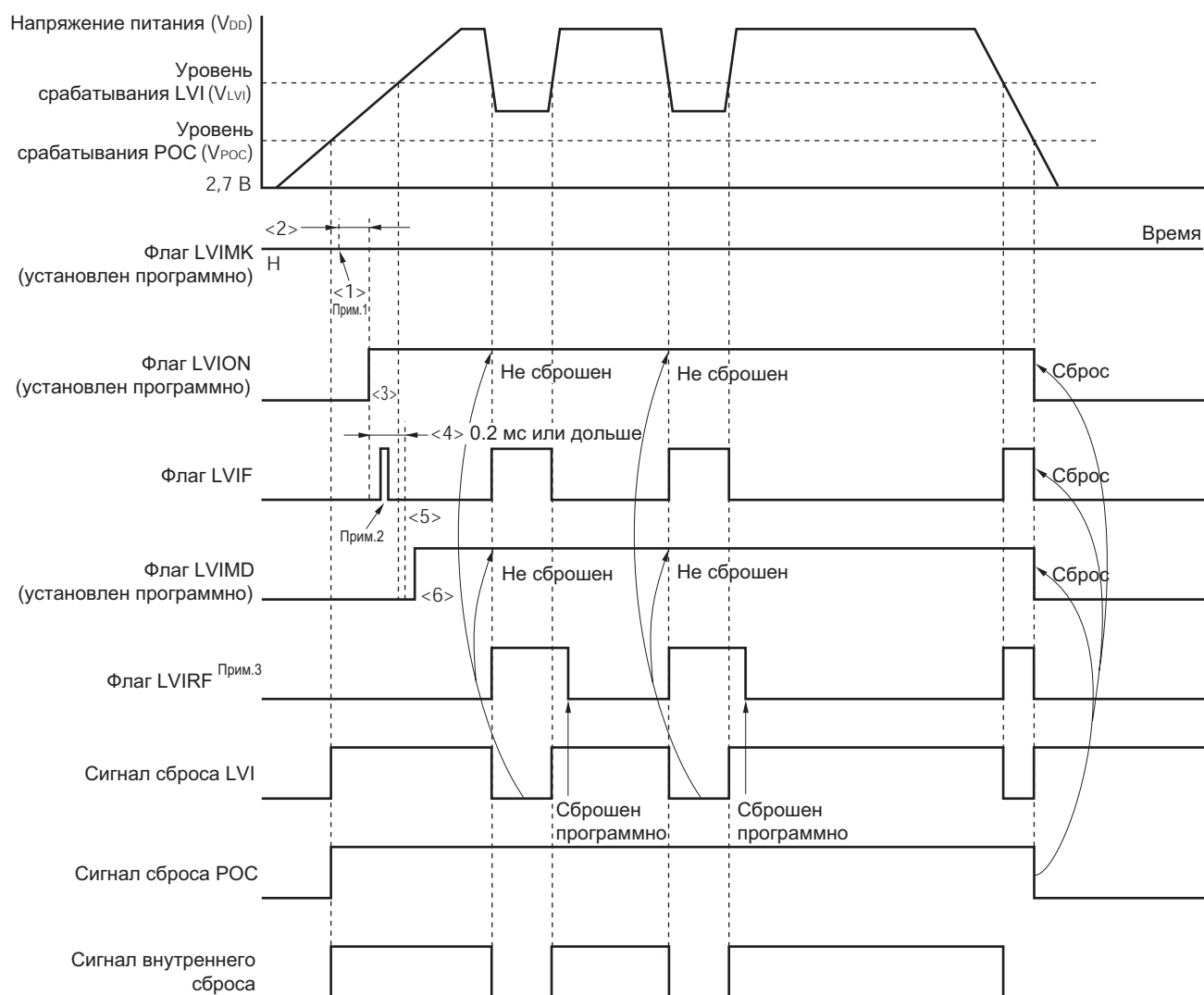
На рисунке 16-4 приведены временные диаграммы формирования сигнала внутреннего сброса схемой LVI. На диаграмме цифрами от <1> до <6> помечены события, описание которых приведено выше.

**Внимание**

1. Пункт <1> всегда должен быть выполнен. При  $LVIMK = 0$ , прерывание может быть сгенерировано сразу после выполнения пункта <3>.
2. Если напряжение питания  $V_{DD} \geq$  порогового напряжения  $V_{LVI}$  при установке флага LVIMD в 1, сигнал внутреннего сброса не генерируется.

- При остановке работы LVI  
Выполните одно из следующих действий:
  - Либо, используя инструкцию манипуляции с 8-разрядными данными, запишите 00H в регистр LVIM.
  - Либо, используя инструкцию манипуляции битами, последовательно сбросьте в 0 флаги сначала LVIMD, а затем LVION.

**Рисунок 16-4. Временные диаграммы формирования сигнала внутреннего сброса схемой LVI**



- Примечание**
1. Флаг LVIMK устанавливается в 1 при активировании входа RESET.
  2. Флаг LVIF может быть установлен в 1.
  3. LVIRF это разряд 0 регистра управления сбросом RESF. Более подробную информацию смотрите в [ГЛАВЕ 14 Сброс микроконтроллера](#).

**Замечание** На диаграмме 16-4 цифрами от <1> до <6> помечены события, описание которых приведено выше в разделе [\(1\) При использовании LVI с генерацией внутреннего сброса пункта 16.4](#).



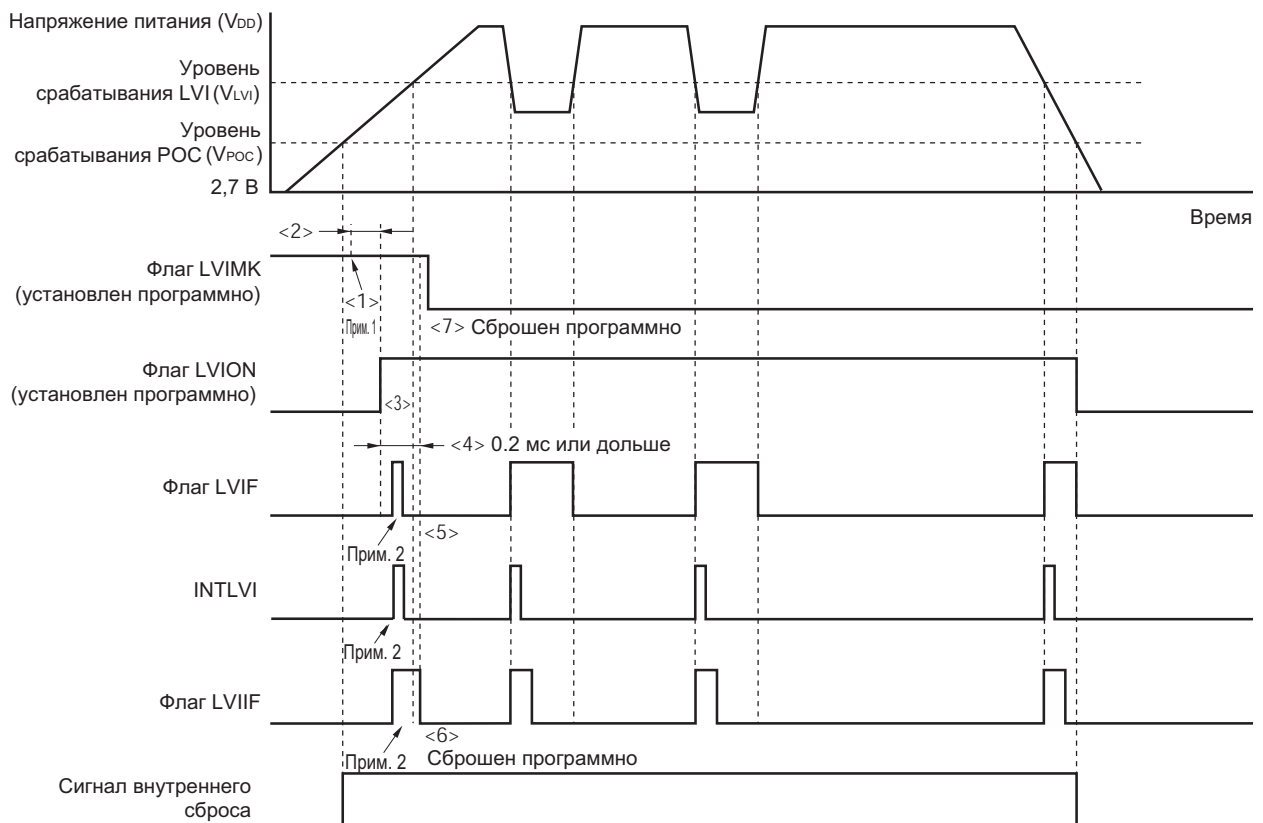
## (2) При использовании LVI с генерацией внутреннего прерывания

- Для начала работы LVI
  - <1> Замаскируйте прерывание LVI (LVIMK = 1).
  - <2> Установите пороговый уровень срабатывания схемы LVI, используя разряды LVIS3 – LVIS0 регистра LVIS.
  - <3> Установите в 1 флаг LVION регистра LVIM (разрешение работы схемы LVI).
  - <4> Создайте программную задержку 0,2 мс.
  - <5> Подождите, пока не поступит подтверждение о том, что “напряжение питания ( $V_{DD}$ ) выше порогового уровня ( $V_{LVI}$ )”, при этом флаг LVIF регистра LVIM должен сброситься в 0.
  - <6> Сбросьте в 0 флаг запроса на прерывание LVIF.
  - <7> Очистите флаг маски прерывания LVIMK.
  - <8> Выполните инструкцию EI (когда используются векторные прерывания).

На рисунке 16-5 приведены временные диаграммы формирования сигнала прерывания схемой LVI. На диаграмме цифрами от <1> до <7> помечены соответствующие пункты от <1> до <7>, описание которых приведено выше.

- При остановке работы LVI  
Выполните одно из следующих действий:
  - Либо, используя инструкцию манипуляции с 8-разрядными данными, запишите 00H в регистр LVIM.
  - Либо, используя инструкцию манипуляции битами, сбросьте в 0 флаг LVION.

**Рисунок 16-5. Временные диаграммы формирования прерывания схемой LVI**



**Примечание**

1. Флаг LVIMK устанавливается в 1 при активировании входа RESET.
2. Может быть сгенерирован запрос на прерывание (INTLVI), и флаги LVIF и LVIF могут быть установлены в 1.

**Замечание**

На диаграмме 16-5 цифрами от <1> до <7> помечены соответствующие пункты от <1> до <7>, описание которых приведено выше в разделе **(2) При использовании LVI с генерацией внутреннего прерывания Пункта 16.4.**

## 16.5 Особенности работы детектора снижения напряжения питания

Если в системе имеются периодические флуктуации напряжения питания ( $V_{DD}$ ) вблизи порогового уровня напряжения ( $V_{LVI}$ ), в зависимости от способа использования детектора снижения напряжения питания рекомендуется выполнить последовательность действий приведенную ниже.

### (1) LVI используется с генерацией внутреннего сброса

Система может сбрасываться с периодом равным периоду флуктуации напряжения питания. В этом случае следует установить программную задержку с момента выхода микроконтроллера из состояния сброса до начала выполнения микроконтроллером рабочей программы согласно пункту (1), приведенному ниже.

### (2) LVI используется с генерацией внутреннего прерывания

Может происходить генерирование запроса на прерывание с периодом равным периоду флуктуации напряжения питания. В этом случае следуйте пункту (2), приведенному ниже.

<Необходимые действия>

### (1) LVI используется с генерацией внутреннего сброса

После выхода микроконтроллера из состояния сброса, установите программную задержку соответствующую периоду колебания напряжения, используя внутренний таймер (наприм. H1), и только после этого произведите инициализацию портов (см. Рисунок 16-6).

### (2) LVI используется с генерацией внутреннего прерывания

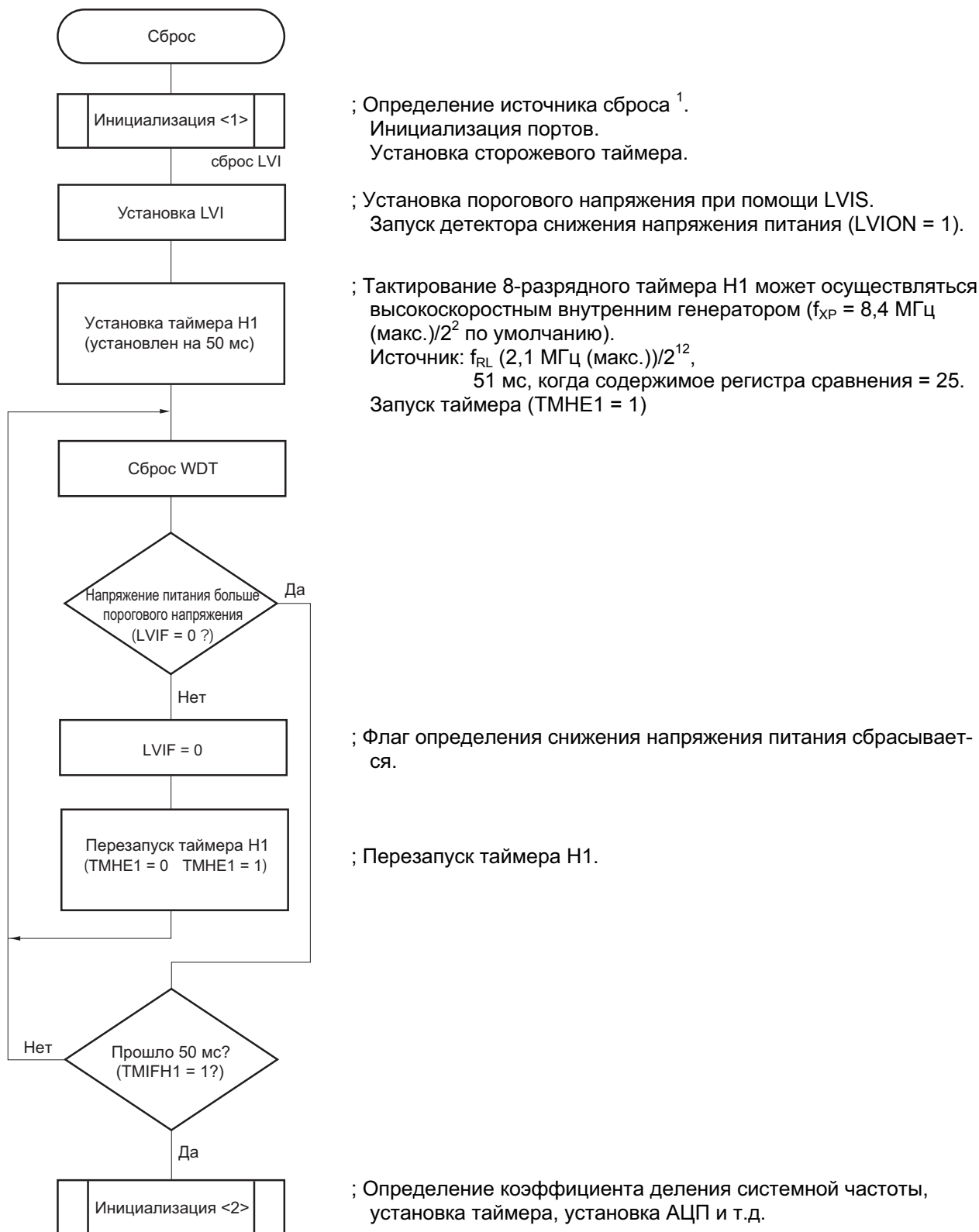
(а) Выполните необходимые настройки<sup>1</sup> для обнаружения снижения напряжения. При обработке прерывания, используя флаг LVIF регистра режима детектора LVIM, убедитесь, что выполнено условие “напряжение питания ( $V_{DD}$ )  $\geq$  уровня напряжения ( $V_{LVI}$ )”. Сбросьте в 0 флаг LVIF регистра IF0.

(б) Если в системе имеются флуктуации напряжения питания с большой длительностью вблизи уровня напряжения  $V_{LVI}$  то, используя флаг LVIF регистра LVIM, убедитесь, что в течение периода колебания напряжения питания “напряжение питания ( $V_{DD}$ )  $\geq$  уровня напряжения ( $V_{LVI}$ )” и только после этого сбросьте в 0 флаг LVIF.

**Примечание** 1. При обработке обнаружения снижения напряжения, тактирование ядра микроконтроллера переключите на низкую частоту, остановите АЦП и т.п.

**Рисунок 16-6. Пример реализации программной задержки после выхода микроконтроллера из состояния сброса**

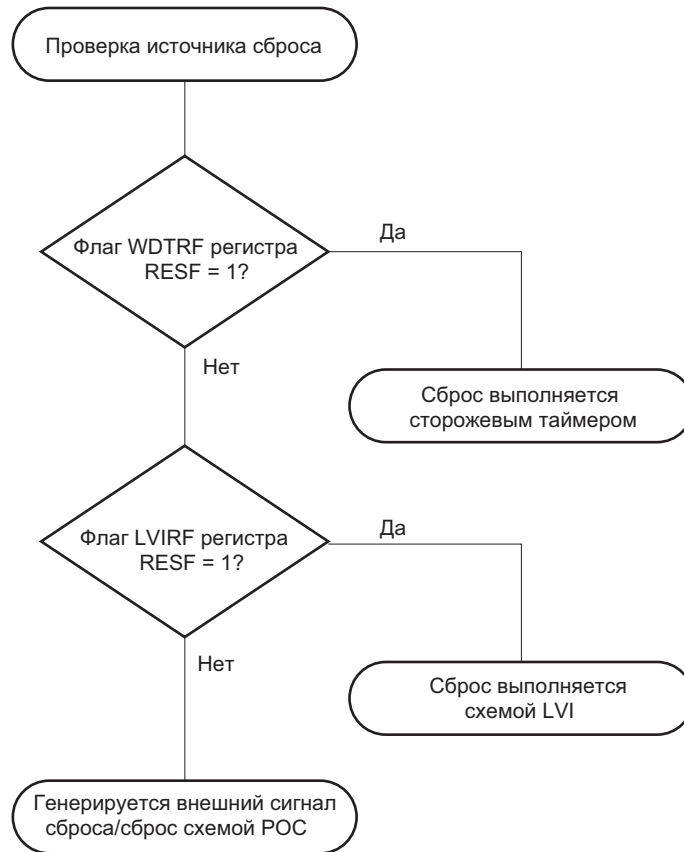
- Предположим период флуктуации напряжения питания составляет 50 мс или меньше.



**Примечания**

1. Блок-схема определения источника сброса приведена на следующем рисунке.

Рисунок 16-7. Пример алгоритма определения источника сброса



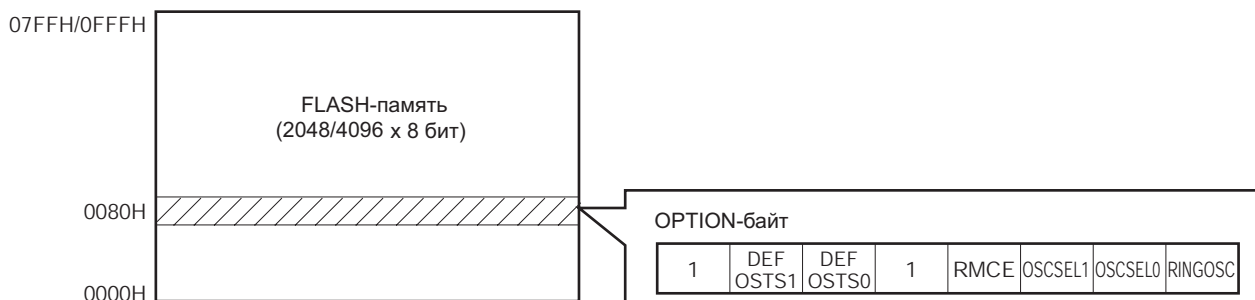
# Глава 17 OPTION-байт

## 17.1 Назначение OPTION-байта

Микроконтроллеры семейства 78K0S/KA1+ имеют OPTION-байт – это байт FLASH-памяти с адресом 0080H. При включении питания или при сбросе OPTION-байт автоматически опрашивается микроконтроллером и активирует заданные функции. При работе с микроконтроллерами этого семейства необходимо произвести следующие действия, используя OPTION-байт.

1. **Выбрать один из генераторов опорной частоты**
  - Высокоскоростной кольцевой генератор
  - Кварцевый/керамический генератор
  - Внешний генератор тактовой частоты
2. **Выбрать режим работы низкоскоростного кольцевого генератора**
  - Низкоскоростной кольцевой генератор не может быть остановлен
  - Низкоскоростной кольцевой генератор может быть остановлен программно
3. **Выбрать режим работы входа  $\overline{\text{RESET}}$** 
  - Используется как вход сигнала сброса
  - Используется как порт ввода данных (P34)
4. **Установить время стабилизации частоты при подаче напряжения или после выполнения сброса**
  - $2^{10}/f_x$
  - $2^{12}/f_x$
  - $2^{15}/f_x$
  - $2^{17}/f_x$

Рисунок 17-1. Расположение OPTION-байта в адресном пространстве



## 17.2 Формат OPTION-байта

Формат OPTION-байта приведен ниже.

Рисунок 17-2. Схематическое представление OPTION-байта

Адрес: 0080H

7	6	5	4	3	2	1	0
1	DEF OSTS1	DEF OSTS0	1	RMCE	OSCSEL1	OSCSEL0	LIOCP

LIOCP	Режим работы низкоскоростного кольцевого генератора
1	Не может быть остановлен (генератор не будет остановлен, даже если флаг LSRSTOP = 1)
0	Может быть остановлен программно (генератор остановлен, если флаг LSRSTOP = 1)

- Внимание**
1. Если установлен режим “низкоскоростной кольцевой генератор не может быть остановлен”, то в качестве счетных импульсов сторожевого таймера используется частота этого генератора.
  2. Если установлен режим “низкоскоростной кольцевой генератор может быть остановлен программно”, тактирование сторожевого таймера остановлено в режиме HALT/STOP, независимо от состояния флага LSRSTOP (бит 0) регистра LSRCM. Если для тактирования сторожевого таймера выбран не низкоскоростной кольцевой генератор, то в режиме HALT/STOP тактирование сторожевого таймера также остановлено. Пока разрешена работа низкоскоростного кольцевого генератора (флаг LSRSTOP = 0), тактирование 8-разрядного таймера H1 продолжается даже в режиме STOP.

OSCSEL1	OSCSEL0	Выбор системного генератора опорной частоты
0	0	Кварцевый/керамический генератор
0	1	Внешний генератор тактовой частоты
1	X	Высокоскоростной кольцевой генератор

- Внимание**
- Поскольку выводы X1 и X2 могут выполнять функцию портов ввода/вывода, то режим их использования зависит от выбора генератора системной тактовой частоты.
1. **Высокоскоростной кольцевой генератор**  
Выводы X1 и X2 могут быть использованы как входы/выходы P121 и P122 порта 12.
  2. **Кварцевый/керамический генератор**  
Выводы X1 и X2 используются для подключения резонатора и не могут быть использованы в качестве портов ввода/вывода.
  3. **Внешний генератор тактовой частоты**  
Вывод X1 используется как вход тактовой частоты и не может быть использован как порт ввода/вывода P121.

**Замечание** x: значение не важно

RMCE	Выбор режима работы входа $\overline{\text{RESET}}$
1	Используется как вход сигнала сброса
0	Используется как вход порта P34

- Внимание**
- Если после сброса или при включении питания на вход  $\overline{\text{RESET}}$  подается сигнал низкого уровня, то происходит сброс микроконтроллера и это состояние сохраняется до тех пор, пока на вход  $\overline{\text{RESET}}$  не будет подан сигнал высокого уровня. В случае когда флаг RMCE установлен в 0, ко входу порта P34 присоедините pull-up резистор.

DEFOSTS1	DEFOSTS0	Установка времени стабилизации частоты после включения питания или после сброса
0	0	$2^{10}/f_x$ (102,4 мкс.)
0	1	$2^{12}/f_x$ (409,6 мкс.)
1	0	$2^{15}/f_x$ (3,27 мс.)
1	1	$2^{17}/f_x$ (13,1 мс.)

- Внимание**
- Установка времени стабилизации частоты актуальна, только если тактирование ЦПУ осуществляется от кварцевого/керамического генератора. Если тактирование ЦПУ осуществляется от высокоскоростного кольцевого генератора или от внешнего опорного генератора, то время для стабилизации частоты не будет добавлено.

- Замечание**
1. ( ):  $f_x = 10$  МГц
  2. Установите время стабилизации частоты в соответствии с характеристиками используемого резонатора.
  3. Пример программного кода, который задает значение OPTION-байту приведен ниже.

OPB OSEG AT 0080H  
DB 10010001B

;Установки OPTION-байта  
;Низкоскоростной генератор не может  
;быть остановлен  
;Системным задан кварцевый генератор  
;Вход сброса используется как порт P34  
;Время стабилизации ( $2^{10}/f_x$ )

4. Более подробную информацию о временных диаграммах опроса OPTION-байта можно найти в [ГЛАВЕ 14 Сброс микроконтроллера](#)

# Глава 18 FLASH-память

## 18.1 Характеристики FLASH-памяти

Внутренняя FLASH-память микроконтроллеров серии 78K0S/KA1+ имеет следующие характеристики:

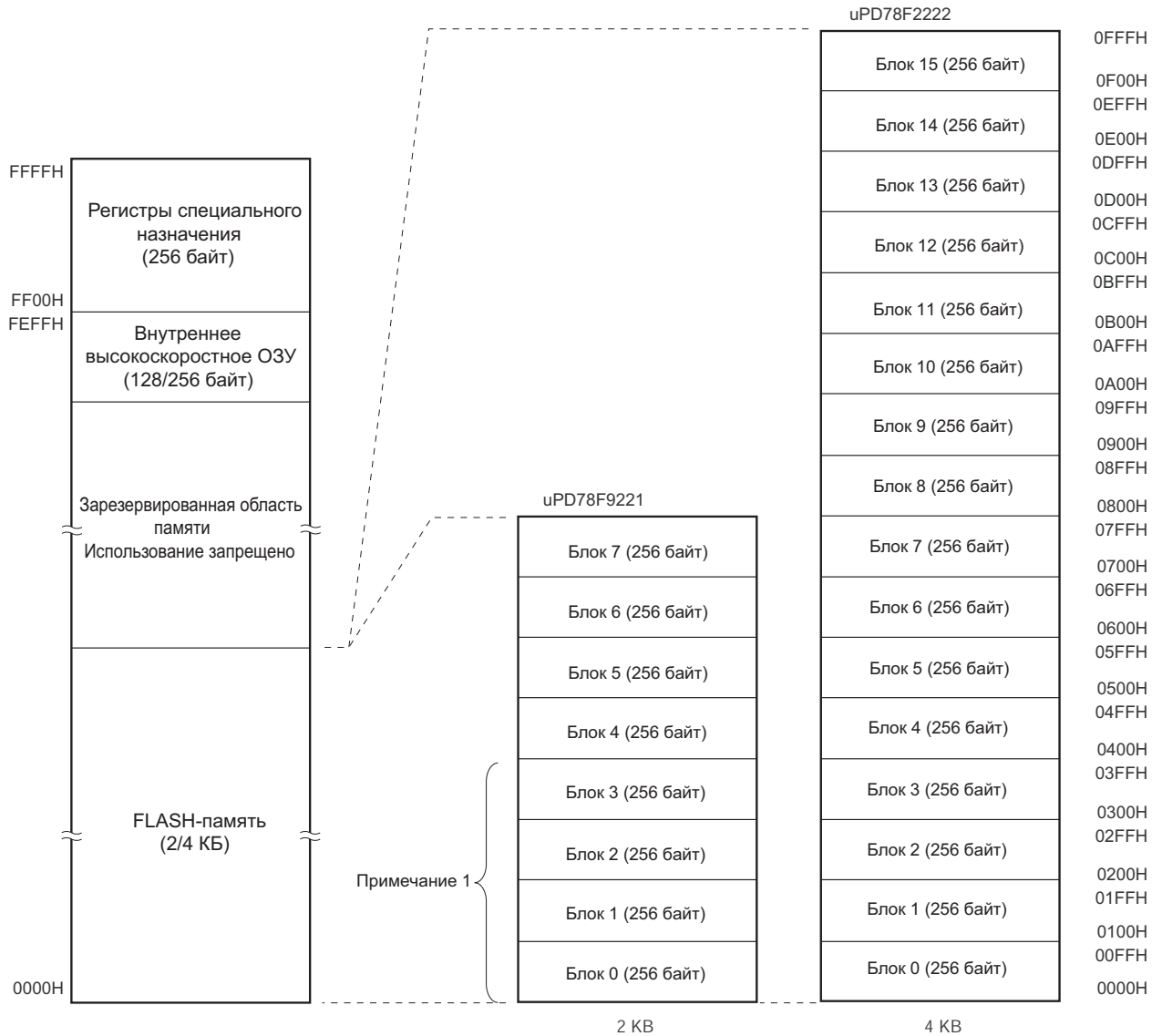
- Не требуется специального напряжения для стирания/записи
- Объем: 2 КБ / 4 КБ
  - Размер кластера при стирании: 1 блок (256 байт)
  - Размер кластера при записи: 1 блок (при внешнем программировании), 1 байт (при самопрограммировании)
- Методы перезаписи
  - Перезапись FLASH-памяти при помощи специализированного FLASH-программатора (внутрисхемное/внешнее программирование)
  - Перезапись FLASH-памяти программой пользователя (самопрограммирование)
- Поддерживается функция защиты от записи (функция безопасности)
- При программировании байта защиты поддерживается функция защиты блока при самопрограммировании.



## 18.2 Конфигурация FLASH-памяти

Область внутренней FLASH-памяти объемом 2/4 КБ разделена на 8/16 блоков, которые могут быть запрограммированы/стерты поблочно. Также все блоки могут быть одновременно стерты.

Рисунок 18-1. Распределение адресного пространства внутренней FLASH-памяти



### 18.3 Основные принципы

Внутренняя FLASH память микроконтроллеров семейства 78K0S/KA1+ может быть перезаписана при помощи специализированного FLASH-программатора, независимо от того установлен микроконтроллер на целевую плату или нет (внутрисхемное/внешнее программирование).

Возможно также перепрограммирование FLASH-памяти программой пользователя (самопрограммирование), это идеальное решение внесения в программу изменений, которые были сделаны уже, после того как электронное устройство поступило к конечному пользователю.

Кроме того, в микроконтроллере имеется функция безопасности, которая запрещает неавторизованным пользователям вносить изменения в записанную во FLASH-память программу.

**Таблица 18-1. Методы перезаписи внутренней FLASH-памяти**

Методы перезаписи	Основные принципы	Режим работы
Внутрисхемное программирование	FLASH-память может быть перезаписана после того, как микроконтроллер будет установлен на целевую плату, при помощи специализированного программатора.	Режим программирования FLASH-памяти
Внешнее программирование	FLASH-память может быть перезаписана до того, как микроконтроллер будет установлен на целевую плату, при помощи специализированного программатора и специальной платы-адаптера (серия – FA).	
Самопрограммирование	FLASH-память может быть перезаписана при выполнении программы пользователя, которая заранее записана во FLASH-память при помощи специализированного программатора (внутрисхемное/внешнее программирование).	Режим самопрограммирования

- Замечание**
1. Платы адаптеров программирования (серия – FA) являются продуктом Naito Den-sei Machida Mfg. Co., Ltd.
  2. Более подробную информацию о программировании FLASH-памяти можно найти в следующих разделах:
    - [18.7 Внутрисхемное и внешнее программирование FLASH-памяти](#)
    - [18.8 Самопрограммирование FLASH-памяти](#)

## 18.4 Программирование при помощи FLASH-программатора

Для записи данных во внутреннюю FLASH-память микроконтроллеров семейства 78K0S/KA1+ могут быть использованы следующие специализированные программаторы.

- FlashPro4 (PG-FP4, FL-PR4)
- PG-FPL2

При использовании специализированного программатора данные могут быть записаны внутрисхемно или вне целевой платы при помощи внешней платы-адаптера.

### (1) Внутрисхемное программирование

Содержимое FLASH-памяти может быть перезаписано после того, как микроконтроллер будет установлен на целевую плату. При этом на целевую плату должны быть установлены разъем для подключения специализированного программатора, а также тестовые контактные площадки. Тестовые контактные площадки необходимы только в случае, когда на целевой плате установлен кварцевый/керамический резонатор (см. Рисунок 18-5).

### (2) Внешнее программирование

Данные могут быть записаны во FLASH-память при помощи специализированной платы-адаптера (серия FA), до того как микроконтроллер будет установлен на целевую плату.

**Замечание** Программатор FL-PR4 и платы адаптеров программирования (серия – FA) являются продуктом Naito Densei Machida Mfg. Co., Ltd.

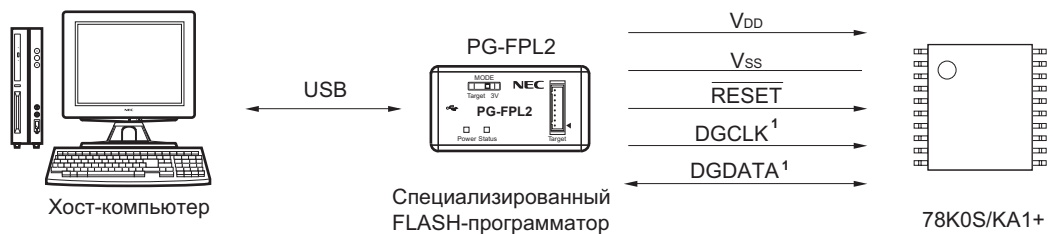
## 18.5 Средства программирования

Средства необходимые для программирования FLASH-памяти приведены на рисунке ниже.

**Рисунок 18-2. Средства программирования FLASH-памяти (FlashPro4)**



**Рисунок 18-3. Средства программирования FLASH-памяти (PG-FPL2)**



**Примечание** 1. Сигнальная линия DGCLK используется для тактирования данных, DGDATA используется для приема/передачи данных.

Для управления специализированным программатором необходим хост-компьютер. При использовании программаторов PG-FP4 или FL-PR4 имеется возможность записи данных в программатор. После этого для записи данных во FLASH-память микроконтроллера могут использоваться программаторы с отключенным хост-компьютером.

При программировании для связи между специализированным программатором и микроконтроллером используется интерфейс UART, посредством этого интерфейса передаются команды записи, стирания и т.п. Для программирования вне целевой платы необходима специализированная плата-адаптера (серия FA).

Скачать последнюю версию программного обеспечения для специализированных программаторов, а также файлы параметров можно с Интернет-сайта поддержки средств разработчика (<http://www.necel.com/micro/ods/jpn/index.html>).

**Таблица 18-2. Коммуникация между 78K0S/KA1+ и FlashPro4**

Контакты FlashPro4			Контакты 78K0S/KA1+	
Вывод	Вх/Вых	Назначение	Вывод	Номер вывода
CLK <sup>1</sup>	Выход	Тактирование для 78K0/KA1+	X1/P121	2
FLMD0 <sup>1</sup>	Выход	Сигнал внутрисхемного режима		
SI/RxD <sup>1</sup>	Вход	Прием данных	X2/P122	3
SO/TxD <sup>1</sup>	Выход	Прием данных/ сигнал внутрисхемного режима		
/RESET	Выход	Сброс	RESET/P34	6
V <sub>DD</sub>	–	V <sub>DD</sub> напряжение питания/ контроль питания	V <sub>DD</sub>	5
GND	–	Общий провод	V <sub>SS</sub>	1

**Примечание** 1. В микроконтроллерах 78K0S/KA1+ сигнальные линии CLK и FLMD0 соединены с выводом X1, а сигнальные линии SI/RxD и SO/TxD соединены с выводом X2; поэтому, эти линии должны быть непосредственно соединены.

Рисунок 18-4. Коммуникация между 78K0S/KA1+ и FlashPro4

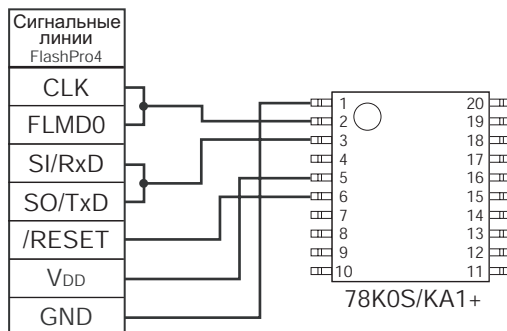
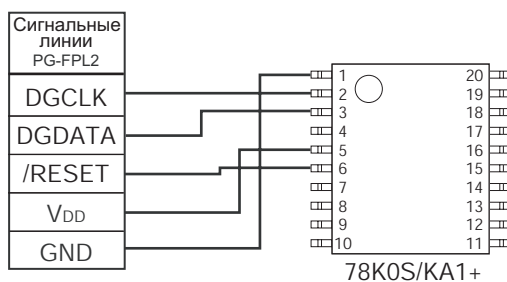


Таблица 18-3. Коммуникация между 78K0S/KA1+ и PG-FPL2

Контакты PG-FPL2			Контакты 78K0S/KA1+	
Вывод	Вх/Вых	Назначение	Вывод	Номер вывода
DGCLK	Выход	Тактирование для 78K0/KA1+	X1/P121	2
DGDATA	Вх/Вых	Прием/передача данных, сигнал внутрисхемного режима	X2/P122	3
/RESET	Выход	Сброс	RESET/P34	6
V <sub>DD</sub>	Вх/Вых	V <sub>DD</sub> напряжение питания	V <sub>DD</sub>	5
GND	–	Общий провод	V <sub>SS</sub>	1

Рисунок 18-5. Коммуникация между 78K0S/KA1+ и PG-FPL2



## 18.6 Соединение выводов на целевой плате

При внутрисхемном программировании FLASH-памяти на целевую плату должен быть установлен разъем для подключения специализированного программатора. В первую очередь должна быть предусмотрена функция, позволяющая выбирать режим работы (обычный режим работы или программирование FLASH-памяти).

Если установлен режим программирования FLASH-памяти, все выводы неиспользуемые для программирования находятся в состоянии “после сброса”. Если внешнее устройство не распознает состояние “после сброса”, при разработке целевой платы необходимо принять приведенные ниже меры.

В режиме самопрограммирования состояние выводов соответствует режиму HALT.

### 18.6.1 Выводы X1 и X2

При программировании FLASH-памяти выводы X1 и X2 используются в качестве последовательного интерфейса. Поэтому, если к выводам X1 и X2 подсоединено внешнее устройство, возникает конфликт сигналов. Чтобы избежать возникновения этого конфликта, отсоедините внешнее устройство от этих выводов.

Когда отсоединение внешнего резонатора затруднено, и кварцевый/керамический генератор выбран в качестве системного опорного генератора, следуйте рекомендациям, изложенным ниже в пунктах (1) и (2).

- (1) Установите минимально возможные тестовые контактные площадки между микроконтроллером и резонатором и присоединяйте программатор через эти контактные площадки. Постарайтесь сделать проводящие соединения настолько короткими, на сколько это возможно (см. Рисунок 18-6 и Таблицу 18-4).
- (2) Установите коммуникационную тактовую частоту, производя настройки графического интерфейса пользователя (GUI) специализированного программатора. Проверьте последовательные/параллельные резонансные и антирезонансные частоты используемого резонатора, и установите тактовую частоту, так чтобы она находилась вне  $\pm 10\%$  диапазона резонансной частоты используемого кварцевого резонатора (см. Рисунок 18-7 и Таблицу 18-5).

Рисунок 18-6. Пример размещения тестовых контактных площадок

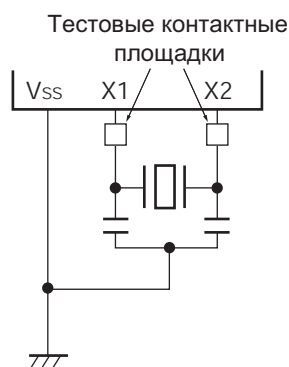
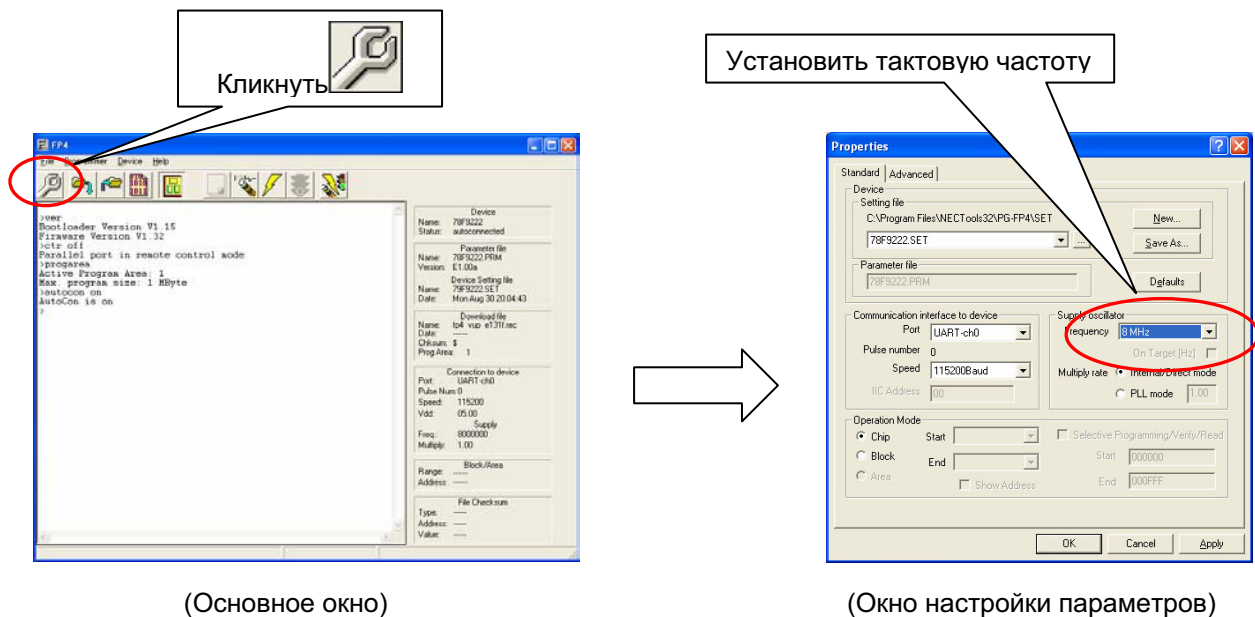


Таблица 18-4. Режимы тактирования, требующие использования тестовых контактных площадок для внутрисхемного программирования

Режим тактирования микроконтроллера	Установка тестовых контактных площадок
Высокоскоростной кольцевой генератор	Не требуется
Внешний опорный генератор	
Кварцевый/керамический генератор	До установки резонатора
	После установки резонатора

**Рисунок 18-7. Графический интерфейс пользователя (GUI) для программатора PG-FP4 (пример программных установок)**



**Таблица 18-5. Тактовая частота микроконтроллера и примеры установок GUI программатора PG-FP4**

Тактовая частота микроконтроллера	Примеры установок GUI программатора PG-FP4 (коммуникационная частота)
$1 \text{ МГц} \leq f_x < 4 \text{ МГц}$	8 МГц
$4 \text{ МГц} \leq f_x < 8 \text{ МГц}$	9 МГц
$8 \text{ МГц} \leq f_x < 9 \text{ МГц}$	10 МГц
$9 \text{ МГц} \leq f_x \leq 10 \text{ МГц}$	8 МГц

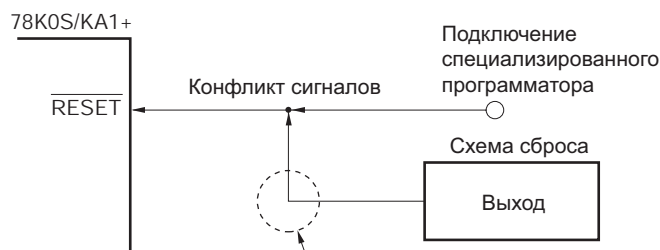
**Внимание** Выше приведены рекомендуемые соотношения частот. Устанавливайте приведенные выше значения в зависимости от требований приложения.

### 18.6.2 Вывод RESET

Если сигнальная линия сброса специализированного программатора соединяется с выводом **RESET** микроконтроллера, который в свою очередь подсоединен на целевой плате к схеме сброса, то имеет место конфликт сигналов. Чтобы избежать возникновения этого конфликта, отсоедините схему сброса от входа **RESET**.

Если сигнал сброса будет поступать на вход микроконтроллера во время процедуры программирования, то FLASH-память не будет корректно записана. Во время процесса программирования на вход **RESET** не должен поступать никакой другой сигнал кроме сигнала сброса специализированного программатора.

**Рисунок 18-8. Конфликт сигналов на входе **RESET****



В режиме программирования FLASH-памяти, сигнал схемы сброса конфликтует с сигналом сброса специализированного программатора. Поэтому при программировании отсоедините схему сброса от входа **RESET**.

### 18.6.3 Выводы портов

При программировании FLASH-памяти выводы портов не используются и находятся в состоянии “после сброса”. Если внешнее устройство, присоединенное к портам, не распознает состояние “после сброса”, то соответствующий порт необходимо подсоединить к  $V_{DD}$  или  $V_{SS}$  через сопротивление.

В режиме самопрограммирования состояние выводов портов соответствует режиму HALT.

### 18.6.4 Выводы напряжения питания

Соедините выводы  $V_{DD}$  или  $V_{SS}$  микроконтроллера с одноименными сигнальными линиями специализированного программатора. На вход  $AV_{REF}$  следует подавать то же самое напряжение, как и в обычном рабочем режиме.



## 18.7 Внутрисхемное и внешнее программирование FLASH-памяти

### 18.7.1 Режим программирования FLASH-памяти

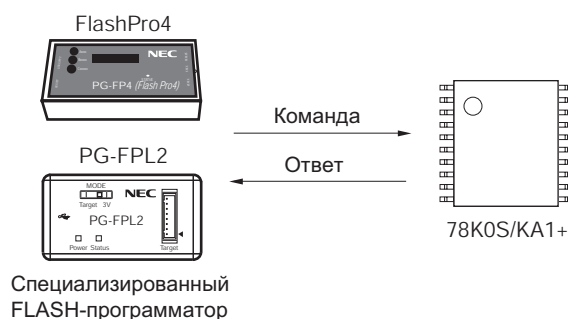
Для перезаписи содержимого FLASH-памяти при помощи специализированного программатора, установите режим программирования FLASH-памяти. Когда микроконтроллер присоединен к программатору, и коммуникационные команды передаются в микроконтроллер, микроконтроллер устанавливается в режим программирования.

При внутрисхемном программировании FLASH-памяти измените режим работы, используя джампер.

### 18.7.2 Коммуникационные команды

Специализированный программатор управляет микроконтроллером при помощи команд. Командный называется сигнал, посланный от программатора микроконтроллеру, сигнал, посланный от микроконтроллера программатору, называется ответом.

Рисунок 18-9. Коммуникационные команды



Коммуникационные команды при программировании FLASH-памяти микроконтроллера приведены в Таблице 18-6. Эти команды посылаются программатором микроконтроллеру, который при их получении выполняет соответствующую обработку.

Таблица 18-6. Коммуникационные команды

Классификация	Название команды	Функция
Стирание	Команда стирания кристалла	Стирается содержимое всей FLASH-памяти
	Команда стирания блока	Стирается содержимое определенного блока FLASH-памяти
Запись	Команда записи	Производится запись определенной области памяти и выполняется проверка правильности записи
Проверка контрольной суммы	Команда проверки контрольной суммы	Считывается контрольная сумма определенной области памяти и сравнивается с записанными данными
Проверка чистоты	Команда проверки чистоты	Выдается подтверждение о том, что FLASH-память полностью стерта
Защита	Команда установки защиты	Для защиты данных от доступа неавторизованных пользователей устанавливается запрет на следующие команды: команду стирания кристалла, команду стирания блока и команду записи

На каждую команду, посланную программатором, микроконтроллер возвращает ответ. Ответы микроконтроллера приведены в Таблице 18-7.

Таблица 18-7. Ответы микроконтроллера

Название команды	Функция
ACK	Подтверждение команды/данных
NAK	Ошибка команды/данных

### 18.7.3 Установки защиты

**Внимание** Установки защиты становятся активными при последующей установке режима программирования FLASH-памяти. Поэтому, после того, как выполнена установка защиты, выйдите из режима программирования и установите его заново.

- **Защита от стирания кристалла**

Запрещено выполнение команд стирания блока и всей FLASH-памяти микроконтроллера. Единоразово установленная защита от стирания кристалла не может быть отменена, все установки защиты не могут быть изменены.

**Внимание** После установки защиты от стирания кристалла, стирание не может быть выполнено. Кроме того, в этом режиме запрещена запись данных, отличных от тех, которые уже записаны.

- **Защита от стирания блока**

Запрещено выполнение команды стирания определенного блока FLASH-памяти. Эта защита может быть изменена только на защиту от стирания кристалла.

- **Защита от записи**

Запрещено выполнение команд записи и стирания для блоков FLASH-памяти. Эта защита может быть изменена только на защиту от стирания кристалла.

По умолчанию разрешены команды стирания кристалла, стирания блока и записи. Установка вышеописанных защит возможна только в режиме внутрисхемного или внешнего программирования. Могут использоваться различные комбинации вышеперечисленных защит.

Соотношение между установленной защитой и выполняемыми командами приведено в Таблице 18-8.

**Таблица 18-8. Соотношение между установленной защитой и выполняемыми командами**

Защита \ Команда	Команда стирания кристалла	Команда стирания блока	Команда записи
Установлена защита от стирания кристалла	Запрещена	Запрещена	Разрешена <sup>1</sup>
Установлена защита от стирания блока	Разрешена		Разрешена
Установлена защита от записи			Запрещена

**Примечание**

1. После установки защиты от стирания кристалла запрещена запись данных, отличных от тех, которые уже записаны.

Соотношение между установкой защиты и работой в каждом режиме программирования приведено в Таблице 18-9.

**Таблица 18-9. Соотношение между установкой защиты и работой в каждом режиме программирования**

Режим программирования	Внутрисхемное/внешнее программирование		Самопрограммирование	
	Установка защиты	Влияние установок защиты	Установка защиты	Влияние установок защиты
Защита от стирания кристалла	Возможна	Влияет <sup>1</sup>	Невозможна	Не влияет <sup>2</sup>
Защита от стирания блока				
Защита от записи				

**Примечание**

1. При установке защиты запрещено выполнение соответствующих команд.
2. В режиме самопрограммирования разрешено выполнение команд независимо от установки защиты.

## 18.8 Самопрограммирование FLASH-памяти

В микроконтроллерах семейства 78K0S/KA1+ поддерживается функция самопрограммирования FLASH-памяти, которая позволяет перезаписывать FLASH-память с помощью программы пользователя (вносить изменения в программу и т.д.)

**Внимание** Для выполнения процедуры самопрограммирования, тело процедуры предварительно должно быть записано в память микроконтроллера.

**Замечание** Для использования внешней FLASH-памяти в качестве внешней EEPROM для записи данных, обратитесь к документу “78K0S/Kx1+ EEPROM Emulation AN U17379E”.

### 18.8.1 Основные принципы самопрограммирования

Для выполнения самопрограммирования необходимо перейти из обычного режима пользовательской программы в режим самопрограммирования. Для записи/стирания данных FLASH-памяти, заранее установленных в соответствующий регистр, необходимо выполнить инструкцию HALT в режиме самопрограммирования. Когда операция записи/стирания завершена, происходит автоматический выход из режима HALT.

Для перехода в режим самопрограммирования необходимо выполнить определенную последовательность действий с участием специальных регистров. Более подробную информацию можно найти в [пункте 18.8.4 Пример перехода из обычного режима в режим самопрограммирования](#).

**Замечание** Чтение данных, записанных в режиме самопрограммирования, может быть произведено инструкцией MOV.

**Таблица 18-10. Режим самопрограммирования**

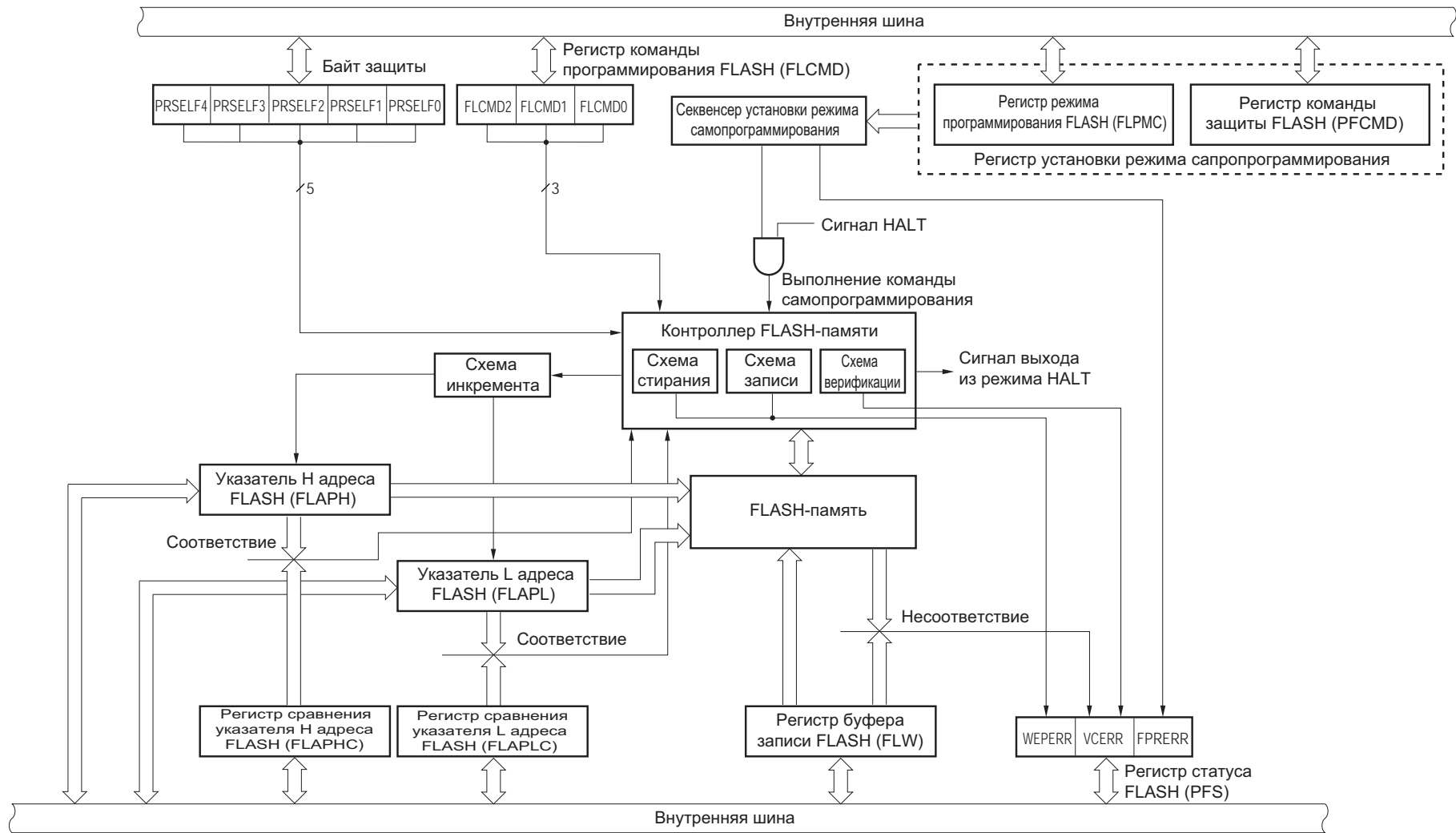
Режим	Выполнение программы пользователя	Выполнение записи/стирания данных FLASH-памяти при помощи инструкции HALT
Обычный режим	Разрешено	Невозможно
Режим самопрограммирования	Разрешено <sup>1</sup>	Разрешено

**Примечание**

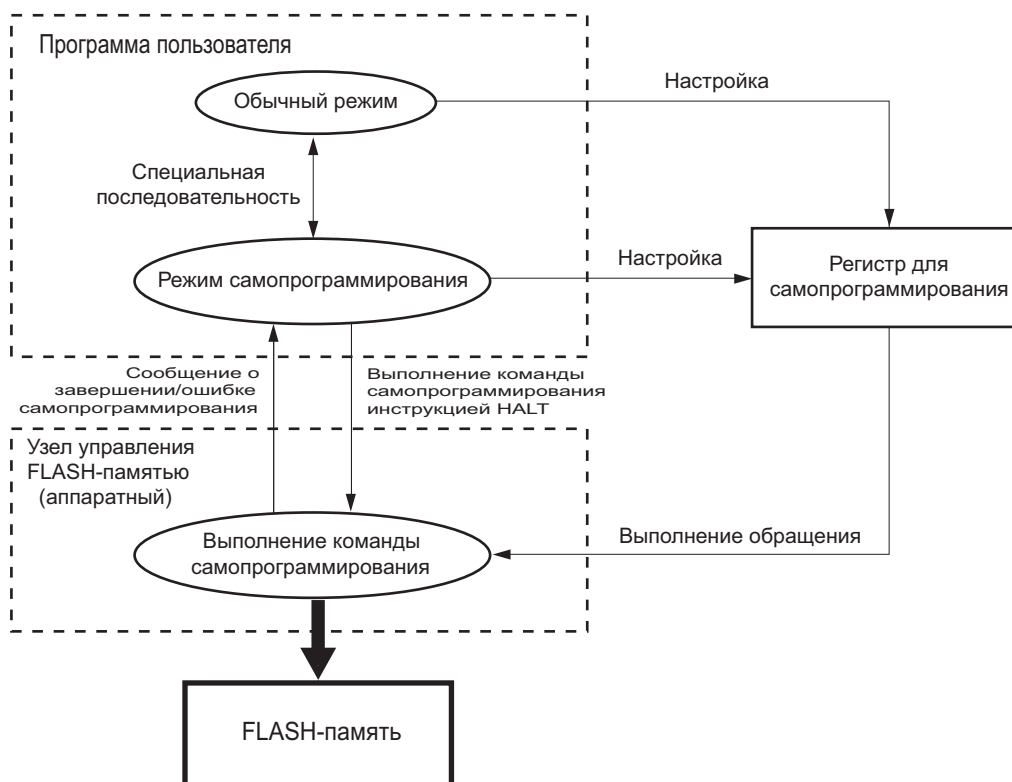
1. В режиме самопрограммирования запрещена обработка маскируемых прерываний.

На рисунке 18-10 приведена структурная схема узла самопрограммирования, на Рисунке 18-11 приведена диаграмма переходов в режиме самопрограммирования, в Таблице 18-11 приведены команды управления в режиме самопрограммирования.

Рисунок 18-10. Структурная схема узла самопрограммирования



**Рисунок 18-11. Диаграмма переходов в режиме самопрограммирования**



**Таблица 18-11. Команды управления в режиме самопрограммирования**

Название команды	Функция	Время, необходимое с момента выполнения инструкции HALT до окончания выполнения команды
Внутренняя проверка	Эта команда используется для проверки правильности записи данных во FLASH-память. После записи данных задайте номер блока, начальный и конечный адрес и затем выполните эту команду.	Внутренняя проверка 1 блока (команда выполняется однократно): 6,8 мс Внутренняя проверка 1 байта: 27 мкс
Стирание блока	Эта команда используется для стирания определенного блока. Перед выполнением задайте номер блока.	8,5 мс
Проверка чистоты блока	Эта команда используется для проверки чистоты блока, для которого была выполнена команда стирания. Перед выполнением задайте номер блока.	480 мкс
Запись байта	Эта команда используется для записи 1 байта данных во FLASH-память по определенному адресу. Перед выполнением этой команды задайте данные для записи и адрес, по которому будет производиться запись.	150мкс

## 18.8.2 Особенности режима самопрограммирования

- Пока выполняется команда самопрограммирования, никакая другая команда не может быть выполнена. Поэтому заранее сбросьте и перезапустите сторожевой таймер, так чтобы в режиме самопрограммирования сторожевой таймер не переполнился. Время выполнения команд самопрограммирования приведено в Таблице 18-11.
- Если во время работы в режиме самопрограммирования генерируется запрос на прерывание, то подтверждение прерывания может быть выполнено только после завершения режима самопрограммирования. Для предотвращения этой операции, запретите обработку прерываний (установите регистры масок прерываний МК0 и МК1 в FFH и выполните инструкцию DI) перед переходом в режим самопрограммирования.
- Пока выполняется команда самопрограммирования, ОЗУ не используется.
- Если во время выполнения операции записи или стирания данных произойдет сбой питания или поступит сигнал сброса микроконтроллера, корректная запись/стирание данных не гарантируется.
- При стирании блока данных содержимое ячеек FLASH-памяти устанавливается в FFH.
- Если в качестве опорного генератора выбран кварцевый генератор или внешний генератор опорной частоты, то требуется время ожидания 16 мкс от установки режима самопрограммирования до выполнения инструкции HALT.
- В режиме самопрограммирования состояние выводов микроконтроллера аналогично их состоянию при выполнении инструкции HALT.
- Установки функций защиты, выполненные при внутрисхемном/внешнем программировании, не влияют на выполнение команд самопрограммирования. Команды самопрограммирования выполняются вне зависимости от установок функций защиты. Для запрещения записи или стирания данных при самопрограммировании воспользуйтесь установками байта защиты.
- Убедитесь, что биты с 4-го по 7-й регистров FLAPH и FLAPHC сброшены в 0 до выполнения команд самопрограммирования.

## 18.8.3 Регистры, используемые при самопрограммировании FLASH-памяти

Ниже перечислены регистры, используемые при самопрограммировании FLASH-памяти

- Регистр режима программирования FLASH (FLPMC)
- Регистр команды защиты FLASH (PFCMD)
- Регистр статуса FLASH (PFS)
- Регистр команды программирования FLASH (FLCMD)
- Указатель младшего (L) и старшего (H) адреса FLASH (FLAPL и FLAPH)
- Регистры сравнения указателя старшего(H) адреса и указателя младшего(L) адреса FLASH (FLAPHC и FLAPLC)
- Регистр буфера записи FLASH (FLW)

Микроконтроллеры семейства 78K0S/KA1+ имеют байт защиты – область FLASH-памяти с адресом 0081H.

### (1) Регистр режима программирования FLASH (FLPMC)

Этот регистр используется для установки рабочего режима, при котором данные записываются во FLASH-память, и для чтения содержимого байта защиты.

Чтобы избежать повреждения данных во FLASH-памяти при остановке или сбое в системе вызванном шумами или зависанием программы, запись данных в регистр FLPMC производится только в определенной последовательности (см. [пункт 18.8.3 \(2\) Регистр команды защиты FLASH \(PFCMD\)](#)).

Регистр FLPMC устанавливается инструкциями манипуляции 8-разрядными данными. В результате сброса содержимое регистра FLPMC становится неопределенным.

**Рисунок 18-12. Схематическое представление регистра программирования FLASH (FLPMC)**

Адрес: FFA2H; После сброса: Неопределенно <sup>1</sup>; ЧТ/ЗП <sup>2</sup>

Обозначение	7	6	5	4	3	2	1	0
<b>FLPMC</b>	0	PRSELF4	PRSELF3	PRSELF2	PRSELF1	PRSELF0	0	FLSPM

FLSPM	Выбор рабочего режима во время работы в режиме самопрограммирования
0	Обычный режим Инструкции программ, записанные во FLASH-память, могут быть доступны из всего адресного пространства.
1	Режим самопрограммирования Перед выполнением инструкции HALT установите команду, задайте смещение, определите данные для записи и установите флаг FLSPM в 1. После того, как будут произведены все установки, выполните инструкцию HALT: произойдет переход из обычного режима работы в режим самопрограммирования FLASH-памяти.

PRSELF4	PRSELF3	PRSELF2	PRSELF1	PRSELF0	В эти биты происходит чтение содержимого байта защиты.
---------	---------	---------	---------	---------	--

- Примечания**
1. В результате сброса флаг FLSPM регистра FLPMC сбрасывается в 0. После выхода микроконтроллера из состояния сброса содержимое байта защиты считывается во флаги PRSELF0 – PRSELF4 регистра FLPMC.
  2. Биты 2 – 6 (PRSELF0 – PRSELF4) регистра FLPMC доступны только для чтения.

- Внимание**
1. При установке режима самопрограммирования учитывайте следующее:
    - Если во время работы в режиме самопрограммирования генерируется запрос на прерывание, то соответствующий флаг запроса на прерывание устанавливается в 1, а обработка прерывания выполняется после выхода из режима самопрограммирования. Для того чтобы запретить такую обработку прерываний (установите регистры масок прерываний MK0 и MK1 в FFH и выполните инструкцию DI) во время работы в режиме самопрограммирования или перед переходом в режим самопрограммирования.
    - Пока выполняется команда самопрограммирования, никакая другая команда не может быть выполнена. Поэтому заранее сбросьте и перезапустите сторожевой таймер, так чтобы в режиме самопрограммирования сторожевой таймер не переполнился. Время выполнения команд самопрограммирования приведено в Таблице 18-11.
    - Если во время выполнения операции записи или стирания данных произойдет сбой питания или поступит сигнал сброса микроконтроллера, корректная запись/стирание данных не гарантируется.
  2. Если в качестве опорного генератора выбран кварцевый генератор или внешний генератор опорной частоты, то требуется время ожидания 16 мкс от установки флага FLSPM в 1 до выполнения инструкции HALT.

## (2) Регистр команды защиты FLASH (PFCMD)

Если из-за посторонних шумов или зависания программы произойдет сбой в работе системы, то запись данных в регистр режима программирования вызванная сбоем FLPMC может сильно повлиять на систему. Регистр PFCMD используется для защиты от некорректной записи регистра FLPMC.

Запись регистра FLPMC разрешена только при выполнении определенной последовательности действий:

- <1> Запишите в регистр PFCMD байт авторизации (A5H).
- <2> Запишите данные для установки в регистр FLPMC (запись данных в регистр на этом шаге не вступит в силу).
- <3> Запишите инвертированные данные, предназначенные для установки в регистр FLPMC (запись данных в регистр на этом шаге не вступит в силу).
- <4> Запишите данные для установки в регистр FLPMC (запись данных в регистр на этом шаге вступит в силу).

Такая перезапись регистра необходима для защиты от неавторизованной записи регистра. Отследить попытки неавторизованной записи можно при помощи флага FPRERR регистра статуса FLASH-памяти PFS.

Значение A5H должно быть записано в регистр PFCMD при каждом изменении содержимого регистра FLPMC.

Регистр PFCMD устанавливается инструкциями манипуляции 8-разрядными данными.

В результате сброса содержимое регистра PFCMD становится неопределенным.

### Рисунок 18-13. Схематическое представление регистра команды защиты FLASH (PFCMD)

Адрес: FFA0H; После сброса: Неопределенно; ЗП

Обозначение	7	6	5	4	3	2	1	0
<b>PFCMD</b>	REG7	REG6	REG5	REG4	REG3	REG2	REG1	REG0

**Внимание** Запретите обработку прерываний (установите регистры масок прерываний MK0 и MK1 в FFH и выполните инструкцию DI) на время выполнения процедур самопрограммирования.

## (3) Регистр статуса FLASH (PFS)

Если запись данных в регистр режима программирования FLPMC происходит без соблюдения определенной последовательности (последовательность действий приведена выше), данные в регистр FLPMC не записываются и генерируется ошибка защиты. В этом случае флаг FPRERR регистра PFS устанавливается в 1.

Установленный в 1 флаг FPRERR сбрасывается при записи в него 0.

Все ошибки, которые могут возникнуть во время самопрограммирования, отражаются во флагах VCERR и WEPERR регистра PFS.

Флаги VCERR и WEPERR могут быть сброшены при программной записи в них 0.

Все флаги регистра PFS должны быть предварительно сброшены в 0, для проверки корректности выполнения операции самопрограммирования.

Регистр PFS устанавливается инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра PFS сбрасывается в 00H.

### Рисунок 18-14. Схематическое представление регистра статуса FLASH (PFS)

Адрес: FFA1H; После сброса: 00H; ЗП/ЧТ

Обозначение	7	6	5	4	3	2	1	0
<b>PFS</b>	0	0	0	0	0	WEPERR	VCERR	FPRERR

1. Условия работы флага FPRERR  
<Условия установки флага>
  - Если в регистр PFCMD записано содержимое отличное от A5H.
  - Если после выполнения пункта <1> специальной последовательности, произведена запись в регистр отличный от FLPMC.



- Если после выполнения пункта <2> специальной последовательности, произведена запись в регистр отличный от FLPMC.
- Если при выполнении пункта <3> специальной последовательности, в регистр FLPMC производится запись данных отличных от инвертированных данных записанных при выполнении пункта <2>.
- Если после выполнения пункта <3> специальной последовательности, произведена запись в регистр отличный от FLPMC.
- Если при выполнении пункта <4> специальной последовательности, в регистр FLPMC производится запись данных отличных от данных записанных при выполнении пункта <2>.

**Замечание** Номера действий, указанных в угловых скобках, соответствуют действиям, приведенным в пункте **(2) Регистр команды защиты FLASH (PFCMD)**.

<Условия сброса флага>

- Если во флаг FPRERR записан 0.
- В результате сброса микроконтроллера.

## 2. Условия работы флага VCERR

<Условия установки флага>

- Ошибка проверки стирания данных
- Ошибка проверки записанных данных

Если флаг VCERR установлен в 1, то это означает что команда записи или стирания данных не была завершена корректно. Произведите запись или стирание данных заново.

**Замечание** Флаг VCERR может быть установлен в 1, если возникает ошибка защиты записи или стирания данных.

<Условия сброса флага>

- Если во флаг VCERR записан 0.
- В результате сброса микроконтроллера.

## 3. Условия работы флага WEPREERR

<Условия установки флага>

- Если в указатель старшего адреса FLAPH записан адрес области адресного пространства, защищенной от записи или стирания байтом защиты, и при этом дается команда записи или стирания.
- Если 1 была записана в бит, который не был стерт (т.е. перед записью содержимое бита = 0)

<Условия сброса флага>

- Если во флаг WEPREERR записан 0.
- В результате сброса микроконтроллера.

## (4) Регистр команды программирования FLASH (FLCMD)

Этот регистр используется для задания команды, которая будет выполняться с FLASH-памятью (стирание, запись или проверка данных).

Регистр FLCMD устанавливается инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра FLCMD сбрасывается в 00H.

**Рисунок 18-15. Схематическое представление регистра команды программирования FLASH (FLCMD)**

Адрес: FFA3H; После сброса: 00H; ЗП/ЧТ

Обозначение	7	6	5	4	3	2	1	0
<b>FLCMD</b>	0	0	0	0	0	FLCMD2	FLCMD1	FLCMD0

FLCMD2	FLCMD1	FLCMD0	Название команды	Функция
0	0	1	Внутренняя Проверка	Эта команда используется для проверки правильности записи данных во FLASH-память. После записи данных задайте номер блока, начальный и конечный адрес и затем выполните эту команду. Если будет обнаружена ошибка, флаг VCERR или WEPRERR установится в 1.
0	1	1	Стирание блока	Эта команда используется для стирания заданного блока. Перед выполнением задайте номер блока. Эта команда используется и при внутрисхемном программировании и в режиме самопрограммирования.
1	0	0	Проверка чистоты блока	Эта команда используется для проверки чистоты блока, для которого была выполнена команда стирания. Перед выполнением задайте номер блока.
1	0	1	Запись байта	Эта команда используется для записи 1 байта данных во FLASH-память по определенному адресу. Перед выполнением этой команды задайте данные для записи и адрес, по которому будет производиться запись. Если в бит, который не был заблаговременно стерт, производится запись 1 (т.е. перед записью содержимое бита = 0), то устанавливается в 1 флаг WEPRERR регистра PFS.
Все остальные комбинации <sup>1</sup>			Установка запрещена	

**Примечание** 1. Если в режиме самопрограммирования будет установлена комбинация, отличная от разрешенных выше, произойдет автоматический выход из режима самопрограммирования и никакая команда не будет выполнена.

**(5) Указатель младшего (L) и старшего (H) адреса FLASH (FLAPL и FLAPH)**

Эти регистры используются для задания начального адреса области FLASH-памяти, для которой будет выполнена команда стирания, записи или проверки данных в режиме самопрограммирования.

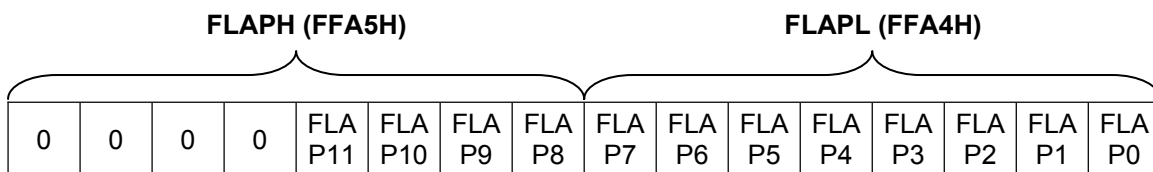
Указатели FLAPH и FLAPL представляют собой счетчик, содержимое которого, автоматически инкрементируется до тех пор, пока не будет найдено соответствие с содержимым соответствующих регистров FLAPHC и FLAPLC. После выполнения команды программирования, снова установите значение указателей.

Регистры FLAPH и FLAPL устанавливаются инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистров FLAPH и FLAPL становится неопределенным.

**Рисунок 18-16. Схематическое представление указателей младшего (L) и старшего (H) адреса FLASH (FLAPL и FLAPH)**

Адрес: FFA4H, FFA5H; После сброса: Неопределенно; ЗП/ЧТ



**Внимание** Перед выполнением команды самопрограммирования убедитесь, что биты 4 – 7 регистра FLAPH и регистра FLAPHC сброшены в 0.

**(6) Регистры сравнения указателя старшего (H) младшего (L) адреса FLASH (FLAPHC и FLAPLC)**

Эти регистры используются для задания области памяти, в которой выполняется последовательная проверка данных в режиме самопрограммирования.

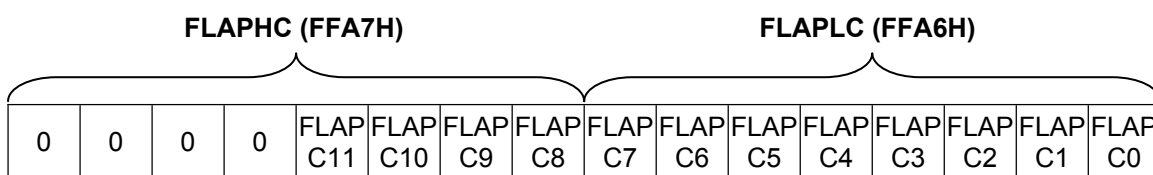
Установите в регистр FLAPHC то же самое значение, что и в регистр FLAPH. Конечный адрес области памяти, для которой выполняется команда проверки, установите в регистр FLAPLC.

Регистры FLAPHC и FLAPLC устанавливаются инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистров FLAPHC и FLAPLC сбрасывается в 0.

**Рисунок 18-17. Схематическое представление регистров сравнения указателя старшего(H) и младшего(L) адреса FLASH (FLAPHC и FLAPLC)**

Адрес: FFA6H, FFA7H; После сброса: 00H; ЗП/ЧТ



- Внимание**
1. Перед выполнением команды самопрограммирования убедитесь, что биты 4 – 7 регистра FLAPH и регистра FLAPHC сброшены в 0.
  2. Установите номер блока для стирания, проверки записи или проверки чистоты в регистр FLAPHC (равно содержимому регистра FLAPH).
  3. При выполнении команды стирания блока, сбросьте содержимое регистра FLAPLC в 00H. При выполнении команды проверки чистоты, установите содержимое регистра FLAPLC в FFH.

**(7) Регистр буфера записи FLASH (FLW)**

Этот регистр используется для хранения данных, которые будут записаны во FLASH-память.

Регистр FLW устанавливается инструкциями манипуляции битами или 8-разрядными данными.

В результате сброса содержимое регистра FLW сбрасывается в 00H.

**Рисунок 18-18. Схематическое представление регистра буфера записи FLASH (FLW)**

Адрес: FFA8H; После сброса: 00H; ЗП/ЧТ



### (8) Байт защиты

Этот регистр используется для определения области FLASH-памяти, защищенной от записи и/или стирания. Область памяти, определенная байтом защиты имеет действие только для режима самопрограммирования. В режиме самопрограммирования области памяти указанные байтом защиты защищены от записи и/или стирания.

Рисунок 18-19. Схематическое представление байта защиты

Адрес: 0081H;

7	6	5	4	3	2	1	0
1	PRSELF4	PRSELF3	PRSELF2	PRSELF1	PRSELF0	1	1

• Для uPD78F9221

PRSELF4	PRSELF3	PRSELF2	PRSELF1	PRSELF0	Статус
0	1	1	0	0	Все блоки (7 – 0) защищены.
0	1	1	0	1	Блоки 5 – 0 защищены. Блоки 6 и 7 могут быть стерты или записаны.
0	1	1	1	0	Блоки 3 – 0 защищены. Блоки 4 – 7 могут быть стерты или записаны.
0	1	1	1	1	Блоки 1 и 0 защищены. Блоки 2 – 7 могут быть стерты или записаны.
1	1	1	1	1	Все блоки (7 – 0) могут быть стерты или записаны.
Все остальные комбинации					Установка запрещена

• Для uPD78F9222

PRSELF4	PRSELF3	PRSELF2	PRSELF1	PRSELF0	Статус
0	1	0	0	0	Все блоки (15 – 0) защищены.
0	1	0	0	1	Блоки 13 – 0 защищены. Блоки 14 и 15 могут быть стерты или записаны.
0	1	0	1	0	Блоки 11 – 0 защищены. Блоки 12 – 15 могут быть стерты или записаны.
0	1	0	1	1	Блоки 9 – 0 защищены. Блоки 10 – 15 могут быть стерты или записаны.
0	1	1	0	0	Блоки 7 – 0 защищены. Блоки 8 – 15 могут быть стерты или записаны.
0	1	1	0	1	Блоки 5 – 0 защищены. Блоки 6 – 15 могут быть стерты или записаны.
0	1	1	1	0	Блоки 3 – 0 защищены. Блоки 4 – 15 могут быть стерты или записаны.
0	1	1	1	1	Блоки 1 и 0 защищены. Блоки 2 – 15 могут быть стерты или записаны.
1	1	1	1	1	Все блоки (15 – 0) могут быть стерты или записаны.
Все остальные комбинации					Установка запрещена

### 18.8.4 Пример перехода из обычного режима в режим самопрограммирования

Для начала самопрограммирования необходимо перевести микроконтроллер из обычного режима в режим самопрограммирования.

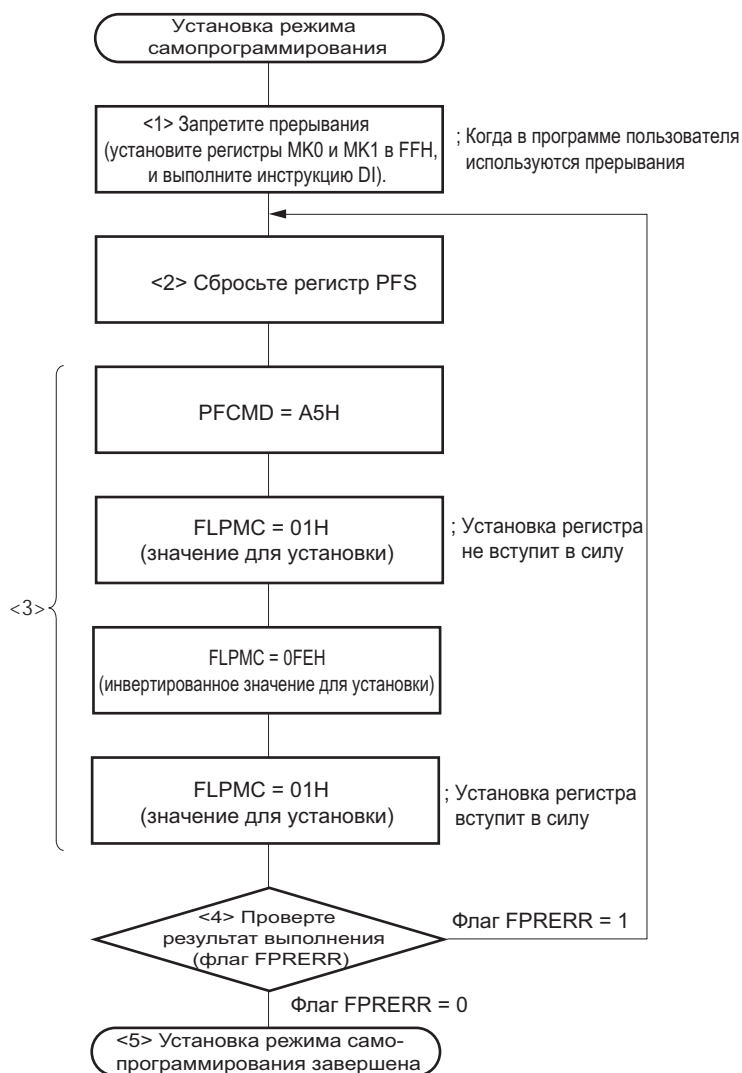
Ниже приведен пример перехода в режим самопрограммирования и комментарии к нему.

- <1> Если при работе в обычном режиме используются прерывания, запретите их (установите содержимое регистров масок прерываний МК0 и МК1 равным FFH, и выполните инструкцию DI).
- <2> Сбросьте содержимое регистра статуса FLASH-памяти PFS в 0.
- <3> Установите режим самопрограммирования, соблюдая следующую последовательность действий:
  - Запишите в регистр PFCMD активирующий байт A5H.

- Запишите 01H в регистр FLPMC (запись данных в регистр на этом шаге еще не вступает в силу).
  - Запишите 0FEH (инвертированное значение 01H) в регистр FLPMC (запись данных в регистр на этом шаге еще не вступает в силу).
  - Запишите 01H в регистр FLPMC (запись данных в регистр на этом шаге вступает в силу).
- <4> Проверьте флаг FPRERR регистра PFS.  
Если флаг установлен в 1 → <2>, Если флаг сброшен в 0 → <5>.
- <5> Установка режима самопрограммирования завершена.

**Внимание**      **Фрагмент программы пользователя, который выполняет приведенную выше последовательность действий, должен находиться в области памяти, которая не будет стираться или программироваться.**

**Рисунок 18-20. Блок-схема перехода в режим самопрограммирования (пример)**



**Внимание** Фрагмент программы пользователя, который выполняет приведенную выше последовательность действий, должен находиться в области памяти, которая не будет стираться или программироваться.

**Замечание** Действия <1> – <5> на Рисунке 18-20 соответствуют действиям <1> – <5> пункта 18.8.4 описанным выше.

Ниже приведен пример фрагмента пользовательской программы для перехода в режим самопрограммирования.

```
;-----  
; START  
;-----  
  
    MOV MK0, #11111111B    ; Маскируем все прерывания  
    MOV MK1, #11111111B  
  
    DI  
  
ModeOnLoop:  
    MOV PFS, #00H  
    MOV PFCMD, #0A5H      ; Активирующее значение в регистр PFCMD  
    MOV FLPMC, #01H      ; Команду программирования в регистр FLPMC  
    MOV FLPMC, #0FEH     ; Инвертированное значение команды в регистр FLPMC  
    MOV FLPMC, #01H      ; Устанавливается режим самопрограммирования в соответствии  
                        ; с содержимым регистра FLPMC  
  
    MOV A, PFS  
    CMP A, #00H  
    BNZ $ModeOnLoop      ; Если заданный режим установился с ошибками, повторить установку  
  
;-----  
; END  
;-----
```

### 18.8.5 Пример перехода из режима самопрограммирования в обычный режим

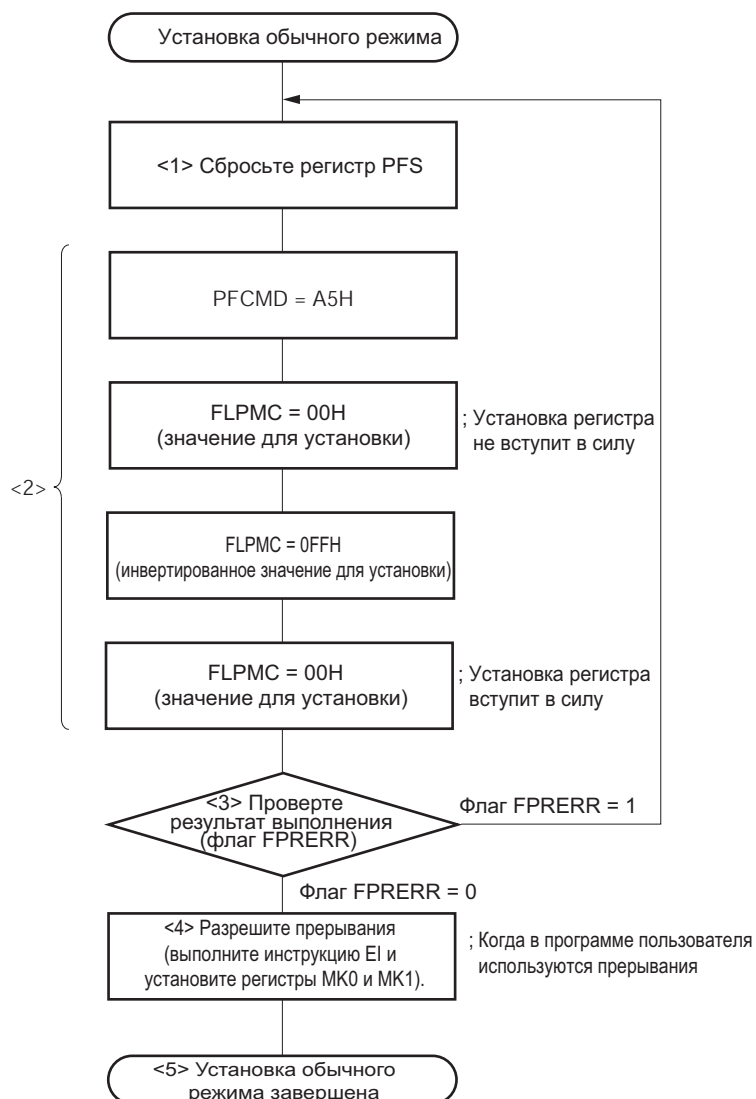
После завершения самопрограммирования необходимо перевести микроконтроллер в обычный режим из режима самопрограммирования.

Ниже приведен пример выхода из режима самопрограммирования.

- <1> Сбросьте содержимое регистра статуса FLASH-памяти PFS в 0.
- <2> При установке обычного режима соблюдайте следующую последовательность действий:
  - Запишите в регистр PFCMD активирующий байт A5H.
  - Запишите 00H в регистр FLPMC (запись данных в регистр на этом шаге еще не вступает в силу).
  - Запишите 0FFH (инвертированное значение 00H) в регистр FLPMC (запись данных в регистр на этом шаге еще не вступает в силу).
  - Запишите 00H в регистр FLPMC (запись данных в регистр на этом шаге вступает в силу).
- <3> Проверьте флаг FPRERR регистра PFS.  
Если флаг установлен в 1 → <1>, если флаг сброшен в 0 → <4>.
- <4> Разрешите обработку прерываний (выполните инструкцию EI и установите регистры МК0 и МК1).
- <5> Установка обычного режима завершена.

**Внимание**      **Фрагмент программы пользователя, который выполняет приведенную выше последовательность действий, должен находиться в области памяти, которая не будет стираться или программироваться.**

Рисунок 18-21. Блок-схема перехода в обычный режим (пример)



**Внимание** Фрагмент программы пользователя, который выполняет приведенную выше последовательность действий, должен находиться в области памяти, которая не будет стираться или программироваться.

**Замечание** Действия <1> – <5> на Рисунке 18-21 соответствуют действиям <1> – <5> пункта 18.8.5 описанным выше.



Ниже приведен пример фрагмента пользовательской программы для перехода в обычный режим.

```
;-----  
; START  
;-----  
  
ModeOffLoop:  
  MOV PFS, #00H  
  MOV PFCMD, #0A5H      ; Активирующее значение в регистр PFCMD  
  MOV FLPMC, #00H      ; Команду выхода из режима самопрограммирования в регистр FLPMC  
  MOV FLPMC, #0FFH     ; Инвертированное значение команды в регистр FLPMC  
  MOV FLPMC, #00H     ; Устанавливается обычный режим в соответствии с содержимым  
                      ; регистра FLPMC  
  
  MOV A, PFS  
  CMP A, #00H  
  BNZ $ModeOffLoop     ; Если заданный режим установился с ошибками, повторить  
                      ; установку  
  
  MOV MK0, #INT_MK0    ; Восстановим содержимое регистров флагов масок прерываний  
  MOV MK1, #INT_MK1  
  
  EI  
  
;-----  
; END  
;-----
```

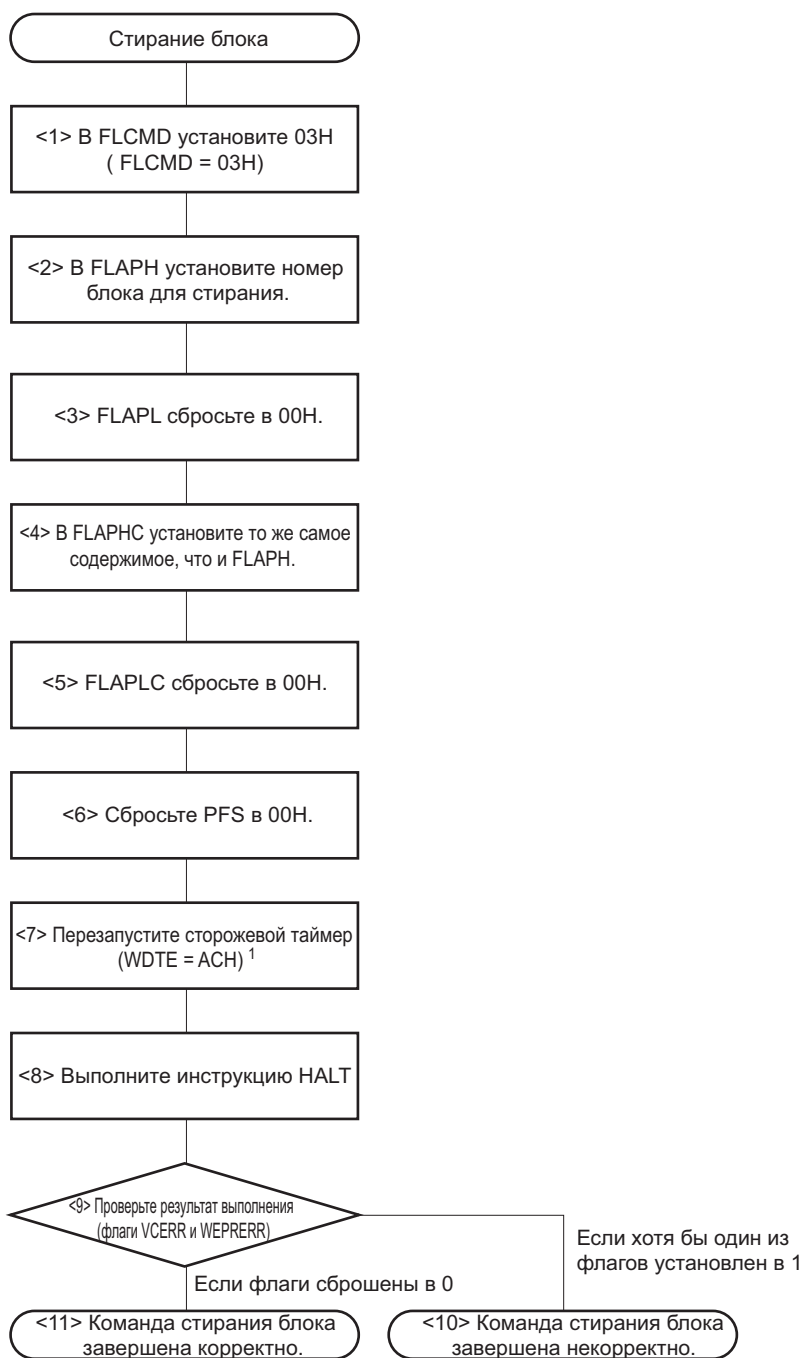
### 18.8.6 Пример команды стирания блока в режиме самопрограммирования

Ниже приведен пример команды стирания блока в режиме самопрограммирования.

- <1> В регистр команды программирования FLCMD установите значение 03H (команда стирания блока).
- <2> В указатель старшего адреса FLAPH установите номер блока для стирания.
- <3> Содержимое указателя младшего адреса FLAPL сбросьте в 00H.
- <4> В регистр сравнения указателя старшего адреса FLASH-памяти FLAPHC установите то же самое содержимое, что и указателя FLAPH.
- <5> Содержимое регистра сравнения указателя младшего адреса FLASH-памяти FLAPLC сбросьте в 00H.
- <6> Сбросьте регистр статуса FLASH-памяти PFS в 00H.
- <7> В регистр включения сторожевого таймера WDTE установите значение ACH (перезапуск сторожевого таймера)<sup>1</sup>.
- <8> Выполните инструкцию HALT, чтобы активировать выполнение команды стирания. (Команда стирания начинает выполняться немедленно после отработки инструкции HALT в режиме самопрограммирования.)
- <9> Проверьте возникновение ошибок при выполнении стирания, используя регистр PFS (флаги VCERR и WEPREERR).  
Если хотя бы один из флагов установлен в 1 → <10>, если флаги сброшены в 0 → <11>.
- <10> Команда стирания блока завершена некорректно.
- <11> Команда стирания блока завершена корректно.

**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Рисунок 18-22. Блок-схема выполнения команды стирания блока в режиме самопрограммирования**



**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Замечание** Действия <1> – <11> на Рисунке 18-22 соответствуют действиям <1> – <11> пункта **18.8.6** описанным выше.

Ниже приведен пример фрагмента пользовательской программы для выполнения операции стирания блока в режиме самопрограммирования.

```
;-----  
;START  
;-----  
  
FlashBlockErase:  
    MOV FLCMD,#03H      ; Устанавливаем в FLCMD значение 03H (команда стирания блока)  
    MOV FLAPH,#07H     ; Устанавливаем номер блока для стирания (блок 7)  
    MOV FLAPL,#00H     ; Устанавливаем 00H в FLAPL  
    MOV FLAPHC,#07H    ; Устанавливаем номер блока в регистр сравнения FLAPHC  
                        ; (значение такое же, как и FLAPH)  
    MOV FLAPLC,#00H    ; Устанавливаем 00H в FLAPLC  
  
    MOV PFS,#00H       ; Сбрасываем регистр статуса FLASH  
    MOV WDTE,#0ACH     ; Перезапускаем сторожевой таймер  
    HALT               ; Запускаем выполнение команды стирания  
    MOV A,PFS          ; Результат выполнения команды сохранен в переменной  
    MOV CmdStatus,A    ; (CmdStatus = 0: корректное завершение команды,  
                        ; содержимое отлично от 0: некорректное завершение)  
  
;-----  
;END  
;-----
```

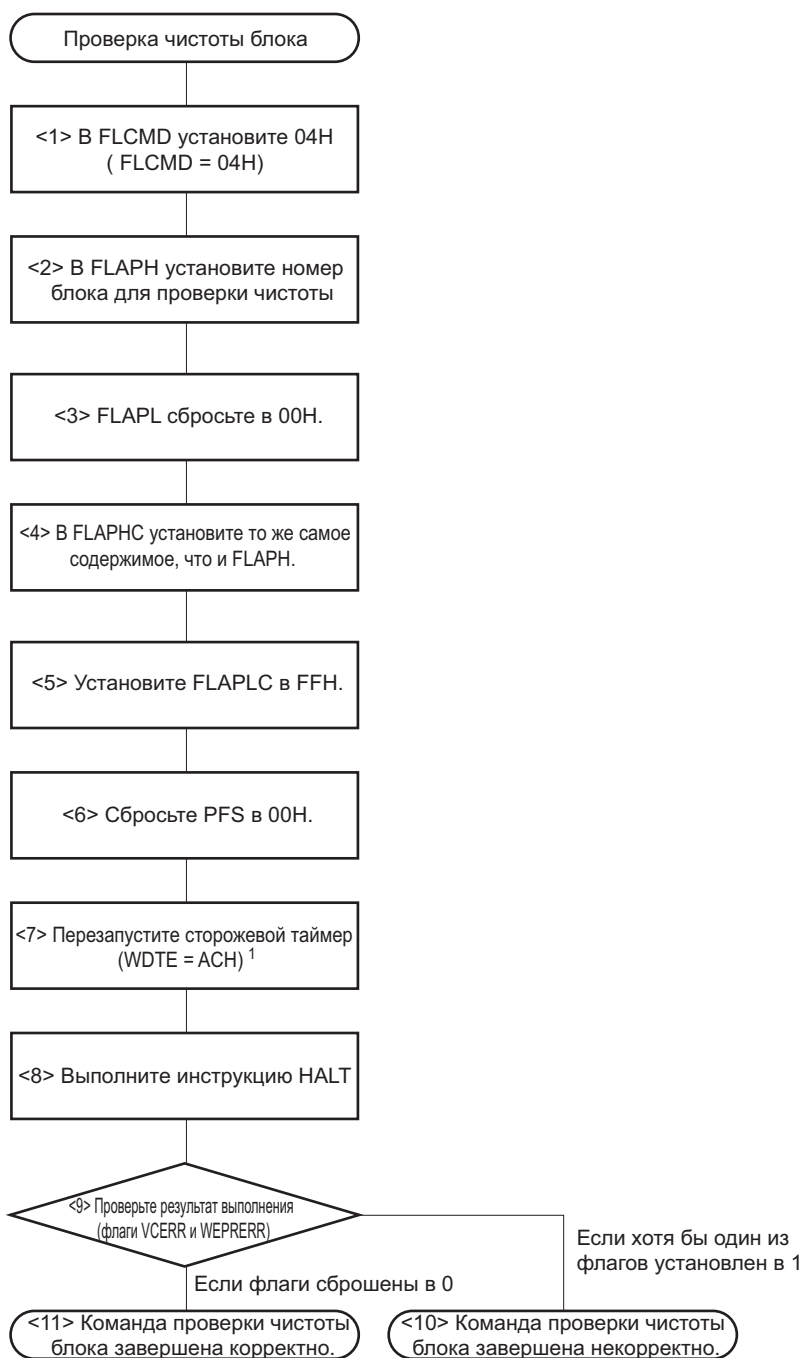
### 18.8.7 Пример команды проверки чистоты блока в режиме самопрограммирования

Ниже приведен пример команды проверки чистоты блока в режиме самопрограммирования.

- <1> Установите значение 04H (команда проверки чистоты блока) в регистр команды программирования FLCMD.
- <2> Установите номер блока для проверки чистоты в указатель старшего адреса FLAPH.
- <3> Сбросьте в 00H содержимое указателя младшего адреса FLAPL.
- <4> Установите то же самое значение, что и в указателе FLAPH в регистр сравнения указателя старшего адреса FLASH-памяти FLAPHC.
- <5> Установите значение FFH в регистр сравнения указателя младшего адреса FLASH-памяти FLAPLC.
- <6> Сбросьте регистр статуса FLASH-памяти PFS в 00H.
- <7> Установите значение ACH (перезапуск сторожевого таймера) <sup>1</sup> в регистр включения сторожевого таймера WDTE.
- <8> Выполните инструкцию HALT, чтобы началось выполнение команды проверки чистоты. (Команда проверки чистоты начинает выполняться немедленно после отработки инструкции HALT в режиме самопрограммирования.)
- <9> Проверьте наличие ошибок возникших при выполнении проверки чистоты, используя регистр PFS (флаги VCERR и WEPRERR).  
Если хотя бы один из флагов установлен в 1 → <10>, если флаги сброшены в 0 → <11>.
- <10> Команда проверки чистоты блока завершена некорректно.
- <11> Команда проверки чистоты блока завершена корректно.

**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Рисунок 18-23. Блок-схема выполнения команды проверки чистоты блока в режиме самопрограммирования**



**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Замечание** Действия <1> – <11> на Рисунке 18-23 соответствуют действиям <1> – <11> пункта **18.8.7** описанным выше.

Ниже приведен пример фрагмента пользовательской программы для выполнения команды проверки чистоты блока в режиме самопрограммирования.

```
;-----  
;START  
;-----  
  
FlashBlockBlankCheck:  
    MOV FLCMD,#04H      ; Устанавливаем в FLCMD значение 04H (команда проверки чистоты  
                        ; блока)  
    MOV FLAPH,#07H      ; Устанавливаем номер блока для проверки чистоты (блок 7)  
    MOV FLAPL,#00H      ; Устанавливаем 00H в FLAPL  
    MOV FLAPHC,#07H     ; Устанавливаем номер блока для регистра сравнения FLAPHC  
                        ; (значение такое же, как и FLAPH)  
    MOV FLAPLC,#FFH     ; Устанавливаем FFH в FLAPLC  
  
    MOV PFS,#00H        ; Сбрасываем регистр статуса FLASH  
    MOV WDTE,#0ACH      ; Перезапускаем сторожевой таймер  
    HALT                ; Запускаем команду проверки чистоты  
    MOV A,PFS           ; Результат выполнения команды сохранен в переменной  
    MOV CmdStatus,A     ; (CmdStatus = 0: корректное завершение команды,  
                        ; содержимое отлично от 0: некорректное завершение)  
  
;-----  
;END  
;-----
```

### 18.8.8 Пример команды записи байта данных в режиме самопрограммирования

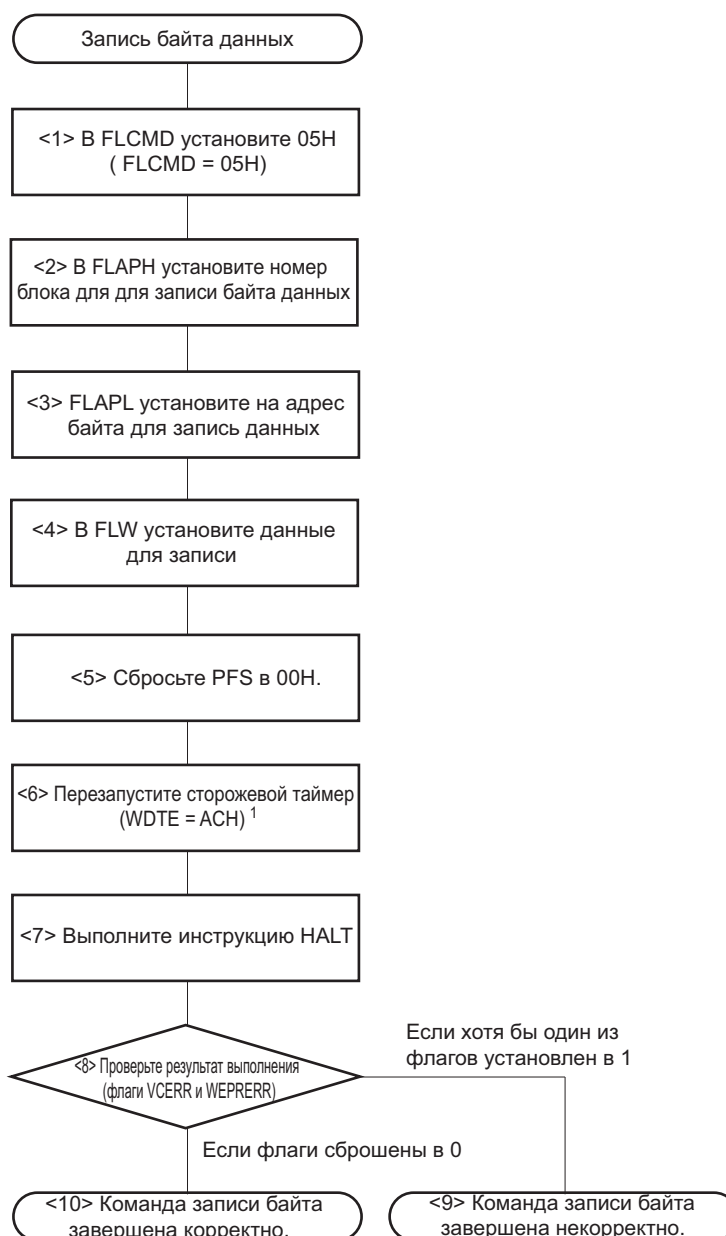
Ниже приведен пример команды записи байта данных в режиме самопрограммирования.

- <1> Установите значение 05H (команда записи байта данных) в регистр команды программирования FLCMD.
- <2> Установите номер блока, в который будет произведена запись данных в указатель старшего адреса FLAPH.
- <3> Установите указатель младшего адреса FLAPL на адрес байта, в который будет производиться запись данных.
- <4> Установите данные, которые будут записаны во FLASH-память в регистр буфера записи FLW.
- <5> Сбросьте регистр статуса FLASH-памяти PFS в 00H.
- <6> Установите значение ACH (перезапуск сторожевого таймера) <sup>1</sup> в регистр включения сторожевого таймера WDTE.
- <7> Выполните инструкцию HALT, чтобы активировать выполнение команды записи. (Команда записи начинает выполняться немедленно после отработки инструкции HALT в режиме самопрограммирования.)
- <8> Проверьте наличие ошибок возникших при выполнении записи, используя регистр PFS (флаги VCERR и WEPRERR).  
Если хотя бы один из флагов установлен в 1 → <9>, если флаги сброшены в 0 → <10>.
- <9> Команда записи байта данных завершена некорректно.
- <10> Команда записи байта данных завершена корректно.

**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Внимание** Если не произошла запись данных, то выполните команду стирания блока и повторите запись данных. Если в других байтах этого блока были записаны данные, повторно запишите их.

**Рисунок 18-24. Блок-схема выполнения команды записи байта данных в режиме са-  
мопрограммирования**



**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Замечание** Действия <1> – <10> на Рисунке 18-24 соответствуют действиям <1> – <10> пункта 18.8.8 описанным выше.

Ниже приведен пример фрагмента пользовательской программы для выполнения команды записи байта данных в режиме самопрограммирования.

```
;-----  
;START  
;-----  
FlashWrite:  
  MOV FLCMD,#05H      ; Устанавливаем в FLCMD значение 04H (команда записи байта)  
  MOV FLAPH,#07H     ; Устанавливаем в FLAPH номер блока для записи байта данных  
                    ; (блок 7)  
  MOV FLAPL,#20H     ; Устанавливаем в FLAPL адрес, по которому производится  
                    ; запись байта данных (адрес 20H)  
  MOV FLW,#10H       ; Устанавливаем в регистр FLW данные для записи  
                    ; (данные 10H)  
  MOV PFS,#00H       ; Сбрасываем регистр статуса PFS  
  MOV WDTE,#0ACH     ; Перезапускаем сторожевой таймер  
  HALT               ; Запуск процесс записи  
  MOV A,PFS  
  MOV CmdStatus,A    ; Результат выполнения команды сохранен в переменной  
                    ; (CmdStatus = 0: корректное завершение команды,  
                    ; содержимое отлично от 0: некорректное завершение)  
;-----  
;END  
;-----
```

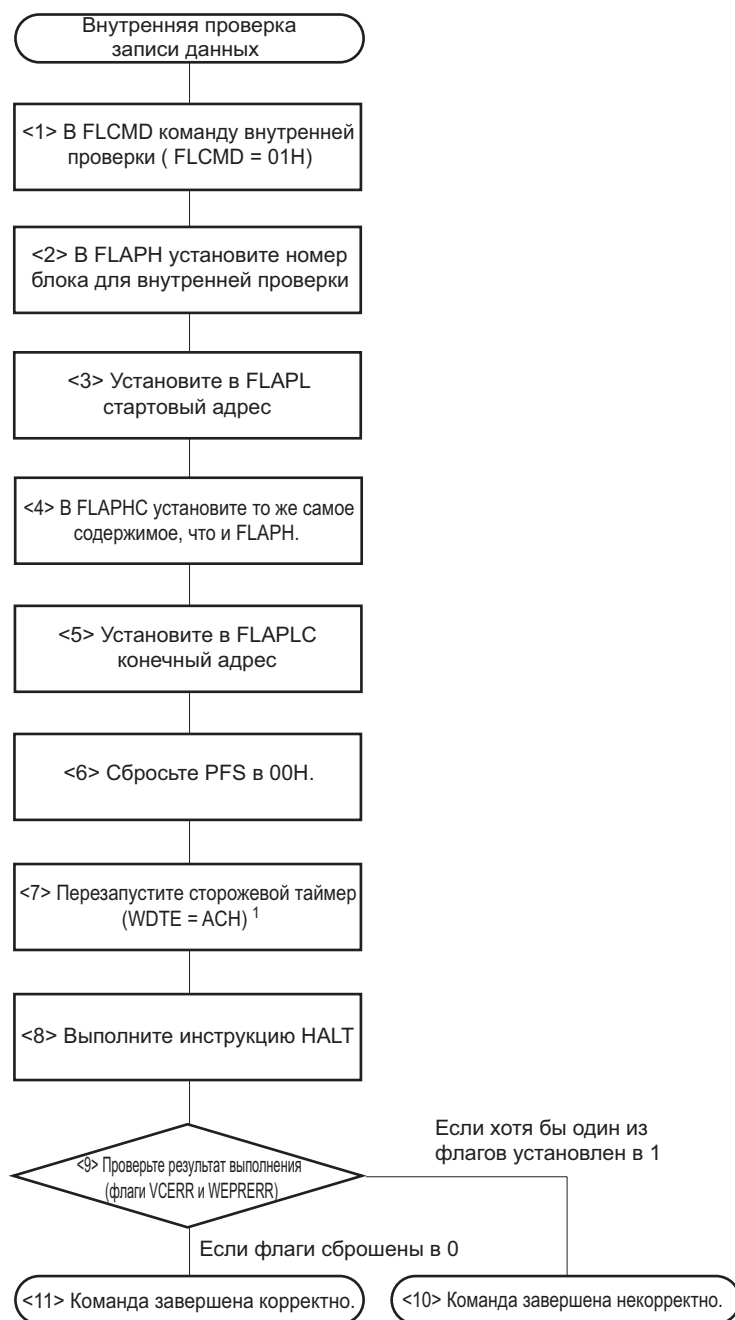
### 18.8.9 Пример команды внутренней проверки в режиме самопрограммирования

Ниже приведен пример команды внутренней проверки в режиме самопрограммирования.

- <1> Установите значение 01H (команда внутренней проверки) в регистр команды программирования FLCMD.
- <2> Установите в указатель старшего адреса FLAPH номер блока, для которого будет произведена команда внутренней проверки.
- <3> Установите указатель младшего адреса FLAPL на начальный адрес области памяти, для которой будет произведена команда внутренней проверки.
- <4> Установите в регистр сравнения указателя старшего адреса FLASH-памяти FLAPHC то же самое содержимое, что и в указатель FLAPH.
- <5> Установите в регистр сравнения указателя младшего адреса FLASH-памяти FLAPLC конечный адрес области памяти, для которой будет произведена команда внутренней проверки.
- <6> Сбросьте регистр статуса FLASH-памяти PFS в 00H.
- <7> Установите в регистр включения сторожевого таймера WDTE значение ACH (перезапуск сторожевого таймера)<sup>1</sup>.
- <8> Выполните инструкцию HALT, чтобы активировать выполнение команды внутренней проверки. (Команда внутренней проверки начинает выполняться немедленно после отработки инструкции HALT в режиме самопрограммирования.)
- <9> Проверьте наличие ошибок возникших при выполнении внутренней проверки, используя регистр PFS (флаги VCERR и WEPERR).  
Если хотя бы один из флагов установлен в 1 → <10>, если флаги сброшены в 0 → <11>.
- <10> Команда внутренней проверки завершена некорректно.
- <11> Команда внутренней проверки завершена корректно.

**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Рисунок 18-25. Блок-схема выполнения команды внутренней проверки в режиме самопрограммирования**



**Примечание** 1. Если сторожевой таймер не используется, этот пункт может быть пропущен.

**Замечание** Действия <1> – <11> на Рисунке 18-25 соответствуют действиям <1> – <11> пункта 18.8.9 описанным выше.



Ниже приведен пример фрагмента пользовательской программы для выполнения команды внутренней проверки в режиме самопрограммирования.

```
;-----  
;START  
;-----  
FlashVerify:  
  MOV FLCMD,#01H      ; Устанавливаем в FLCMD значение 01H (команда внутренней проверки)  
  MOV FLAPH,#07H      ; Устанавливаем в FLAPH стартовый адрес (номер блока) для  
                      ; внутренней проверки (здесь блок 7)  
  MOV FLAPL,#00H      ; Устанавливаем в FLAPL стартовый адрес для внутренней проверки  
                      ; (здесь адрес 00H)  
  
  MOV FLAPHC,#07H     ; Устанавливаем в FLAPHC конечный адрес для внутренней проверки  
                      ; (здесь адрес 20H)  
  MOV FLAPLC,#20H     ; Устанавливаем в FLAPLC конечный адрес для внутренней проверки  
                      ; (здесь адрес 20H)  
  
  MOV PFS,#00H        ; Сбрасываем регистр статуса FLASH  
  MOV WDTE,#0ACH      ; Перезапускаем сторожевой таймер  
  HALT                ; Запуск процесса внутренней проверки  
  MOV A,PFS           ; Результат выполнения команды сохранен в переменной  
  MOV CmdStatus,A     ; (CmdStatus = 0: корректное завершение команды,  
                      ; содержимое отлично от 0: некорректное завершение)  
  
;-----  
;END  
;-----
```

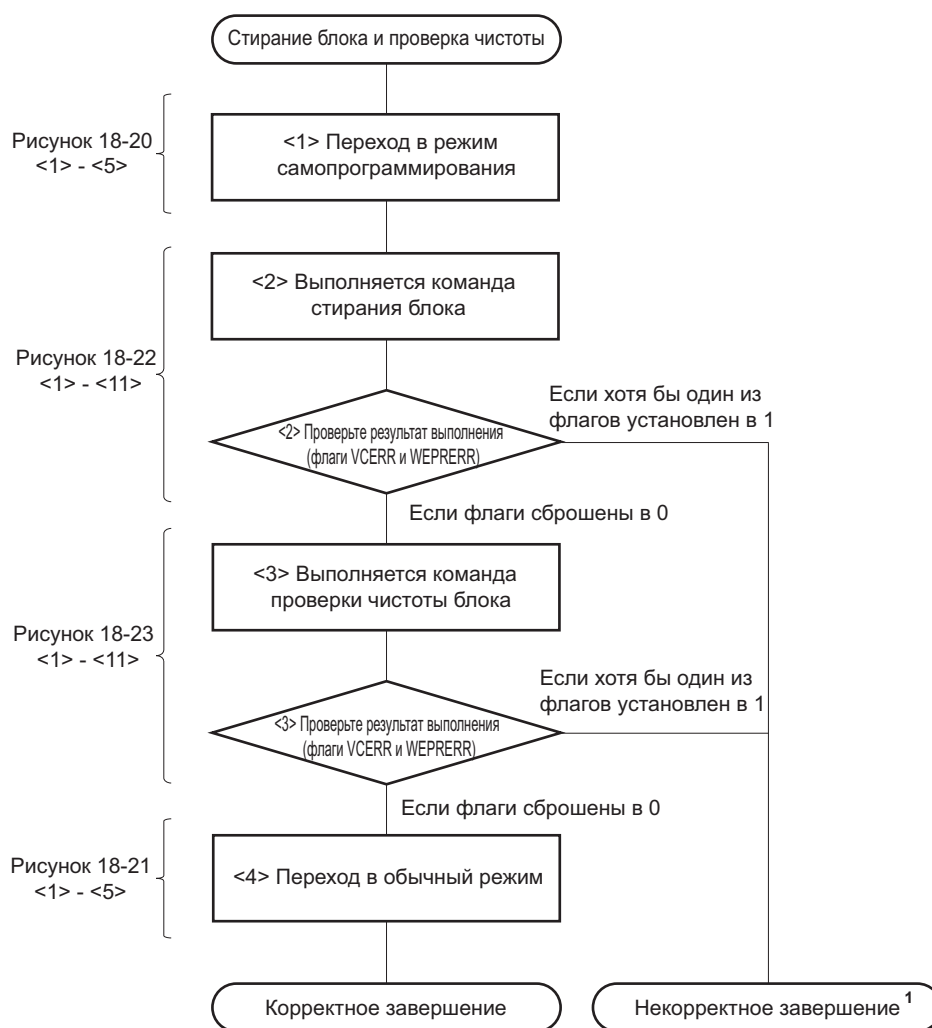
### 18.8.10 Пример работы, при котором время выполнения команды может быть минимизировано в режиме самопрограммирования

Ниже приведены примеры работы, при которой время выполнения команды может быть минимизировано в режиме самопрограммирования.

#### (1) Стирание и проверка чистоты

- <1> Переход из обычного режима работы в режим самопрограммирования (действия <1> – <5> пункта **18.8.4**)
- <2> Выполнение команды стирания блока → Проверка ошибки (действия <1> – <11> пункта **18.8.6**)
- <3> Выполнение команды проверки чистоты блока → Проверка ошибки (действия <1> – <11> пункта **18.8.7**)
- <4> Переход из режима самопрограммирования в обычный режим работы (действия <1> – <5> пункта **18.8.5**)

**Рисунок 18-26. Блок-схема работы, при которой время выполнения команды может быть минимизировано в режиме самопрограммирования (стирание блока и проверка чистоты)**



**Примечание 1.** Для перехода в обычный режим работы выполните необходимые действия пункта **18.8.5**.

**Замечание** Действия <1> – <4> на Рисунке 18-26 соответствуют действиям <1> – <4> пункта **18.8.10 (1)** описанным выше.

Ниже приведен пример фрагмента пользовательской программы, когда время выполнения команды (стирание блока и проверка чистоты) в режиме самопрограммирования может быть минимизировано.

```

;-----
; START
;-----
MOV MK0, #11111111B ; Маскирование всех прерываний
MOV MK1, #11111111B

DI

ModeOnLoop:
MOV PFS, #00H
MOV PFCMD, #0A5H ; Устанавливаем активационный код в регистр PFCMD
MOV FLPMC, #01H ; Устанавливаем в регистр FLPMC код перехода в
; режим самопрограммирования
MOV FLPMC, #0FЕH ; Устанавливаем в регистр FLPMC инвертированный код
MOV FLPMC, #01H ; Устанавливается режим самопрограммирования в соответствии
; с содержимым регистра FLPMC

MOV A, PFS
  
```

```

CMP A,#00H
BNZ $ModeOnLoop ; Если обнаружена ошибка, повторяем действия еще раз

FlashBlockErase:
MOV FLCMD,#03H ; Устанавливаем в FLCMD значение 03H (команда стирания блока)
MOV FLAPH,#07H ; Устанавливаем номер блока для стирания (здесь блок 7)
MOV FLAPL,#00H ; Устанавливаем в регистр FLAPL значение 00H
MOV FLAPHC,#07H ; Устанавливаем номер сравнения для стирания блока
; (значение такое же, как и в FLAPH)
MOV FLAPLC,#00H ; Устанавливаем в регистр FLAPLC значение 00H
MOV PFS,#00H ; Сбрасываем регистр статуса FLASH
MOV WDTE,#0ACH ; Перезапускаем сторожевой таймер
HALT ; Запускаем процесс стирания
MOV A,PFS
CMP A,#00H
BNZ $StatusError ; Проверяем возникновение ошибки при стирании блока.
; Если обнаружена ошибка, завершаем процедуру с сообщением
; о некорректном завершении.

FlashBlockBlankCheck:
MOV FLCMD,#04H ; Устанавливаем в FLCMD значение 04H
; (команда проверки чистоты блока)
MOV FLAPH,#07H ; Устанавливаем номер блока для проверки чистоты (блок 7)
MOV FLAPL,#00H ; Устанавливаем в FLAPL значение 00H
MOV FLAPHC,#07H ; Устанавливаем номер сравнения для проверки чистоты блока
; (значение такое же, как и в FLAPH)
MOV FLAPLC,#FFH ; Устанавливаем в FLAPLC значение FFH
MOV PFS,#00H ; Сбрасываем регистр статуса FLASH
MOV WDTE,#0ACH ; Перезапускаем сторожевой таймер
HALT ; Запуск команды проверки чистоты
MOV A,PFS
CMP A,#00H
BNZ $StatusError ; Проверяем возникновение ошибки при стирании блока.
; Если обнаружена ошибка, завершаем процедуру с сообщением
; о некорректном завершении.

ModeOffLoop:
MOV PFS,#00H
MOV PFCMD,#0A5H ; Устанавливаем в регистр PFCMD код активации
MOV FLPMC,#00H ; Устанавливаем в регистр FLPMC код выхода из
; режима самопрограммирования
MOV FLPMC,#0FFH ; Устанавливаем в регистр FLPMC инвертированное значение
MOV FLPMC,#00H ; Устанавливаем обычный режим

MOV A,PFS
CMP A,#00H
BNZ $ModeOffLoop ; Проверяем результат выполнения процедуры перехода в обычный
; режим
; Если обнаружена ошибка, повторите действия еще раз

MOV MK0,#INT_MK0 ; Восстановили содержимое регистров флагов масок прерываний
MOV MK1,#INT_MK1

EI

BR StatusNormal

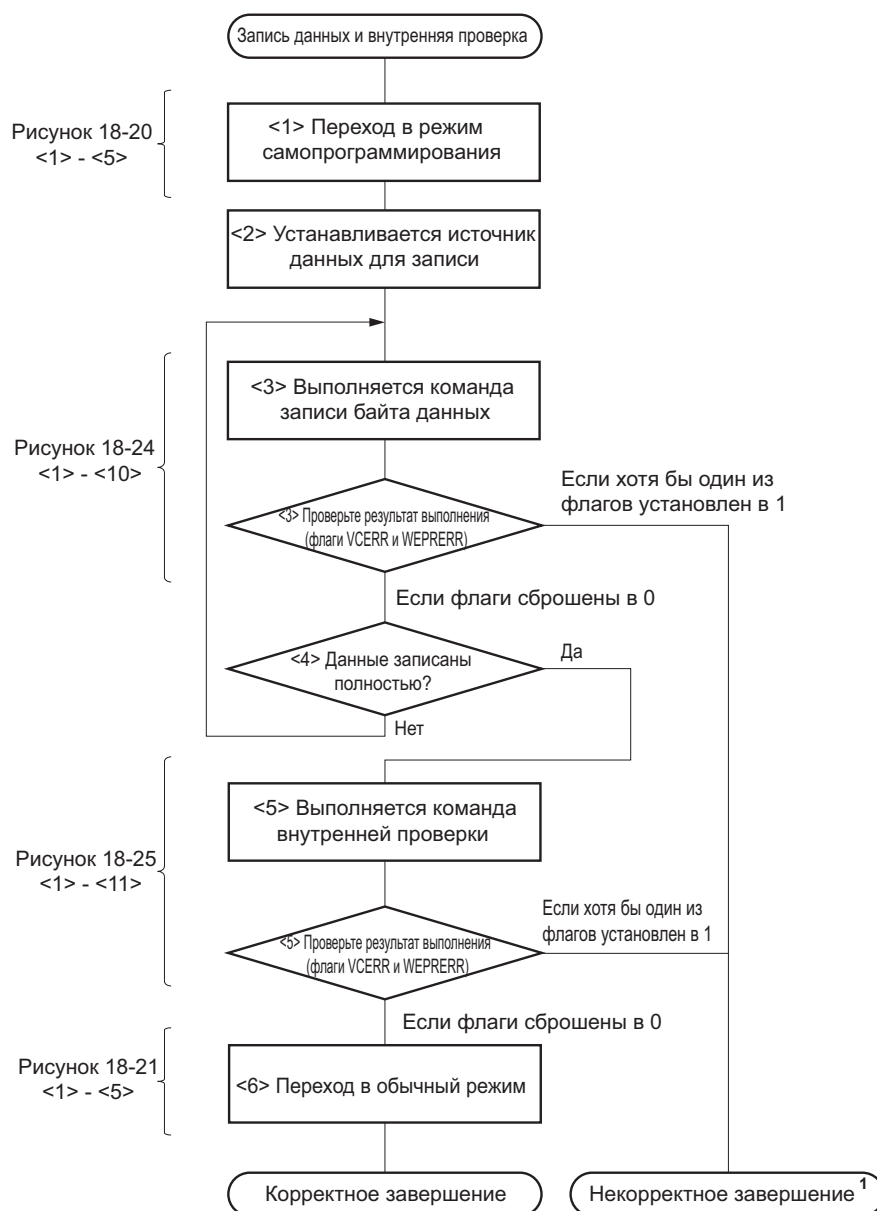
;-----
;END (Некорректное завершение процесса)
; Для перехода в обычный режим работы выполните необходимые действия
;-----
StatusError:
;-----
;END (Корректное завершение процесса)
;-----
StatusNormal:

```

## (2) Запись данных и внутренняя проверка

- <1> Переход из обычного режима работы в режим самопрограммирования (действия <1> – <5> пункта 18.8.4)
- <2> Задание источника записи данных
- <3> Выполнение команды записи байта данных → Проверка ошибки (действия <1> – <10> пункта 18.8.8)
- <4> Пункт <3> выполняется до тех пор, пока не будет произведена запись всех необходимых данных во FLASH-память.
- <5> Выполнение команды внутренней проверки → Проверка ошибки (действия <1> – <11> пункта 18.8.9)
- <6> Переход из режима самопрограммирования в обычный режим работы (действия <1> – <5> пункта 18.8.5)

**Рисунок 18-27. Блок-схема работы, при которой время выполнения команды может быть минимизировано в режиме самопрограммирования (запись данных и внутренняя проверка)**



**Примечание** 1. Для перехода в обычный режим работы выполните необходимые действия пункта 18.8.5 .

**Замечание** Действия <1> – <6> на Рисунке 18-27 соответствуют действиям <1> – <6> пункта 18.8.10 (2) описанным выше.

Ниже приведен пример фрагмента пользовательской программы, когда время выполнения команды (запись байта данных и внутренняя проверка) в режиме самопрограммирования может быть минимизировано.

```

;-----
;START
;-----
    MOV MK0,#11111111B    ; Маскирование всех прерываний
    MOV MK1,#11111111B

    DI

ModeOnLoop:
    MOV PFS,#00H
    MOV PFCMD,#0A5H      ; Устанавливаем активационный код в регистр PFCMD
    MOV FLPMC,#01H       ; Устанавливаем в регистр FLPMC код перехода в
                        ; режим самопрограммирования
    MOV FLPMC,#0FEH      ; Устанавливаем в регистр FLPMC инвертированный код
    MOV FLPMC,#01H       ; Устанавливается режим самопрограммирования в соответствии
                        ; с содержимым регистра FLPMC

    MOV A,PFS
    CMP A,#00H
    BNZ $ModeOnLoop      ; Проверяем результат изменения режима
                        ; Если обнаружена ошибка, повторите действия еще раз

FlashWrite:
    MOVW HL,#DataAdrTop  ; Устанавливаем адрес, из которого будет производиться
                        ; чтение данных
    MOVW DE,#WriteAdr    ; Устанавливаем адрес, по которому данные будут записываться
FlashWriteLoop:
    MOV FLCMD,#05H       ; Устанавливаем в регистр FLCMD значение 05H (запись байта)
    MOV A,D
    MOV FLAPH,A          ; Устанавливаем адрес, по которому данные будут записываться
    MOV A,E
    MOV FLAPL,A          ; Устанавливаем адрес, по которому данные будут записываться
    MOV A,[HL]
    MOV FLW,A            ; Устанавливаются данные для записи
    MOV PFS,#00H         ; Сбрасываем регистр статуса FLASH
    MOV WDTE,#0ACH       ; Перезапускаем сторожевой таймер
    HALT                 ; Запускаем процесс записи
    MOV A,PFS
    CMP A,#00H
    BNZ $StatusError     ; Проверяем возникновение ошибки при записи данных
                        ; Если обнаружена ошибка, завершаем процедуру с сообщением
                        ; о некорректном завершении.
    INCW HL               ; Инкрементируем адрес, из которого будет производиться
                        ; чтение данных

    MOVW AX,HL
    CMPW AX,#DataAdrBtm  ; Выполняем внутреннюю проверку
    BNC $FlashVerify     ; Если произведена запись всех данных
    INCW DE               ; Инкрементируем адрес, в который будут записываться данные
    BR FlashWriteLoop

FlashVerify:
    MOVW HL,#WriteAdr    ; Устанавливаем адрес для внутренней проверки

    MOV FLCMD,#01H       ; Устанавливаем в FLCMD команда внутренней проверки (01H)
    MOV A,H
    MOV FLAPH,A          ; Устанавливаем в FLAPH стартовый адрес (номер блока) для
                        ; внутренней проверки
    MOV A,L
    MOV FLAPL,A          ; Устанавливаем в FLAPL стартовый адрес для
                        ; внутренней проверки
    MOV A,D
    MOV FLAPHC,A         ; Устанавливаем в FLAPHC конечный адрес для
                        ; внутренней проверки
    MOV A,E
    MOV FLAPLC,A         ; Устанавливаем в FLAPLC конечный адрес для
                        ; внутренней проверки
    MOV PFS,#00H
    MOV WDTE,#0ACH       ; Перезапускаем сторожевой таймер

```

```

        HALT                                ; Запускаем внутреннюю проверку
        MOV A,PFS
        CMP A,#00H
        BNZ $StatusError                   ; Проверяется возникновение ошибки при внутренней проверке.
                                           ; Если обнаружена ошибка, происходит некорректное завершение
                                           ; команды.

ModeOffLoop:
        MOV PFS,#00H
        MOV PFCMD,#0A5H                   ; Устанавливаем в регистр PFCMD код активации
        MOV FLPMC,#00H                   ; Устанавливаем в регистр FLPMC код выхода из
                                           ; режима самопрограммирования
        MOV FLPMC,#0FFH                   ; Устанавливаем в регистр FLPMC инвертированное значение
        MOV FLPMC,#00H                   ; Устанавливаем обычный режим

        MOV A,PFS
        CMP A,#00H
        BNZ $ModeOffLoop                   ; Проверяем результат выполнения процедуры перехода в обычный
                                           ; режим
                                           ; Если обнаружена ошибка, повторите действия еще раз

        MOV MK0,#INT_MK0                   ; Восстанавливаем содержимое регистров масок прерываний
        MOV MK1,#INT_MK1

        EI

        BR StatusNormal

;-----
;END (Некорректное завершение процесса)
; Для перехода в обычный режим работы выполните необходимые действия
;-----
StatusError:

;-----
;END (Корректное завершение процесса)
;-----
StatusNormal:

;-----
; Данные, которые будут записаны
;-----
DataAdrTop:
        DB XXH
        DB XXH
        DB XXH
        DB XXH
        :
        :
        DB XXH
DataAdrBtm:
;-----

```

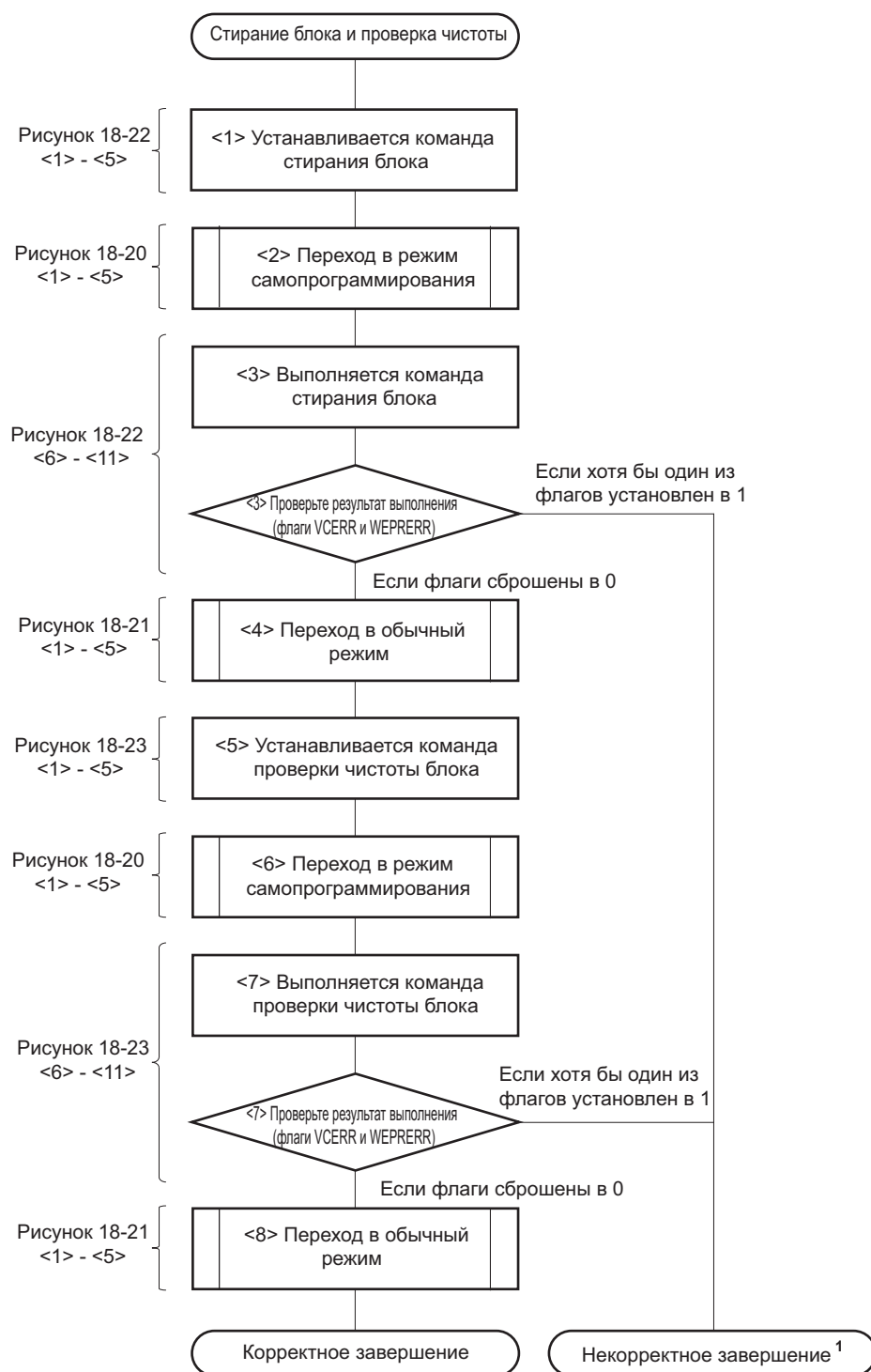
### **18.8.11 Пример работы, при которой время запрещения прерывания может быть минимизировано в режиме самопрограммирования**

Ниже приведены примеры работы, при которой время запрещения прерывания может быть минимизировано в режиме самопрограммирования.

#### **(1) Стирание блока и проверка чистоты**

- <1> Устанавливается команда стирания блока (действия <1> – <5> пункта **18.8.6**)
- <2> Переход из обычного режима работы в режим самопрограммирования (действия <1> – <5> пункта **18.8.4**)
- <3> Выполнение команды стирания блока → Проверка ошибки (действия <6> – <11> пункта **18.8.6**)
- <4> Переход из режима самопрограммирования в обычный режим работы (действия <1> – <5> пункта **18.8.5**)
- <5> Устанавливается команда проверки чистоты блока (действия <1> – <5> пункта **18.8.7**)
- <6> Переход из обычного режима работы в режим самопрограммирования (действия <1> – <5> пункта **18.8.4**)
- <7> Выполнение команды проверки чистоты блока → Проверка ошибки (действия <6> – <11> пункта **18.8.7**)
- <8> Переход из режима самопрограммирования в обычный режим работы (действия <1> – <5> пункта **18.8.5**)

**Рисунок 18-28. Блок-схема работы, при которой время запрещения прерывания может быть минимизировано в режиме самопрограммирования (стирание блока и проверка чистоты)**



**Примечание 1.** Для перехода в обычный режим работы выполните необходимые действия пункта **18.8.5**.

**Замечание** Действия <1> – <8> на Рисунке 18-28 соответствуют действиям <1> – <8> пункта **18.8.11 (1)** описанным выше.



Ниже приведен пример фрагмента пользовательской программы, когда время запрещения прерывания (при стирании блока и проверки чистоты) в режиме самопрограммирования может быть минимизировано.

```

;-----
;START
;-----
FlashBlockErase:
; Устанавливаем команду стирания блока
MOV FLCMD,#03H      ; Устанавливаем в FLCMD значение 03H (команда стирания блока)
MOV FLAPH,#07H     ; Устанавливаем номер блока для стирания (здесь блок 7)
MOV FLAPL,#00H     ; Устанавливаем в FLAPL значение 00H
MOV FLAPHC,#07H    ; Устанавливаем номер блока в регистр сравнения
                    ; (значение то же, что и в FLAPH)
MOV FLAPLC,#00H    ; Устанавливаем в FLAPLC значение 00H

CALL !ModeOn       ; Устанавливаем режим самопрограммирования

; Выполняем команду стирания блока
MOV PFS,#00H       ; Сбрасываем регистр статуса FLASH
MOV WDTE,#0ACH     ; Перезапускаем сторожевой таймер
HALT                ; Запускаем процесс стирания блока
MOV A,PFS
CMP A,#00H
BNZ $StatusError   ; Проверяем возникновение ошибки при стирании блока.
                    ; Если обнаружена ошибка, завершаем процедуру с сообщением
                    ; о некорректном завершении.

CALL !ModeOff      ; Устанавливаем обычный режим работы

FlashBlockBlankCheck:
; Устанавливаем команду проверки чистоты блока
MOV FLCMD,#04H     ; Устанавливаем в FLCMD значение 04H (команда проверки
                    ; чистоты блока)
MOV FLAPH,#07H     ; Устанавливаем номер блока для проверки чистоты
                    ; (здесь блок 7)
MOV FLAPL,#00H     ; Устанавливаем в FLAPL значение 00H
MOV FLAPHC,#07H    ; Устанавливаем номер сравнения для проверки чистоты блока
                    ; (значение такое же, как и FLAPH)
MOV FLAPLC,#FFH    ; Устанавливаем в FLAPLC значение FFH

CALL !ModeOn       ; Устанавливаем режим самопрограммирования

; Выполняем команду проверки чистоты блока
MOV PFS,#00H       ; Сбрасываем регистр статуса FLASH
MOV WDTE,#0ACH     ; Перезапускаем сторожевой таймер
HALT                ; Запускаем процесс проверки чистоты блока
MOV A,PFS
CMP A,#00H
BNZ $StatusError   ; Проверяется возникновение ошибок при проверке чистоты.
                    ; Если обнаружена ошибка, завершаем процедуру с сообщением
                    ; о некорректном завершении.

CALL !ModeOff      ; Устанавливаем обычный режим работы

BR StatusNormal

;-----
;END (Некорректное завершение процесса)
; Для перехода в обычный режим работы выполните необходимые действия
;-----
StatusError:

;-----
;END (Корректное завершение процесса)
;-----
StatusNormal:

```

```

;-----
;Процедура установки режима самопрограммирования
;-----

ModeOn:
    MOV MK0,#11111111B    ; Маскируем все прерывания
    MOV MK1,#11111111B

    DI

ModeOnLoop:
    MOV PFS,#00H
    MOV PFCMD,#0A5H      ; Устанавливаем активационный код в регистр PFCMD
    MOV FLPMC,#01H       ; Устанавливаем в регистр FLPMC код перехода в
                        ; режим самопрограммирования
    MOV FLPMC,#0FEH      ; Устанавливаем в регистр FLPMC инвертированный код
    MOV FLPMC,#01H       ; Устанавливается режим самопрограммирования в соответствии
                        ; с содержимым регистра FLPMC

    MOV A,PFS
    CMP A,#00H
    BNZ $ModeOnLoop      ; Проверяем результат выполнения операции
                        ; Если обнаружена ошибка, повторяем действия еще раз

    RET

;-----
;Процедура установки обычного режима работы
;-----

ModeOff:
    MOV PFS,#00H
    MOV PFCMD,#0A5H      ; Устанавливаем в регистр PFCMD код активации
    MOV FLPMC,#00H       ; Устанавливаем в регистр FLPMC код выхода из
                        ; режима самопрограммирования
    MOV FLPMC,#0FFH      ; Устанавливаем в регистр FLPMC инвертированное значение
    MOV FLPMC,#00H       ; Устанавливаем обычный режим

    MOV A,PFS
    CMP A,#00H
    BNZ $ModeOff         ; Проверяем результат выполнения операции
                        ; Если обнаружена ошибка, повторяем действия еще раз

    MOV MK0,#INT_MK0     ; Восстанавливаем содержимое регистров флагов масок
                        ; прерываний
    MOV MK1,#INT_MK1

    EI

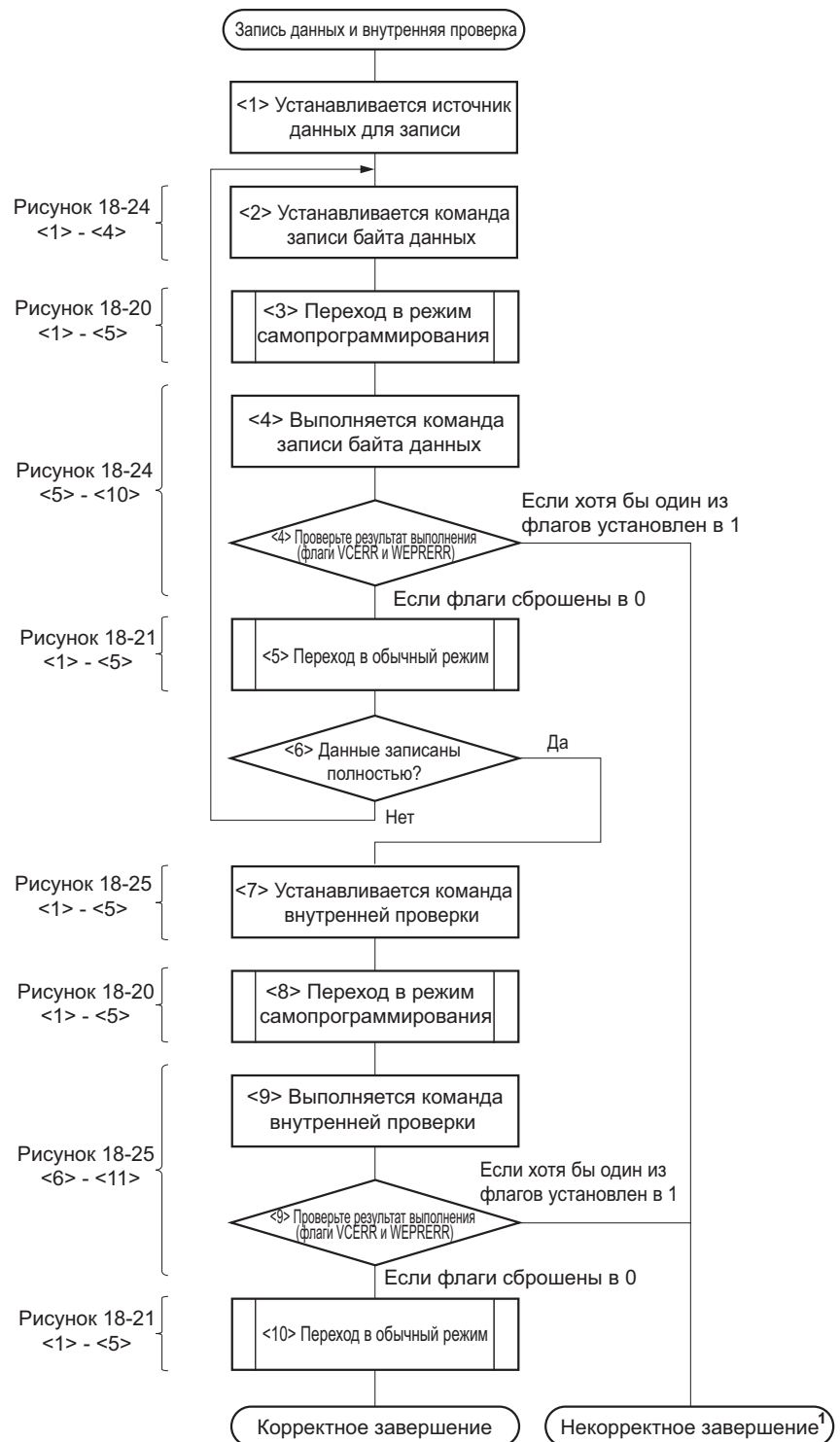
    RET

```

## (2) Запись байта данных и внутренняя проверка

- <1> Задать источник данных
- <2> Установить команду записи байта данных (действия <1> – <4> пункта **18.8.8**)
- <3> Перейти из обычного режима работы в режим самопрограммирования (действия <1> – <5> пункта **18.8.4**)
- <4> Выполнить команды записи байта данных → Поверка ошибки (действия <5> – <10> пункта **18.8.8**)
- <5> Перейти из режима самопрограммирования в обычный режим работы (действия <1> – <5> пункта **18.8.5**)
- <6> Пункты <2> – <5> выполнять до тех пор, пока не будет произведена запись всех необходимых данных во FLASH-память.
- <7> Установить команду внутренней проверки (действия <1> – <5> пункта **18.8.9**)
- <8> Переход из обычного режима работы в режим самопрограммирования (действия <1> – <5> пункта **18.8.4**)
- <9> Выполнение команды внутренней проверки → Поверка ошибки (действия <6> – <11> пункта **18.8.9**)
- <10> Переход из режима самопрограммирования в обычный режим работы (действия <1> – <5> пункта **18.8.5**)

**Рисунок 18-29. Блок-схема работы, при которой время запрещения прерывания может быть минимизировано в режиме самопрограммирования (запись байта данных и внутренняя проверка)**



**Примечание** 1. Для перехода в обычный режим работы выполните необходимые действия пункта **18.8.5**.

**Замечание** Действия <1> – <10> на Рисунке 18-29 соответствуют действиям <1> – <10> пункта **18.8.11 (2)** описанным выше.

Ниже приведен пример фрагмента пользовательской программы, когда время запрещения прерывания (при стирании блока и проверки чистоты) в режиме самопрограммирования может быть минимизировано.

```

;-----
;START
;-----
; Устанавливаем команду записи байта данных
FlashWrite:
    MOVW HL,#DataAdrTop ; Устанавливаем адрес, из которого будет производиться
                        ; чтение данных
    MOVW DE,#WriteAdr ; Устанавливаем адрес, в который данные будут записываться

FlashWriteLoop:
    MOV FLCMD,#05H ; Устанавливаем в FLCMD значение 05H (команда записи байта)
    MOV A,D
    MOV FLAPH,A ; Устанавливаем адрес, в который данные будут записываться
    MOV A,E
    MOV FLAPL,A ; Устанавливаем адрес, в который данные будут записываться
    MOV A,[HL]
    MOV FLW,A ; Устанавливаем данные для записи

    CALL !ModeOn ; Устанавливаем режим самопрограммирования

; Выполняем команду записи байта данных
    MOV PFS,#00H ; Сбрасываем регистр статуса FLASH
    MOV WDTE,#0ACH ; Перезапускаем сторожевой таймер
    HALT ; Запускаем процесс записи байта
    MOV A,PFS
    CMP A,#00H
    BNZ $StatusError ; Проверяем возникновение ошибки при записи данных
                    ; Если обнаружена ошибка, завершаем процедуру с сообщением
                    ; о некорректном завершении.

    CALL !ModeOff ; Устанавливаем обычный режим работы

    MOV MK0,#INT_MK0 ; Восстановили содержимое регистров флагов масок прерываний
    MOV MK1,#INT_MK1

    EI

; Проверяем запись всех данных
    INCW HL ; Инкрементируем адрес, из которого производится чтение
            ; данных
    MOVW AX,HL
    CMPW AX,#DataAdrBtm ; Выполняем внутреннюю проверку
    BNC $FlashVerify ; если произведена запись всех данных

    INCW DE ; Инкрементируем адрес, в который данные будут записываться
    BR FlashWriteLoop

; Выполняем команду внутренней проверки
FlashVerify:
    MOVW HL,#WriteAdr ; Устанавливаем адрес для проверки

    MOV FLCMD,#01H ; Устанавливаем 01H (команду внутренней проверки) в FLCMD
    MOV A,H
    MOV FLAPH,A ; Устанавливаем в FLAPH стартовый адрес (номер блока) для
                ; внутренней проверки
    MOV A,L
    MOV FLAPL,A ; Устанавливаем в FLAPL стартовый адрес для внутренней
                ; проверки
    MOV A,D
    MOV FLAPHС,A ; Устанавливаем в FLAPHС конечный адрес для внутренней
                 ; проверки
    MOV A,E
    MOV FLAPLC,A ; Устанавливаем в FLAPLC конечный адрес для внутренней
                 ; проверки

    CALL !ModeOn ; Устанавливаем режим самопрограммирования

```

```

; Выполняем команду внутренней проверки
MOV PFS,#00H          ; Сбрасываем регистр статуса FLASH
MOV WDTE,#0ACH        ; Перезапускаем сторожевой таймер
HALT                  ; Запускаем процесс внутренней проверки
MOV A,PFS
CMP A,#00H
BNZ $StatusError     ; Проверяется возникновение ошибки при внутренней проверке.
                     ; Если обнаружена ошибка, завершаем процедуру с сообщением
                     ; о некорректном завершении.

CALL !ModeOff        ; Устанавливается обычный режим работы

BR StatusNormal

;-----
;END (Некорректное завершение процесса)
; Для перехода в обычный режим работы выполните необходимые действия
;-----
StatusError:

;-----
;END (Корректное завершение процесса)
;-----
StatusNormal:

;-----
;Процедура установки режима самопрограммирования
;-----
ModeOn:
  MOV MK0,#11111111B   ; Маскируем все прерывания
  MOV MK1,#11111111B

  DI

ModeOnLoop:
  MOV PFS,#00H
  MOV PFCMD,#0A5H      ; Устанавливаем активационный код в регистр PFCMD
  MOV FLPMC,#01H       ; Устанавливаем в регистр FLPMC код перехода в
                     ; режим самопрограммирования
  MOV FLPMC,#0FEH      ; Устанавливаем в регистр FLPMC инвертированный код
  MOV FLPMC,#01H       ; Устанавливается режим самопрограммирования в соответствии
                     ; с содержимым регистра FLPMC

  MOV A,PFS
  CMP A,#00H
  BNZ $ModeOnLoop     ; Проверяем результат выполнения операции
                     ; Если обнаружена ошибка, повторяем действия еще раз

  RET

;-----
;Процедура установки обычного режима работы
;-----
ModeOff:
  MOV PFS,#00H
  MOV PFCMD,#0A5H      ; Устанавливаем в регистр PFCMD код активации
  MOV FLPMC,#00H       ; Устанавливаем в регистр FLPMC код выхода из
                     ; режима самопрограммирования
  MOV FLPMC,#0FFH      ; Устанавливаем в регистр FLPMC инвертированное значение
  MOV FLPMC,#00H       ; Устанавливаем обычный режим

  MOV A,PFS
  CMP A,#00H
  BNZ $ModeOff        ; Проверяем результат выполнения операции
                     ; Если обнаружена ошибка, повторяем действия еще раз

  MOV MK0,#INT_MK0     ; Восстанавливаем содержимое регистров флагов масок
                     ; прерываний
  MOV MK1,#INT_MK1

  EI

  RET

```

```
;-----  
; Данные, которые будут записаны  
;-----  
DataAdrTop:  
    DB XXH  
    DB XXH  
    DB XXH  
    DB XXH  
    :  
    :  
    DB XXH  
DataAdrBtm:  
;-----
```

# Глава 19 Система Команд

В этой главе приведен перечень команд контроллеров семейства 78K0S/KA1+. Более подробное описание каждой инструкции и ее код можно найти в **“Руководстве пользователя. Серия 78K/0S. Система команд”**.

## 19.1 Операции

### 19.1.1 Представление операндов и описание форматов команд

При написании программы на языке ассемблера большинство команд имеют операнды, записанные в определенном формате. Причем действия, выполняемые некоторыми командами, могут отличаться в зависимости от формы представления операндов данной команды. Некоторые символы (модификаторы) такие как #, !, \$ и [] являются зарезервированными. Применение модификаторов следует трактовать следующим образом:

- # – Непосредственно заданные данные
- ! – Абсолютный адрес
- \$ - Относительный адрес
- [] – Косвенный адрес

В качестве непосредственно заданных данных в команде можно использовать соответствующее числовое значение или метку. При использовании метки обязательно следует указать какой-либо из модификаторов #, !, \$ или [].

При описании команд, в качестве операндов вместо функциональных (X, A, C и т.д.) или абсолютных (в таблице приведены в скобках R0, R1, R2 и т.д.) имен регистров, возможно использование обозначения r и rp для регистров и регистровых пар соответственно.

**Таблица 19-1. Операнды и принимаемые ими значения**

Операнд	Значения операнда
r	X (R0), A(R1), C (R2), B (R3), E (R4), D (R5), L (R6), H (R7)
rp	AX (RP0), BC (RP1), DE (RP2), HL (RP3)
sfr	Регистр специального назначения
saddr	FE20H – FF1FH непосредственно заданный адрес или метка
saddrp	FE20H – FF1FH непосредственно заданный адрес или метка (только четные адреса).
addr16	0000H – FFFFH непосредственно заданный адрес или метка (для команд передачи 16-разрядных данных только четные адреса).
addr5	0040H – FFFFH непосредственно заданный адрес или метка (только четные адреса).
word	Непосредственно заданные 16-разрядные данные или метка
byte	Непосредственно заданные 8-разрядные данные или метка
bit	Непосредственно заданные 3-разрядные данные или метка

**Замечание**            Подробную информацию об именах регистров специального назначения смотрите в **Таблице 4-3. Регистры специального назначения.**

### 19.1.2 Соглашения при описании команды

A:        регистр A; 8-разрядный аккумулятор  
X:        регистр X  
B:        регистр B  
C:        регистр C  
D:        регистр D  
E:        регистр E  
H:        регистр H  
L:        регистр L  
AX:      регистровая пара AX; 16-разрядный аккумулятор  
BC:      регистровая пара BC  
DE:      регистровая пара DE  
HL:      регистровая пара HL  
PC:      программный счетчик  
SP:      указатель стека  
PSW:    слово состояния  
CY:      флаг переноса



AC: флаг вспомогательного переноса  
 Z: флаг признака нуля  
 IE: флаг разрешения прерывания  
 ( ): содержимое ячейки памяти адресуемой регистром или адресом, заключенным в скобки  
 X<sub>СТ</sub>, X<sub>МЛ</sub>: соответственно старшие 8 бит и младшие 8 бит 16-разрядного регистра  
 ∧: логическое произведение (логическое И)  
 ∨: логическая сумма (логическое ИЛИ)  
 ⊖: исключающая логическая сумма (исключающее ИЛИ)  
 ¬: инвертирование данных  
 addr16: 16-разрядные непосредственно заданный адрес или метка  
 ddisp8: 8-разрядный относительный адрес в знаковом представлении (значения смещения)

### 19.1.3 Описание флагов

(Пусто): Значение флага не определено  
 0: флаг сброшен в 0  
 1: флаг установлен в 1  
 x: флаг установлен/сброшен в соответствии с результатом  
 R: Восстановлено предварительно сохраненное значение

## 19.2 Система команд

Мнемоника	Операнд	Длина команды, байт	Кол-во тактов	Операция	Флаги		
					Z	AC	CY
MOV	r, #byte	3	6	$r \leftarrow \text{byte}$			
	saddr, #byte	3	6	$(\text{saddr}) \leftarrow \text{byte}$			
	sfr, #byte	3	6	$\text{sfr} \leftarrow \text{byte}$			
	A, r <sup>1</sup>	2	4	$A \leftarrow r$			
	r, A <sup>1</sup>	2	4	$r \leftarrow A$			
	A, saddr	2	4	$A \leftarrow (\text{saddr})$			
	saddr, A	2	4	$(\text{saddr}) \leftarrow A$			
	A, sfr	2	4	$A \leftarrow \text{sfr}$			
	sfr, A	2	4	$\text{sfr} \leftarrow A$			
	A, laddr16	3	8	$A \leftarrow (\text{addr16})$			
	laddr16, A	3	8	$(\text{addr16}) \leftarrow A$			
	PSW, #byte	3	6	$\text{PSW} \leftarrow \text{byte}$	x	x	x
	A, PSW	2	4	$A \leftarrow \text{PSW}$			
	PSW, A	2	4	$\text{PSW} \leftarrow A$	x	x	x
	A, [DE]	1	6	$A \leftarrow (\text{DE})$			
	[DE], A	1	6	$(\text{DE}) \leftarrow A$			
	A, [HL]	1	6	$A \leftarrow (\text{HL})$			
[HL], A	1	6	$(\text{HL}) \leftarrow A$				
A, [HL + byte]	2	6	$A \leftarrow (\text{HL} + \text{byte})$				
[HL + byte], A	2	6	$(\text{HL} + \text{byte}) \leftarrow A$				
XCH	A, X	1	4	$A \leftrightarrow X$			
	A, r <sup>2</sup>	2	6	$A \leftrightarrow r$			
	A, saddr	2	6	$A \leftrightarrow (\text{saddr})$			
	A, sfr	2	6	$A \leftrightarrow \text{sfr}$			
	A, [DE]	1	8	$A \leftrightarrow (\text{DE})$			
	A, [HL]	1	8	$A \leftrightarrow (\text{HL})$			
	A, [HL + byte]	2	8	$A \leftrightarrow (\text{HL} + \text{byte})$			

**Примечание** 1. Кроме r = A  
 2. Кроме r = A, X

**Замечание** Время, за которое выполняется инструкция, указывается количеством тактов процессора. Тактовая частота процессора ( $f_{\text{CPU}}$ ) задается регистром управления тактовой частотой процессора (PCC).

Мнемоника	Операнд	Длина команды, байт	Кол-во тактов	Операция	Флаги		
					Z	AC	CY
MOVW	rp, #word	3	6	$rp \leftarrow word$			
	AX, saddrp	2	6	$AX \leftarrow (saddrp)$			
	saddrp, AX	2	8	$(saddrp) \leftarrow AX$			
	AX, rp <sup>1</sup>	1	4	$AX \leftarrow rp$			
	rp, AX <sup>1</sup>	1	4	$rp \leftarrow AX$			
XCHW	AX, rp <sup>1</sup>	1	8	$AX \leftrightarrow rp$			
ADD	A, #byte	2	4	$A, CY \leftarrow A + byte$	x	x	x
	saddr, #byte	3	6	$(saddr), CY \leftarrow (saddr) + byte$	x	x	x
	A, r	2	4	$A, CY \leftarrow A + r$	x	x	x
	A, saddr	2	4	$A, CY \leftarrow A + (saddr)$	x	x	x
	A, !addr16	3	8	$A, CY \leftarrow A + (addr16)$	x	x	x
	A, [HL]	1	6	$A, CY \leftarrow A + (HL)$	x	x	x
	A, [HL + byte]	2	6	$A, CY \leftarrow A + (HL + byte)$	x	x	x
ADDC	A, #byte	2	4	$A, CY \leftarrow A + byte + CY$	x	x	x
	saddr, #byte	3	6	$(saddr), CY \leftarrow (saddr) + byte + CY$	x	x	x
	A, r	2	4	$A, CY \leftarrow A + r + CY$	x	x	x
	A, saddr	2	4	$A, CY \leftarrow A + (saddr) + CY$	x	x	x
	A, !addr16	3	8	$A, CY \leftarrow A + (addr16) + CY$	x	x	x
	A, [HL]	1	6	$A, CY \leftarrow A + (HL) + CY$	x	x	x
	A, [HL + byte]	2	6	$A, CY \leftarrow A + (HL + byte) + CY$	x	x	x
SUB	A, #byte	2	4	$A, CY \leftarrow A - byte$	x	x	x
	saddr, #byte	3	6	$(saddr), CY \leftarrow (saddr) - byte$	x	x	x
	A, r	2	4	$A, CY \leftarrow A - r$	x	x	x
	A, saddr	2	4	$A, CY \leftarrow A - (saddr)$	x	x	x
	A, !addr16	3	8	$A, CY \leftarrow A - (addr16)$	x	x	x
	A, [HL]	1	6	$A, CY \leftarrow A - (HL)$	x	x	x
	A, [HL + byte]	2	6	$A, CY \leftarrow A - (HL + byte)$	x	x	x
SUBC	A, #byte	2	4	$A, CY \leftarrow A - byte - CY$	x	x	x
	saddr, #byte	3	6	$(saddr), CY \leftarrow (saddr) - byte - CY$	x	x	x
	A, r	2	4	$A, CY \leftarrow A - r - CY$	x	x	x
	A, saddr	2	4	$A, CY \leftarrow A - (saddr) - CY$	x	x	x
	A, !addr16	3	8	$A, CY \leftarrow A - (addr16) - CY$	x	x	x
	A, [HL]	1	6	$A, CY \leftarrow A - (HL) - CY$	x	x	x
	A, [HL + byte]	2	6	$A, CY \leftarrow A - (HL + byte) - CY$	x	x	x
AND	A, #byte	2	4	$A \leftarrow A \wedge byte$	x		
	saddr, #byte	3	6	$(saddr) \leftarrow (saddr) \wedge byte$	x		
	A, r	2	4	$A \leftarrow A \wedge r$	x		
	A, saddr	2	4	$A \leftarrow A \wedge (saddr)$	x		
	A, !addr16	3	8	$A \leftarrow A \wedge (addr16)$	x		
	A, [HL]	1	6	$A \leftarrow A \wedge (HL)$	x		
	A, [HL + byte]	2	6	$A \leftarrow A \wedge (HL + byte)$	x		
OR	A, #byte	2	4	$A \leftarrow A \vee byte$	x		
	saddr, #byte	3	6	$(saddr) \leftarrow (saddr) \vee byte$	x		
	A, r	2	4	$A \leftarrow A \vee r$	x		
	A, saddr	2	4	$A \leftarrow A \vee (saddr)$	x		
	A, !addr16	3	8	$A \leftarrow A \vee (addr16)$	x		
	A, [HL]	1	6	$A \leftarrow A \vee (HL)$	x		
	A, [HL + byte]	2	6	$A \leftarrow A \vee (HL + byte)$	x		

**Примечание** 1. Только для rp = BC, DE, HL

**Замечание** Время, за которое выполняется инструкция, указывается количеством тактов процессора. Тактовая частота процессора ( $f_{CPU}$ ) задается регистром управления тактовой частотой процессора (PCC).

Мнемоника	Операнд	Длина команды, байт	Кол-во тактов	Операция	Флаги		
					Z	AC	CY
XOR	A, #byte	2	4	$A \leftarrow A \vee \text{byte}$	x		
	saddr, #byte	3	6	$(\text{saddr}) \leftarrow (\text{saddr}) \vee \text{byte}$	x		
	A, r	2	4	$A \leftarrow A \vee r$	x		
	A, saddr	2	4	$A \leftarrow A \vee (\text{saddr})$	x		
	A, laddr16	3	8	$A \leftarrow A \vee (\text{addr16})$	x		
	A, [HL]	1	6	$A \leftarrow A \vee (\text{HL})$	x		
	A, [HL + byte]	2	6	$A \leftarrow A \vee (\text{HL} + \text{byte})$	x		
CMP	A, #byte	2	4	$A - \text{byte}$	x	x	x
	saddr, #byte	3	6	$(\text{saddr}) - \text{byte}$	x	x	x
	A, r	2	4	$A - r$	x	x	x
	A, saddr	2	4	$A - (\text{saddr})$	x	x	x
	A, laddr16	3	8	$A - (\text{addr16})$	x	x	x
	A, [HL]	1	6	$A - (\text{HL})$	x	x	x
	A, [HL + byte]	2	6	$A - (\text{HL} + \text{byte})$	x	x	x
ADDW	AX, #word	3	6	$\text{AX}, \text{CY} \leftarrow \text{AX} + \text{word}$	x	x	x
SUBW	AX, #word	3	6	$\text{AX}, \text{CY} \leftarrow \text{AX} - \text{word}$	x	x	x
CMPW	AX, #word	3	6	$\text{AX} - \text{word}$	x	x	x
INC	r	2	4	$r \leftarrow r + 1$	x	x	
	saddr	2	4	$(\text{saddr}) \leftarrow (\text{saddr}) + 1$	x	x	
DEC	r	2	4	$r \leftarrow r - 1$	x	x	
	saddr	2	4	$(\text{saddr}) \leftarrow (\text{saddr}) - 1$	x	x	
INCW	rp	1	4	$\text{rp} \leftarrow \text{rp} + 1$			
DECW	rp	1	4	$\text{rp} \leftarrow \text{rp} - 1$			
ROR	A, 1	1	2	$(\text{CY} \leftarrow \text{A}_0, \text{A}_7 \leftarrow \text{A}_0, \text{A}_{m-1} \leftarrow \text{A}_m) \times 1$			x
ROL	A, 1	1	2	$(\text{CY} \leftarrow \text{A}_7, \text{A}_0 \leftarrow \text{A}_7, \text{A}_{m+1} \leftarrow \text{A}_m) \times 1$			x
RORC	A, 1	1	2	$(\text{CY} \leftarrow \text{A}_0, \text{A}_7 \leftarrow \text{CY}, \text{A}_{m-1} \leftarrow \text{A}_m) \times 1$			x
ROLC	A, 1	1	2	$(\text{CY} \leftarrow \text{A}_7, \text{A}_0 \leftarrow \text{CY}, \text{A}_{m+1} \leftarrow \text{A}_m) \times 1$			x
SET1	saddr.bit	3	6	$(\text{saddr.bit}) \leftarrow 1$			
	sfr.bit	3	6	$\text{sfr.bit} \leftarrow 1$			
	A.bit	2	4	$\text{A.bit} \leftarrow 1$			
	PSW.bit	3	6	$\text{PSW.bit} \leftarrow 1$	x	x	x
	[HL].bit	2	10	$(\text{HL}).\text{bit} \leftarrow 1$			
CLR1	saddr.bit	3	6	$(\text{saddr.bit}) \leftarrow 0$			
	sfr.bit	3	6	$\text{sfr.bit} \leftarrow 0$			
	A.bit	2	4	$\text{A.bit} \leftarrow 0$			
	PSW.bit	3	6	$\text{PSW.bit} \leftarrow 0$	x	x	x
	[HL].bit	2	10	$(\text{HL}).\text{bit} \leftarrow 0$			
SET1	CY	1	2	$\text{CY} \leftarrow 1$			1
CLR1	CY	1	2	$\text{CY} \leftarrow 0$			0
NOT1	CY	1	2	$\text{CY} \leftarrow \overline{\text{CY}}$			x
CALL	laddr16	3	6	$(\text{SP}-1) \leftarrow (\text{PC}+3)_{\text{ст}}, (\text{SP}-2) \leftarrow (\text{PC}+3)_{\text{мл}}, \text{PC} \leftarrow \text{addr16}, \text{SP} \leftarrow \text{SP}-2$			
CALLT	[addr5]	1	8	$(\text{SP}-1) \leftarrow (\text{PC}+1)_{\text{ст}}, (\text{SP}-2) \leftarrow (\text{PC}+1)_{\text{мл}}, \text{PC}_{\text{ст}} \leftarrow (00000000, \text{addr5} + 1), \text{PC}_{\text{мл}} \leftarrow (00000000, \text{addr5}), \text{SP} \leftarrow \text{SP}-2$			
RET		1	6	$\text{PC}_{\text{ст}} \leftarrow (\text{SP}+1), \text{PC}_{\text{мл}} \leftarrow (\text{SP}), \text{SP} \leftarrow \text{SP}+2$			
RETI		1	8	$\text{PC}_{\text{ст}} \leftarrow (\text{SP}+1), \text{PC}_{\text{мл}} \leftarrow (\text{SP}), \text{PSW} \leftarrow (\text{SP}+2), \text{SP} \leftarrow \text{SP}+3, \text{NMIS} \leftarrow 0$	R	R	R
PUSH	PSW	1	2	$(\text{SP}-1) \leftarrow \text{PSW}, \text{SP} \leftarrow \text{SP}-1$			
	rp	1	4	$(\text{SP}-1) \leftarrow \text{rp}_{\text{ст}}, (\text{SP}-2) \leftarrow \text{rp}_{\text{мл}}, \text{SP} \leftarrow \text{SP}-2$			
POP	PSW	1	4	$\text{PSW} \leftarrow (\text{SP}), \text{SP} \leftarrow \text{SP}+1$	R	R	R
	rp	1	6	$\text{rp}_{\text{ст}} \leftarrow (\text{SP}+1), \text{rp}_{\text{мл}} \leftarrow (\text{SP}), \text{SP} \leftarrow \text{SP}+2$			

**Замечание** Время, за которое выполняется инструкция, указывается количеством тактов процессора. Тактовая частота процессора ( $f_{\text{CPU}}$ ) задается регистром управления тактовой частотой процессора (PCC).

Мнемоника	Операнд	Длина команды, байт	Кол-во тактов	Операция	Флаги		
					Z	AC	CY
MOVW	SP, AX	2	8	$SP \leftarrow AX$			
	AX, SP	2	6	$AX \leftarrow SP$			
BR	!addr16	3	6	$PC \leftarrow \text{addr16}$			
	\$addr16	2	6	$PC \leftarrow PC + 2 + \text{jdisp8}$			
	AX	1	6	$PC_{\text{ст}} \leftarrow A, PC_{\text{мл}} \leftarrow X$			
BC	\$addr16	2	6	$PC \leftarrow PC + 2 + \text{jdisp8}$ если CY=1			
BNC	\$addr16	2	6	$PC \leftarrow PC + 2 + \text{jdisp8}$ если CY=0			
BZ	\$addr16	2	6	$PC \leftarrow PC + 2 + \text{jdisp8}$ если Z=1			
BNZ	\$addr16	2	6	$PC \leftarrow PC + 2 + \text{jdisp8}$ если Z=0			
BT	saddr.bit, \$addr16	4	10	$PC \leftarrow PC + 4 + \text{jdisp8}$ если (saddr.bit)=1			
	sfr.bit, \$addr16	4	10	$PC \leftarrow PC + 4 + \text{jdisp8}$ если sfr.bit = 1			
	A.bit, \$addr16	3	8	$PC \leftarrow PC + 3 + \text{jdisp8}$ если A.bit = 1			
	PSW.bit, \$addr16	4	10	$PC \leftarrow PC + 4 + \text{jdisp8}$ если PSW.bit = 1			
BF	saddr.bit, \$addr16	4	10	$PC \leftarrow PC + 4 + \text{jdisp8}$ если (saddr.bit)=0			
	sfr.bit, \$addr16	4	10	$PC \leftarrow PC + 4 + \text{jdisp8}$ если sfr.bit = 0			
	A.bit, \$addr16	3	8	$PC \leftarrow PC + 3 + \text{jdisp8}$ если A.bit = 0			
	PSW.bit, \$addr16	4	10	$PC \leftarrow PC + 4 + \text{jdisp8}$ если PSW.bit = 0			
DBNZ	B, \$addr16	2	6	$B \leftarrow B - 1$ если $B \neq 0$ , то $PC \leftarrow PC + 2 + \text{jdisp8}$			
	C, \$addr16	2	6	$C \leftarrow C - 1$ если $C \neq 0$ , то $PC \leftarrow PC + 2 + \text{jdisp8}$			
	saddr, \$addr16	3	8	$(\text{saddr}) \leftarrow (\text{saddr}) - 1$ если $(\text{saddr}) \neq 0$ , то $PC \leftarrow PC + 3 + \text{jdisp8}$			
NOP		1	2	Нет операции			
EI		3	6	$EI \leftarrow 1$ (Разрешение прерываний)			
DI		3	6	$EI \leftarrow 0$ (Запрещение прерываний)			
HALT		1	2	Переход в режим HALT			
STOP		1	2	Переход в режим STOP			

**Замечание** Время, за которое выполняется инструкция, указывается количеством тактов процессора. Тактовая частота процессора ( $f_{\text{CPU}}$ ) задается регистром управления тактовой частотой процессора (PCC).

## 19.3 Перечень команд процессора сгруппированный по видам адресации

### (1) 8-разрядные команды

MOV, XCH, ADD, ADDC, SUB, SUBC, AND, OR, XOR, CMP, INC, DEC, ROR, ROL, RORC, ROLC, PUSH, POP, DBNZ

2-й операнд 1-й операнд	#byte	A	r	sfr	saddr	!addr16	PSW	[DE]	[HL]	[HL+byte]	\$addr16	1	Нет
A	ADD ADDC SUB SUBC AND OR XOR CMP		MOV <sup>1</sup> XCH <sup>1</sup> ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV ADD ADDC SUB SUBC AND OR XOR CMP	MOV	MOV XCH	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP		ROR ROL RORC ROLC	
r	MOV	MOV <sup>1</sup>											INC DEC
B, C											DBNZ		
sfr	MOV	MOV											
saddr	MOV ADD ADDC SUB SUBC AND OR XOR CMP	MOV									DBNZ		INC DEC
!addr16		MOV											
PSW	MOV	MOV											PUSH POP
[DE]		MOV											
[HL]		MOV											
[HL+byte]		MOV											

**Примечание 1:** Кроме r = A

## (2) 16-разрядные команды

MOVW, XCHW, ADDW, SUBW, CMPW, PUSH, POP, INCW, DECW

2-й операнд 1-й операнд	#word	AX	rp <sup>1</sup>	saddrp	SP	Нет
AX	ADDW SUBW CMPW		MOVW XCHW	MOVW	MOVW	
rp	MOVW	MOVW <sup>1</sup>				INCW DECW PUSH POP
saddrp		MOVW				
SP		MOVW				

**Примечание 1:** Только когда rp = BC, DE, HL

## (3) Команды манипуляции с битами

SET1, CLR1, NOT1, BT, BF

2-й операнд 1-й операнд	#saddr	Нет
A.bit	BT BF	SET1 CLR1
sfr.bit	BT BF	SET1 CLR1
saddr.bit	BT BF	SET1 CLR1
PSW.bit	BT BF	SET1 CLR1
[HL].bit		SET1 CLR1
CY		SET1 CLR1 NOT1

## (4) Команды ветвления и вызова подпрограмм

CALL, CALLT, BR, BC, BNC, BZ, BNZ, BT, BF, DBNZ

2-й операнд 1-й операнд	AX	!addr16	[addr5]	\$addr16
Простые ко- манды	BR	CALL BR	CALLT	BR BC BNC BZ BNZ
Сложные команды				DBNZ

## (5) Другие инструкции

RET, RETI, NOP, EI, DI, HALT, STOP

# Глава 20 Электрические характеристики (литера (Т), литера (S), литера (R), литера (A))

**Внимание** Приведенные целевые характеристики для линии (A), могут отличаться от характеристик микроконтроллеров в массовом производстве

**Абсолютные максимальные значения ( $T_A = 25\text{ }^\circ\text{C}$ )**

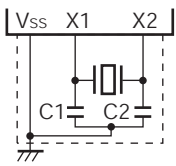
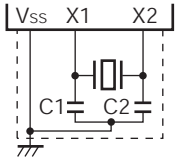
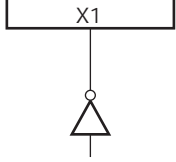
Параметр	Обозначение	Условия	Значение	Единица измерения
Напряжение питания	$V_{DD}$		от -0,3 до 6,5	В
	$V_{SS}$		от -0,3 до 0,3	В
	$AV_{REF}$		от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Входное напряжение	$V_{I1}$	P30, P31, P34, P40 – P45, P121 – P123	от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
	$V_{I2}$	P20 – P23	от -0,3 до $AV_{REF} + 0,3$ <sup>1</sup> и от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Выходное напряжение	$V_O$		от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Входное напряжение аналогового сигнала	$V_{AN}$		от -0,3 до $AV_{REF} + 0,3$ <sup>1</sup> и от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Выходной ток, высокий уровень	$I_{OH}$	Через один контакт	-10,0	мА
		Через все выходы, за исключением P20 – P23	-44,0	мА
		Общее через выходы P20 – P23	-44,0	мА
Выходной ток, низкий уровень	$I_{OL}$	Через один контакт	20,0	мА
		Через все выходы	44,0	мА
Диапазон рабочих температур	$T_A$	В обычном режиме работы	от -40 до +85	°C
		Во время режима программирования FLASH-памяти		
Температура хранения	$T_{stg}$	FLASH-память чистая	от -65 до +150	°C
		Выполнено программирование FLASH-памяти	от -40 до +125	°C

**Примечание** 1. Значение параметра не должно превышать 6,5 В

**Внимание** Если один из абсолютных максимальных параметров будет превышен даже на небольшой промежуток времени, микроконтроллер может ухудшить свои характеристики. Т.е. микроконтроллер должен использоваться в таких условиях, чтобы абсолютные максимальные параметры не были превышены.

**Замечание** Выводы портов работают в режиме портов ввода/вывода, если иное не оговорено.

**Характеристики генератора на входе X1 ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}$ <sup>1</sup>,  $V_{SS} = 0 \text{ В}$ )**

Резонатор	Рекомендуемая схема подключения	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
Керамический резонатор		Генерируемая частота ( $f_x$ ) <sup>2</sup>		1		10,0	МГц
Кварцевый резонатор		Генерируемая частота ( $f_x$ ) <sup>2</sup>		1		10,0	МГц
Внешний генератор опорной частоты		Частота на входе X1 ( $f_x$ ) <sup>2</sup>	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	1		10,0	МГц
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	1		5,0	
		Длительность низкого/высокого уровня на входе X1 ( $t_{xH}$ , $t_{xL}$ )	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,045		0,5	Мкс
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	0,09		0,5	

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса равен  $2,1 \text{ В} \pm 0,1 \text{ В}$ , используйте микроконтроллер в диапазоне рабочих напряжений от  $2,2$  до  $5,5 \text{ В}$ .
2. Здесь приведены только характеристики генератора частоты. Время выполнения инструкции см. в **Характеристиках АС**.

**Внимание**

При использовании кварцевого/керамического резонатора, для предотвращения влияния эффектов паразитных емкостей на цепи опорного генератора, трассировку цепей обведенных пунктиром следует производить учитывая рекомендации приведенные ниже.

- Длина проводных соединений должна быть минимальной.
- Цепи резонатора не должны пересекаться с другими сигнальными линиями.
- Трассировка сигнальных линий с высокой флуктуацией тока не должна выполняться вблизи цепей резонатора.
- “Заземление” конденсаторов резонатора должно производиться в точке с таким же потенциалом, что и  $V_{SS}$ .
- “Заземление” конденсаторов резонатора не должно производиться через участки “земли”, по которым проходят высокие токи.
- Не следует делать отводов тактового сигнала от цепей резонатора.

**Замечание**

При выборе резонатора и его констант пользователь должен сам провести необходимые измерения или обратиться к производителю резонатора.

**Характеристики высокоскоростного внутреннего генератора ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}$ <sup>1</sup>,  $V_{SS} = 0 \text{ В}$ )**

Генератор	Параметр	Условия		Мин.	Тип.	Макс.	Единица измерения
Встроенный высокоскоростной кольцевой генератор	Девиация частоты ( $f_x = 8 \text{ МГц}$ ) <sup>2</sup>	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	$T_A = \text{от } -10 \text{ до } +80 \text{ }^\circ\text{C}$			$\pm 3$	%
			$T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$			$\pm 5$	%
	Частота ( $f_x$ ) <sup>2</sup>	$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	5,5			МГц	

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса равен  $2,1 \text{ В} \pm 0,1 \text{ В}$ , используйте микроконтроллер в диапазоне рабочих напряжений от  $2,2$  до  $5,5 \text{ В}$ .
2. Здесь приведены только характеристики генератора частоты. Время выполнения инструкции см. в **Характеристиках АС**.



**Характеристики низкоскоростного кольцевого генератора ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}$ <sup>1</sup>,  $V_{SS} = 0 \text{ В}$ )**

Генератор	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
Встроенный низкоскоростной кольцевой генератор	Генерируемая частота ( $f_{RL}$ )		120	240	480	кГц

**Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса равен  $2,1 \text{ В} \pm 0,1 \text{ В}$ , используйте микроконтроллер в диапазоне рабочих напряжений от  $2,2$  до  $5,5 \text{ В}$ .

**Характеристики DC ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}$ <sup>1</sup>,  $V_{SS} = 0 \text{ В}$ ) (начало)**

Параметр	Обозначение	Условия		Мин.	Тип.	Макс.	Единица измерения
Выходной ток, высокий уровень	$I_{OH1}$	Все выводы (за исключением P20 – P23)	Один вывод	$2,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		-5	мА
			Все выводы	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$		-25 -15	мА мА
	$I_{OH2}$	P20 – P23	Один вывод	$2,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		-5	мА
			Все выводы	$2,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		-15	мА
Выходной ток, низкий уровень	$I_{OL}$	Один вывод	$2,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		10	мА	
		Все выводы	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		30	мА	
			$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$		15	мА	
Входное напряжение, высокий уровень	$V_{IH1}$	P30, P31, P34, P40 – P45, P123		$0,8 V_{DD}$	$V_{DD}$	В	
	$V_{IH2}$	P20 – P23		$0,7 AV_{REF}$	$AV_{REF}$	В	
	$V_{IH3}$	P121, P122		$0,8 V_{DD}$	$V_{DD}$	В	
Входное напряжение, низкий уровень	$V_{IL1}$	P30, P31, P34, P40 – P45, P123		0	$0,2 V_{DD}$	В	
	$V_{IL2}$	P20 – P23		0	$0,3 AV_{REF}$	В	
	$V_{IL3}$	P121, P122		0	$0,3 V_{DD}$	В	
Выходное напряжение, высокий уровень	$V_{OH1}$	Все выводы (за исключением P20 – P23) $I_{OH1} = -15 \text{ мА}$ $I_{OH1} = -100 \text{ мкА}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $I_{OH1} = -5 \text{ мА}$	$V_{DD} - 1,0$		В	
			$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	$V_{DD} - 0,5$		В	
	$V_{OH2}$	Все выводы (P20 – P23) $I_{OH2} = -10 \text{ мА}$	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$ $I_{OH1} = -5 \text{ мА}$	$AV_{REF} - 1,0$		В	
			$2,0 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$ $I_{OH1} = -5 \text{ мА}$	$AV_{REF} - 0,5$		В	
Выходное напряжение, низкий уровень	$V_{OL}$	Все выводы $I_{OL} = 30 \text{ мА}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $I_{OL} = 10 \text{ мА}$		1,3	В	
		$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$ $I_{OL} = 400 \text{ мкА}$			0,4	В	
Ток утечки входа, высокий уровень	$I_{LH1}$	$V_I = V_{DD}$	На выводах (за исключением X1)		3	мкА	
Ток утечки входа, низкий уровень	$I_{LH1}$	$V_I = 0 \text{ В}$	На выводах (за исключением X1)		-3	мкА	
Ток утечки выхода, высокий уровень	$I_{LOH}$	$V_O = V_{DD}$	На выводах (за исключением X2)		3	мкА	
Ток утечки выхода, низкий уровень	$I_{LOL}$	$V_O = 0 \text{ В}$	На выводах (за исключением X2)		-3	мкА	
Резистор pull-up	$R_{PU}$	$V_I = 0 \text{ В}$		10	30	100	кОм
Резистор pull-down	$R_{PD}$	P121, P122, состояние сброса		10	30	100	кОм

**Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса равен  $2,1 \text{ В} \pm 0,1 \text{ В}$ , используйте микроконтроллер в диапазоне рабочих напряжений от  $2,2$  до  $5,5 \text{ В}$ .

**Замечание** Выводы портов работают в режиме портов ввода/вывода, если иное не оговорено.

Характеристики DC ( $T_A$  = от -40 до +85 °C,  $V_{DD}$  = от 2,0 до 5,5 В<sup>1</sup>,  $V_{SS}$  = 0 В) (продолжение)

Параметр	Обозначение	Условия		Мин.	Тип.	Макс.	Ед. изм.
Ток потребления <sup>2</sup>	$I_{DD1}$ <sup>3</sup>	Кварцевый генератор, керамический генератор, внешний генератор. Рабочий режим <sup>6</sup>	$f_x = 10$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	6,1	12,2	мА
				АЦП работает <sup>8</sup>	7,6	15,2	
			$f_x = 6$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,5	11,0	мА
				АЦП работает <sup>8</sup>		14,0	
			$f_x = 5$ МГц $V_{DD} = 3,0$ В $\pm 10\%$ <sup>5</sup>	АЦП остановлен	3,0	6,0	мА
				АЦП работает <sup>8</sup>	4,5	9,0	
	$I_{DD2}$	Кварцевый генератор, керамический генератор, внешний генератор. Режим HALT <sup>6</sup>	$f_x = 10$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,7	3,8	мА
				Периферийные устройства работают		6,7	
			$f_x = 6$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,3	3,0	мА
				Периферийные устройства работают		6,0	
			$f_x = 5$ МГц $V_{DD} = 3,0$ В $\pm 10\%$ <sup>5</sup>	Работа периферийных устройств остановлена	0,48	1	мА
				Периферийные устройства работают		2,1	
	$I_{DD3}$	Высокоскоростной кольцевой генератор. Рабочий режим <sup>7</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,0	10,0	мА
				АЦП работает <sup>8</sup>	6,5	13,0	
	$I_{DD4}$	Высокоскоростной кольцевой генератор. Режим HALT <sup>7</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,4	3,2	мА
Периферийные устройства работают					5,9		
$I_{DD5}$	Режим STOP	$V_{DD} = 5,0$ В $\pm 10\%$	Низкоскоростной кольцевой генератор остановлен	3,5	35,5	мкА	
			Низкоскоростной кольцевой генератор работает	17,5	63,5		
		$V_{DD} = 3,0$ В $\pm 10\%$	Низкоскоростной кольцевой генератор остановлен	3,5	15,5	мкА	
			Низкоскоростной кольцевой генератор работает	11,0	30,5		

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса равен 2,1 В  $\pm$  0,1 В, используйте микроконтроллер в диапазоне рабочих напряжений от 2,2 до 5,5 В.
2. Общий ток, протекающий через вход подключения напряжения питания ( $V_{DD}$ ). Этот ток включает ток потребления периферийных устройств (за исключением тока протекающего через pull-up резисторы портов).
3. В показатель  $I_{DD1}$  включен ток периферийных устройств.
4. Содержимое регистра управления тактовой частотой процессора PCC сброшено в 00H.
5. Содержимое регистра управления тактовой частотой процессора PCC установлено в 02H.
6. В OPTION-байте в качестве системного генератора опорной частоты выбран кварцевый/керамический генератор или внешний генератор опорной частоты.
7. В OPTION-байте в качестве системного генератора опорной частоты выбран высокоскоростной кольцевой генератор.
8. Учен ток, протекающий через  $AV_{REF}$ .

## Характеристики АС

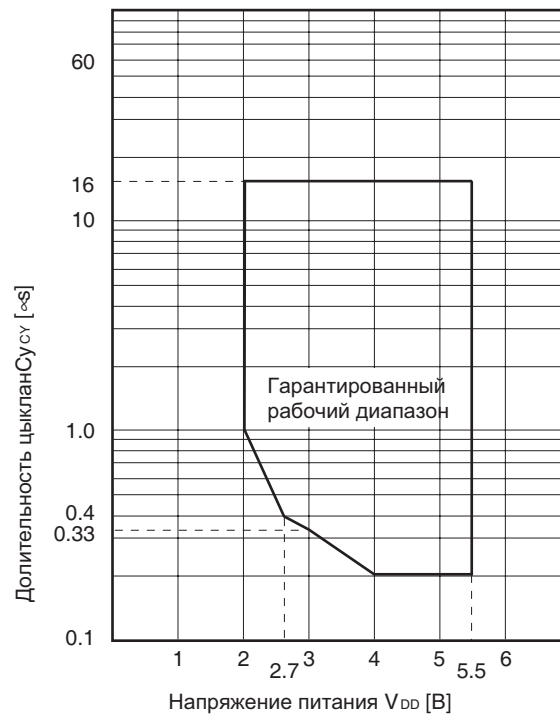
(1) Основной режим работы ( $T_A$  = от -40 до +85 °С,  $V_{DD}$  = от 2,0 до 5,5 В<sup>1</sup>,  $V_{SS} = 0$  В)

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения	
Длительность цикла (минимальное время выполнения инструкции)	$T_{CY}$	Кварцевый/ керамический генератор, внешний генератор	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,2		16	мкс
			$3,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	0,33		16	мкс
			$2,7 \text{ В} \leq V_{DD} < 3,0 \text{ В}$	0,4		16	мкс
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	1		16	мкс
		Высокоскоростной кольцевой генератор	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,23		4,22	мкс
			$2,7 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	0,47		4,22	мкс
$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	0,95			4,22	мкс		
Длительность сигнала высокого уровня и низкого уровня на входе T1000	$t_{T1H}, t_{T1L}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	$2/fsam + 0,1^2$			мкс	
		$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	$2/fsam + 0,2^2$			мкс	
Длительность на сигнала прерывания высокого и низкого уровня	$t_{INTH}, t_{INTL}$		1			мкс	
Длительность сигнала низкого уровня на входе RESET	$t_{RSL}$		2			мкс	

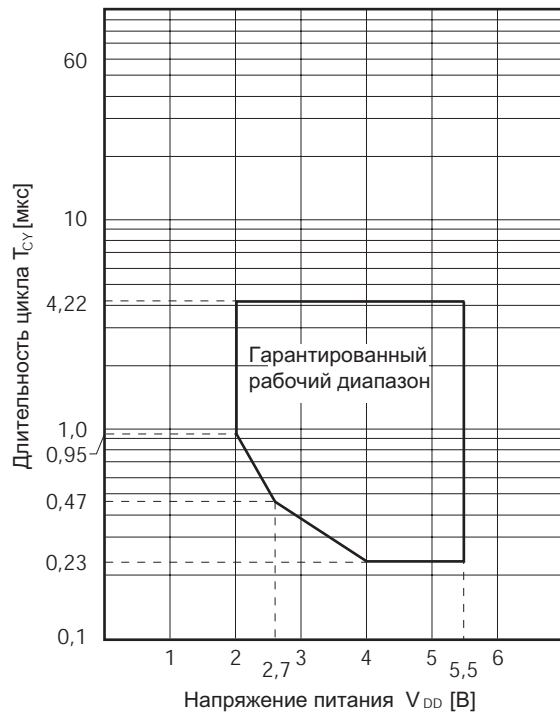
### Примечания

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса равен  $2,1 \text{ В} \pm 0,1 \text{ В}$ , используйте микроконтроллер в диапазоне рабочих напряжений от 2,2 до 5,5 В.
2.  $fsam = f_{XP}, f_{XP}/4$  или  $f_{XP}/256$  (устанавливается флагами PRM000 и PRM001 регистра режима предделителя PRM00). Заметьте, что когда активный переход на входе T1000 используется как тактовая частота,  $fsam = f_{XP}$ .

**Зависимость  $T_{CY}$  от  $V_{DD}$  (Кварцевый/керамический генератор, Вход внешней опорной частоты)**



**Зависимость  $T_{CY}$  от  $V_{DD}$  (Высокоскоростной кольцевой генератор)**

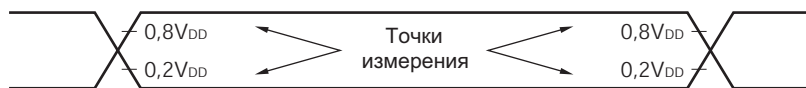


(2) Последовательный интерфейс ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}$ <sup>1</sup>,  $V_{SS} = 0 \text{ В}$ )

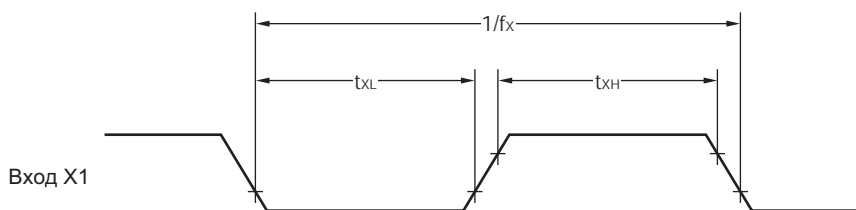
Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Скорость передачи данных					312,5	кбит/с

**Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса равен  $2,1 \text{ В} \pm 0,1 \text{ В}$ , используйте микроконтроллер в диапазоне рабочих напряжений от 2,2 до 5,5 В.

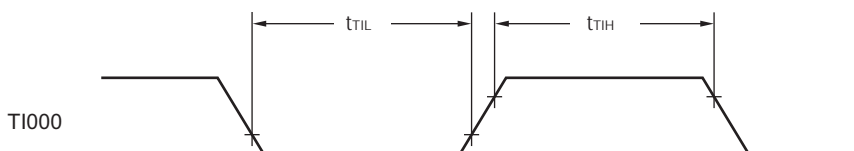
**Точки измерения параметров АС (за исключением входа X1)**



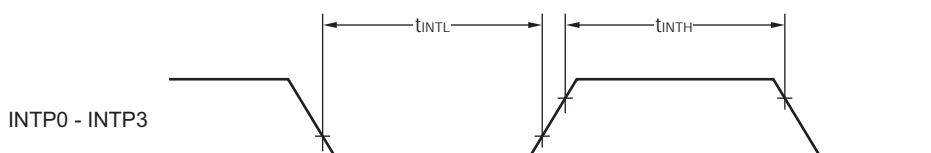
**Диаграмма сигнала тактирования**



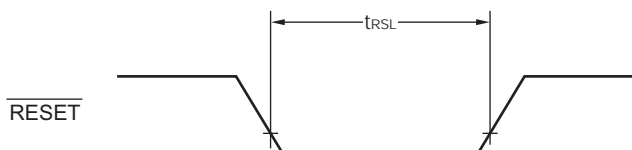
**Диаграмма сигнала на входе TI000**



**Диаграмма сигнала на входе прерываний**



**Диаграмма сигнала на входе  $\overline{RESET}$**



**Характеристики АЦП ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ ,  $2,7 \leq AV_{REF} \leq V_{DD} \leq 5,5 \text{ В}$ ,  $V_{SS} = 0 \text{ В}$  <sup>1</sup>)**

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Разрешение			10	10	10	бит
Суммарная погрешность <sup>2,3</sup>	AINL	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		$\pm 0,2$	$\pm 0,4$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$		$\pm 0,3$	$\pm 0,6$	%FSR
Время преобразования	$t_{CONV}$	$4,5 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$	3,0		100	мкс
		$4,0 \text{ В} \leq AV_{REF} < 4,5 \text{ В}$	4,8		100	мкс
		$2,85 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$	6,0		100	мкс
		$2,7 \text{ В} \leq AV_{REF} < 2,85 \text{ В}$	14,0		100	мкс
Погрешность смещения нуля <sup>2,3</sup>	Ezs	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 0,4$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 0,6$	%FSR
Погрешность полной шкалы <sup>2,3</sup>	Efs	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 0,4$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 0,6$	%FSR
Погрешность интегральной нелинейности <sup>2</sup>	ILE	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 2,5$	LSB
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 4,5$	LSB
Погрешность дифференциальной нелинейности <sup>2</sup>	DLE	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 1,5$	LSB
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 2,0$	LSB
Напряжение аналогового входа	$V_{AIN}$		$V_{SS}$ <sup>1</sup>		$AV_{REF}$	В

**Примечания**

1. В микроконтроллерах подгруппы 78K0S/KA1+  $V_{SS}$  выполняет также функцию заземления АЦП. Убедитесь, что сигнал  $V_{SS}$  соединен со стабилизированным потенциалом GND (= 0 В).
2. Погрешность дискретизации ( $\pm 1/2\text{LSB}$ ) не включена.
3. Погрешность представлена в виде процентного отношения к полному диапазону принимаемых значений.

**Внимание**

Если во время АЦ преобразования изменяется логический уровень на выходе порта, не использующегося при АЦ преобразовании, точность преобразования может быть ухудшена.

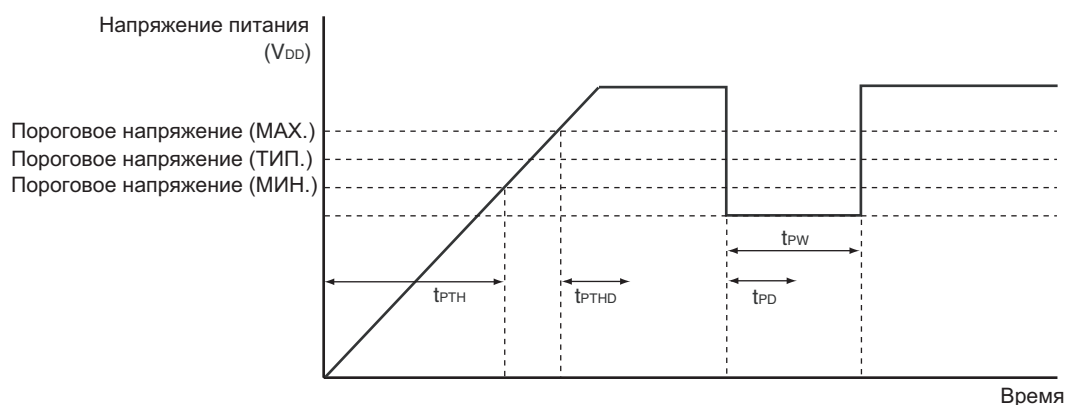
### Характеристики схемы сброса при включении питания (РОС) ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Пороговое напряжение	$V_{РОС}$		2,0	2,1	2,2	В
Время включения	$t_{PTH}$	$V_{DD}: 0 \text{ В} \rightarrow 2,1 \text{ В}$	1,5			мкс
Время отклика 1 <sup>1</sup>	$t_{PTHД}$	Когда напряжение питания увеличивается после того, как было достигнуто пороговое напряжение (макс.)			3,0	мс
Время отклика 2 <sup>2</sup>	$t_{PD}$	Когда происходит снижение напряжения питания			1,0	мс
Минимальная длительность импульса	$t_{PW}$		0,2			мс

#### Примечания

1. Время с момента определения рабочего напряжения до выхода микроконтроллера из состояния сброса.
2. Время с момента определения порогового напряжения до генерирования сигнала внутреннего сброса.

#### Временные диаграммы работы схемы сброса при включении питания



### Характеристики детектора снижения напряжения питания (LVI) ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Пороговое напряжение	$V_{LV10}$		4,1	4,3	4,5	В
	$V_{LV11}$		3,9	4,1	4,3	В
	$V_{LV12}$		3,7	3,9	4,1	В
	$V_{LV13}$		3,5	3,7	3,9	В
	$V_{LV14}$		3,3	3,5	3,7	В
	$V_{LV15}$		3,15	3,3	3,45	В
	$V_{LV16}$		2,95	3,1	3,25	В
	$V_{LV17}$		2,7	2,85	3,0	В
	$V_{LV18}$		2,5	2,6	2,7	В
	$V_{LV19}$		2,25	2,35	2,45	В
Время отклика <sup>1</sup>	$t_{LD}$			0,2	2,0	мс
Минимальная длительность импульса	$t_{LW}$		0,2			мс
Время стабилизации <sup>2</sup>	$t_{LWAIT}$			0,1	0,2	мс

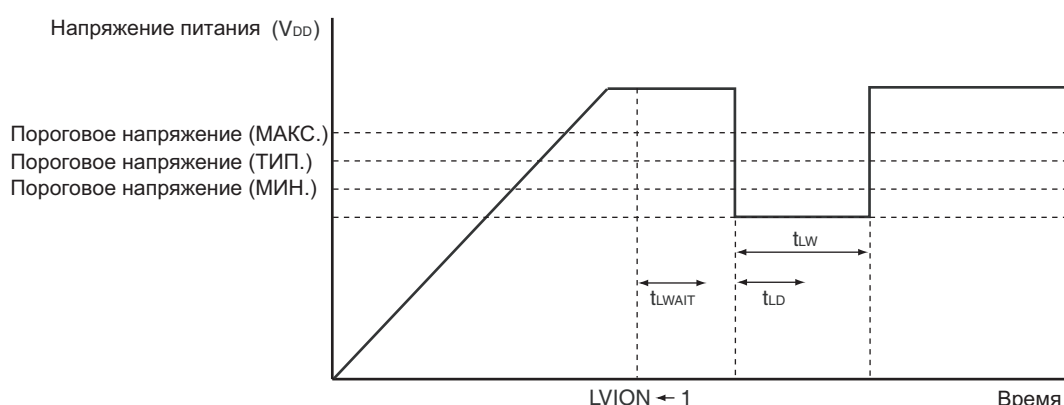
#### Примечания

1. Время с момента определения порогового напряжения до генерирования прерывания или сигнала внутреннего сброса.
2. Время с момента установки флага LVION в 1 до стабилизации тактовой частоты.

#### Замечания

1.  $V_{LV10} > V_{LV11} > V_{LV12} > V_{LV13} > V_{LV14} > V_{LV15} > V_{LV16} > V_{LV17} > V_{LV18} > V_{LV19}$
2.  $V_{POC} < V_{LV1m}$  ( $m = \text{от } 0 \text{ до } 9$ )

#### Временные диаграммы работы детектора снижения напряжения питания



#### Хранение данных в режиме STOP, характеристики удержания данных при снижении напряжения питания ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Напряжение питания, при котором происходит хранение данных	$V_{DDDR}$		2,0		5,5	В
Время установки сигнала выхода из режима	$t_{SREL}$		0			мкс



**Характеристики программирования FLASH ( $T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ ;  $2,7 \leq V_{DD} \leq 5,5 \text{ В}$ ,  $V_{SS} = 0 \text{ В}$ )**

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Рабочий ток	$I_{DD}$	$V_{DD} = 5,5 \text{ В}$			7	мА
Количество стираний <sup>1</sup> (для 1 блока)	$N_{ERASE}$	$T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$	1000			Раз
Время стирания кристалла	$T_{CERASE}$	$T_A = \text{от } -10 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,8	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,00	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		1,20	с
		$T_A = \text{от } -10 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		4,8	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		5,2	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		6,1	с
		$T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		1,6	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,8	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		2,0	с
		$T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		9,1	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		10,1	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		12,3	с
Время стирания блока	$T_{BERASE}$	$T_A = \text{от } -10 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,4	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		0,5	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		0,6	с
		$T_A = \text{от } -10 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		2,6	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		2,8	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		3,3	с
		$T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,9	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,0	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		1,1	с
		$T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		4,9	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		5,4	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		6,6	с
Время записи байта данных	$T_{WRITE}$	$T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ , $N_{ERASE} \leq 1000$			150	мкс
Время выполнения внутренней проверки	$T_{VERIFY}$	Для 1 блока			6,8	мс
		Для 1 байта			27	мкс
Проверка чистоты	$T_{BLKCHK}$	Для 1 блока			480	мкс
Время хранения данных		$T_A = \text{от } -40 \text{ до } +85 \text{ }^\circ\text{C}$ <sup>2</sup> , $N_{ERASE} \leq 1000$	10			Лет

**Примечания**

1. В зависимости от количества произведенных стираний ( $N_{ERASE}$ ) отличается время выполнения операции стирания. Подробная информация о времени стирания блока и кристалла приведена в соответствующих параметрах “Время стирания блока” и “Время стирания кристалла”.
2. При средней рабочей и нерабочей температуре  $85 \text{ }^\circ\text{C}$ .

**Замечания**

После поставки микроконтроллера от производителя, операции “стирание → запись” и “только запись” считаются как один цикл перезаписи.

# Глава 21 Электрические характеристики (целевые значения) (литера (T2))

**Внимание** Приведенные в этой главе целевые характеристики могут отличаться от характеристик микроконтроллеров в массовом производстве

## Абсолютные максимальные значения ( $T_A = 25\text{ }^\circ\text{C}$ )

Параметр	Обозначение	Условия	Значение	Единица измерения
Напряжение питания	$V_{DD}$		от -0,3 до +6,5	В
	$V_{SS}$		от -0,3 до +0,3	В
	$AV_{REF}$		от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Входное напряжение	$V_{I1}$	P30, P31, P34, P40 – P45, P121 – P123	от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
	$V_{I2}$	P20 – P23	от -0,3 до $AV_{REF} + 0,3$ <sup>1</sup> и от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Выходное напряжение	$V_O$		от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Входное напряжение аналогового сигнала	$V_{AN}$		от -0,3 до $AV_{REF} + 0,3$ <sup>1</sup> и от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Выходной ток, высокий уровень	$I_{OH}$	Через один контакт	-10,0	мА
		Через все выходы, за исключением P20 – P23	-44,0	мА
		Через выводы P20 – P23	-44,0	мА
Выходной ток, низкий уровень	$I_{OL}$	Через один контакт	20,0	мА
		Через все выходы	44,0	мА
Мощность рассеивания	$P_T$ <sup>2</sup>	$T_A = \text{от } -40 \text{ до } +85\text{ }^\circ\text{C}$	120	мВт
		$T_A = \text{от } +85 \text{ до } +125\text{ }^\circ\text{C}$	110	мВт
Диапазон рабочих температур	$T_A$	В обычном режиме работы	от -40 до +125	$^\circ\text{C}$
		Во время режима программирования FLASH-памяти	то -40 до +105	$^\circ\text{C}$
Температура хранения	$T_{stg}$	FLASH-память чистая	от -65 до +150	$^\circ\text{C}$
		Выполнено программирование FLASH-памяти	от -40 до +125	$^\circ\text{C}$

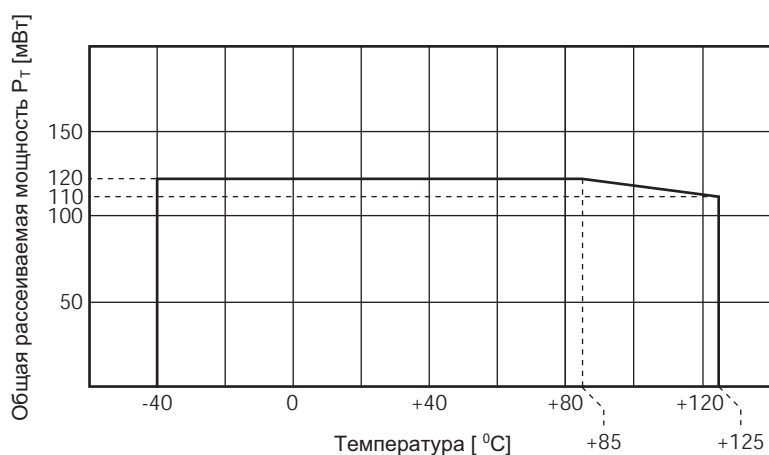
**Примечание**

1. Значение параметра не должно превышать 6,5 В
2. Приведено на следующей странице

**Внимание** Если один из абсолютных максимальных параметров будет превышен даже на небольшой промежуток времени, микроконтроллер может ухудшить свои характеристики. Т.е. микроконтроллер должен использоваться в таких условиях, чтобы абсолютные максимальные параметры не были превышены.

**Замечание** Выводы портов работают в режиме портов ввода/вывода, если иное не оговорено.

**Примечание 2.** Эта характеристика изменяется в зависимости от допустимой общей рассеиваемой мощности (см. приведенный ниже рисунок)



При разработке устройства используйте следующую формулу, так чтобы сумма потребляемой устройством электроэнергии была меньше или равна общей рассеиваемой мощности, (рекомендуется использовать с коэффициентом 80% или меньше):

$$\text{Общая потребляемая мощность} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OH} \times I_{OL})$$

**Внимание** При использовании pull-up резистора к вычисленной общей потребляемой мощности добавьте мощность рассеиваемую резистором.

**Характеристики генератора на входе X1 ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}^1$ ,  $V_{SS} = 0 \text{ В}$ )**

Резонатор	Рекомендуемая схема подключения	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
Керамический резонатор		Генерируемая частота ( $f_x$ ) <sup>2</sup>		1		8,0	МГц
Кварцевый резонатор		Генерируемая частота ( $f_x$ ) <sup>2</sup>		1		8,0	МГц
Внешний генератор опорной частоты		Частота на входе X1 ( $f_x$ ) <sup>2</sup>	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	1		8,0	МГц
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	1		5,0	
		Длительность низкого/высокого уровня на входе X1 ( $t_{XH}$ , $t_{XL}$ )	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,057		0,5	мкс
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	0,09		0,5	

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.
2. Здесь приведены только характеристики генератора частоты. Время выполнения инструкции см. в **Характеристиках АС**.

**Внимание**

При использовании кварцевого/керамического резонатора, для предотвращения влияния эффектов паразитных емкостей на цепи опорного генератора, трассировку цепей обведенных пунктиром следует производить учитывая рекомендации приведенные ниже.

- Длина проводных соединений должна быть минимальной.
- Цепи резонатора не должны пересекаться с другими сигнальными линиями.
- Трассировка сигнальных линий с высокой флуктуацией тока не должна выполняться вблизи цепей резонатора.
- “Заземление” конденсаторов резонатора должно производиться в точке с таким же потенциалом, что и  $V_{SS}$ .
- “Заземление” конденсаторов резонатора не должно производиться через участки “земли”, по которым проходят высокие токи.
- Не следует делать отводов тактового сигнала от цепей резонатора.

**Замечание**

При выборе резонатора и его констант пользователь должен сам провести необходимые измерения или обратиться к производителю резонатора.

**Характеристики высокоскоростного внутреннего генератора ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}^1$ ,  $V_{SS} = 0 \text{ В}$ )**

Генератор	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения	
Встроенный высокоскоростной кольцевой генератор	Девиация частоты ( $f_x = 8 \text{ МГц}$ ) <sup>2</sup>	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	$T_A = \text{от } -10 \text{ до } +80 \text{ }^\circ\text{C}$			±3	%
			$T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$			±5	%
	Частота ( $f_x$ ) <sup>2</sup>	$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	5,5			МГц	

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.
2. Здесь приведены только характеристики генератора частоты. Время выполнения инструкции см. в **Характеристиках АС**.

**Характеристики низкоскоростного кольцевого генератора ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}$ <sup>1</sup>,  $V_{SS} = 0 \text{ В}$ )**

Генератор	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
Встроенный низкоскоростной кольцевой генератор	Генерируемая частота ( $f_{RL}$ )		120	240	495	кГц

**Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.

**Характеристики DC ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}$ <sup>1</sup>,  $V_{SS} = 0 \text{ В}$ ) (начало)**

Параметр	Обозначение	Условия		Мин.	Тип.	Макс.	Единица измерения
Выходной ток, высокий уровень	$I_{OH1}$	Все выводы (за исключением P20 – P23)	Один вывод	$2,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		-3,5	мА
			Все выводы	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$		-17,5 -10,5	мА мА
	$I_{OH2}$	P20 – P23	Один вывод	$2,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		-3,5	мА
			Все выводы	$2,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		-10,5	мА
Выходной ток, низкий уровень	$I_{OL}$	Один вывод	$2,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$			7,0	мА
		Все выводы	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$			21,0	мА
			$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$			10,5	мА
Входное напряжение, высокий уровень	$V_{IH1}$	P30, P31, P34, P40 – P45, P123		$0,8 V_{DD}$		$V_{DD}$	В
	$V_{IH2}$	P20 – P23		$0,7 AV_{REF}$		$AV_{REF}$	В
	$V_{IH3}$	P121, P122		$0,8 V_{DD}$		$V_{DD}$	В
Входное напряжение, низкий уровень	$V_{IL1}$	P30, P31, P34, P40 – P45, P123		0		$0,2 V_{DD}$	В
	$V_{IL2}$	P20 – P23		0		$0,3 AV_{REF}$	В
	$V_{IL3}$	P121, P122		0		$0,3 V_{DD}$	В
Выходное напряжение, высокий уровень	$V_{OH1}$	Все выводы (за исключением P20 – P23) $I_{OH1} = -10,5 \text{ мА}$ $I_{OH1} = -100 \text{ мкА}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $I_{OH1} = -3,5 \text{ мА}$	$V_{DD} - 1,0$			В
			$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	$V_{DD} - 0,5$			В
	$V_{OH2}$	Все выводы (P20 – P23) $I_{OH2} = -7 \text{ мА}$	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$ $I_{OH1} = -3,5 \text{ мА}$	$AV_{REF} - 1,0$			В
			$2,0 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$ $I_{OH1} = -3,5 \text{ мА}$	$AV_{REF} - 0,5$			В
Выходное напряжение, низкий уровень	$V_{OL}$	Все выводы $I_{OL} = 21 \text{ мА}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $I_{OL} = 7 \text{ мА}$			1,3	В
		$2,0 \text{ В} \leq V_{DD} \leq 4,0 \text{ В}$ $I_{OL} = 400 \text{ мкА}$				0,4	В
Ток утечки входа, высокий уровень	$I_{LH1}$	$V_i = V_{DD}$	На выводах (за исключением X1)			10	мкА
Ток утечки входа, низкий уровень	$I_{LIL1}$	$V_i = 0 \text{ В}$	На выводах (за исключением X1)			-10	мкА
Ток утечки выхода, высокий уровень	$I_{LOH}$	$V_o = V_{DD}$	На выводах (за исключением X2)			10	мкА
Ток утечки выхода, низкий уровень	$I_{LOL}$	$V_o = 0 \text{ В}$	На выводах (за исключением X2)			-10	мкА
Резистор pull-up	$R_{PU}$	$V_i = 0 \text{ В}$		10	30	120	кОм
Резистор pull-down	$R_{PD}$	P121, P122, состояние сброса		10	30	120	кОм

**Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.

**Замечание** Выводы портов работают в режиме портов ввода/вывода, если иное не оговорено.

Характеристики DC ( $T_A$  = от -40 до +125 °C,  $V_{DD}$  = от 2,0 до 5,5 В<sup>1</sup>,  $V_{SS}$  = 0 В) (продолжение)

Параметр	Обозначение	Условия		Мин.	Тип.	Макс.	Ед. изм.
Ток потребления <sup>2</sup>	$I_{DD1}$ <sup>3</sup>	Кварцевый генератор, керамический генератор, внешний генератор. Рабочий режим <sup>6</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,8	11,6	мА
				АЦП работает <sup>8</sup>	7,3	14,6	
			$f_x = 6$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,5	12,2	мА
				АЦП работает <sup>8</sup>		15,2	
			$f_x = 5$ МГц $V_{DD} = 3,0$ В $\pm 10\%$ <sup>5</sup>	АЦП остановлен	3,0	6,6	мА
				АЦП работает <sup>8</sup>	4,5	9,6	
	$I_{DD2}$	Кварцевый генератор, керамический генератор, внешний генератор. Режим HALT <sup>6</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,5	3,4	мА
				Периферийные устройства работают		6,4	
			$f_x = 6$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,3	4,2	мА
				Периферийные устройства работают		7,2	
			$f_x = 5$ МГц $V_{DD} = 3,0$ В $\pm 10\%$ <sup>5</sup>	Работа периферийных устройств остановлена	0,48	1,6	мА
				Периферийные устройства работают		2,7	
	$I_{DD3}$	Высокоскоростной кольцевой генератор. Рабочий режим <sup>7</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,0	12,2	мА
				АЦП работает <sup>8</sup>	6,5	15,2	
	$I_{DD4}$	Высокоскоростной кольцевой генератор. Режим HALT <sup>7</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,4	4,4	мА
Периферийные устройства работают					7,1		
$I_{DD5}$	Режим STOP	$V_{DD} = 5,0$ В $\pm 10\%$	Низкоскоростной кольцевой генератор остановлен	3,5	1200	мкА	
			Низкоскоростной кольцевой генератор работает	17,5	1300		
		$V_{DD} = 3,0$ В $\pm 10\%$	Низкоскоростной кольцевой генератор остановлен	3,5	600	мкА	
			Низкоскоростной кольцевой генератор работает	11,0	700		

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.
2. Общий ток, протекающий через вход подключения напряжения питания ( $V_{DD}$ ). Этот ток включает ток потребления периферийных устройств (за исключением тока протекающего через pull-up резисторы портов).
3. В показатель  $I_{DD1}$  включен ток периферийных устройств.
4. Содержимое регистра управления тактовой частотой процессора PCC сброшено в 00H.
5. Содержимое регистра управления тактовой частотой процессора PCC установлено в 02H.
6. В OPTION-байте в качестве системного генератора опорной частоты выбран кварцевый/керамический генератор или внешний генератор опорной частоты.
7. В OPTION-байте в качестве системного генератора опорной частоты выбран высокоскоростной кольцевой генератор.
8. Учен ток, протекающий через  $AV_{REF}$ .

## Характеристики АС

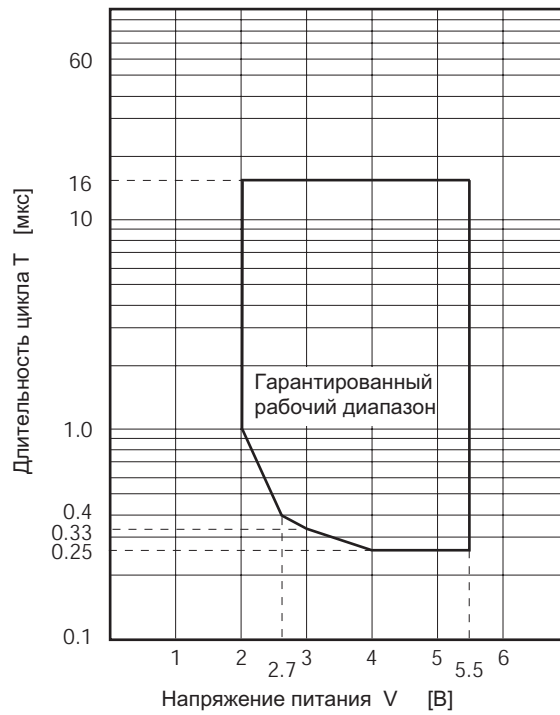
(1) Основной режим работы ( $T_A$  = от -40 до +125 °С,  $V_{DD}$  = от 2,0 до 5,5 В<sup>1</sup>,  $V_{SS}$  = 0 В)

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения	
Длительность цикла (минимальное время выполнения инструкции)	$T_{CY}$	Кварцевый/ керамический генератор, внешний генератор	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,25		16	мкс
			$3,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	0,33		16	мкс
			$2,7 \text{ В} \leq V_{DD} < 3,0 \text{ В}$	0,4		16	мкс
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	1		16	мкс
		Высокоскоростной кольцевой генератор	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,23		4,22	мкс
			$2,7 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	0,47		4,22	мкс
$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	0,95			4,22	мкс		
Длительность сигнала высокого уровня и низкого уровня на входе T1000	$t_{TIN}, t_{TIL}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	$2/fsam + 0,1^2$			мкс	
		$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	$2/fsam + 0,2^2$			мкс	
Длительность на сигнала прерывания высокого и низкого уровня	$t_{INTH}, t_{INTL}$		1			мкс	
Длительность сигнала низкого уровня на входе RESET	$t_{RSL}$		2			мкс	

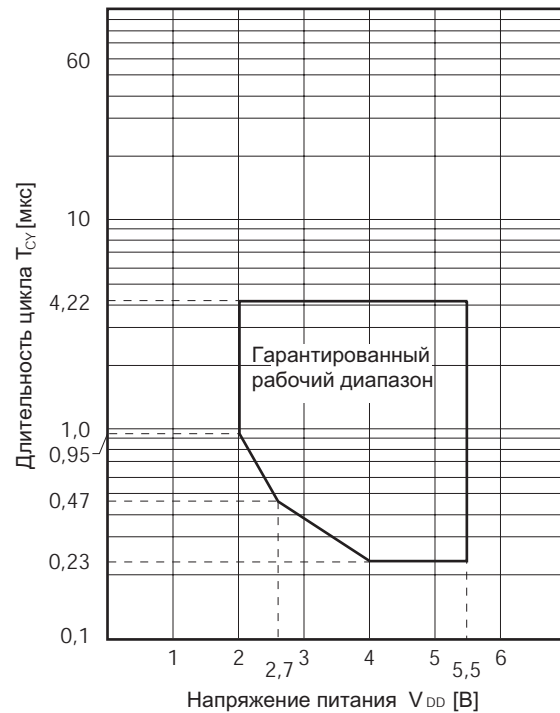
### Примечания

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.
2.  $fsam = f_{XP}, f_{XP}/4$  или  $f_{XP}/256$  (устанавливается флагами PRM000 и PRM001 регистра режима предделителя PRM00). Заметьте, что когда активный переход на входе T1000 используется как тактовая частота,  $fsam = f_{XP}$ .

### Зависимость $T_{CY}$ от $V_{DD}$ (Кварцевый/керамический генератор, Вход внешней опорной частоты)



### Зависимость $T_{CY}$ от $V_{DD}$ (Высокоскоростной кольцевой генератор)





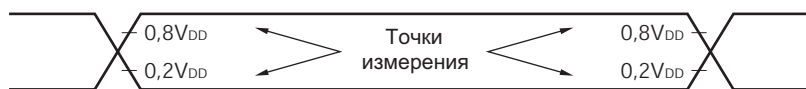
(2) Последовательный интерфейс ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}^1$ ,  $V_{SS} = 0 \text{ В}$ )

### Режим интерфейса UART

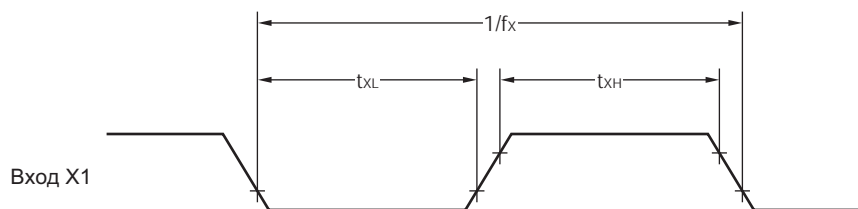
Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Скорость передачи данных					312,5	кбит/с

**Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.

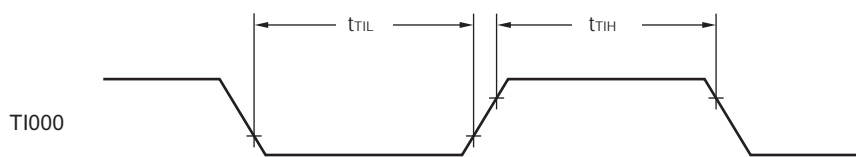
### Точки измерения параметров АС (За исключением входа X1)



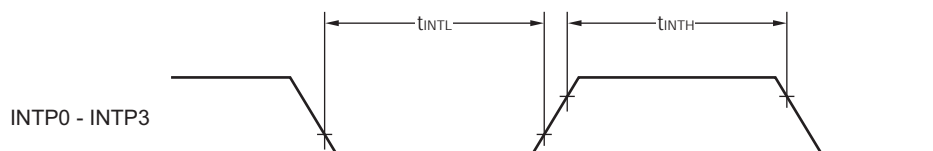
### Диаграмма сигнала тактирования



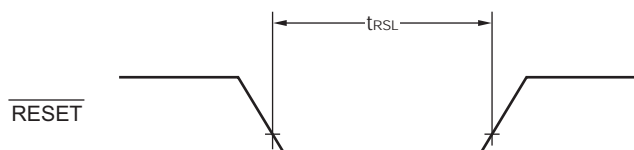
### Диаграмма сигнала на входе T1000



### Диаграмма сигнала на входе прерываний



### Диаграмма сигнала на входе RESET



**Характеристики АЦП ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $2,7 \leq AV_{REF} \leq V_{DD} \leq 5,5 \text{ В}$ ,  $V_{SS} = 0 \text{ В}$  <sup>1</sup>)**

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Разрешение			10	10	10	бит
Суммарная погрешность <sup>2,3</sup>	AINL	$4,0 \text{ В} \leq AV_{REF} \leq 4,5 \text{ В}$		$\pm 0,2$	$\pm 0,7$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$		$\pm 0,3$	$\pm 0,9$	%FSR
Время преобразования	$t_{CONV}$	$4,5 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$	3,0		30	мкс
		$4,0 \text{ В} \leq AV_{REF} < 4,5 \text{ В}$	4,8		30	мкс
		$2,85 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$	6,0		30	мкс
		$2,7 \text{ В} \leq AV_{REF} < 2,85 \text{ В}$	14,0		30	мкс
Погрешность смещения нуля <sup>2,3</sup>	Ezs	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 0,7$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 0,9$	%FSR
Погрешность полной шкалы <sup>2,3</sup>	Efs	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 0,7$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 0,9$	%FSR
Погрешность интегральной нелинейности <sup>2</sup>	ILE	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 5,5$	LSB
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 7,5$	LSB
Погрешность дифференциальной нелинейности <sup>2</sup>	DLE	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 2,5$	LSB
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 3,0$	LSB
Напряжение аналогового входа	$V_{AIN}$		$V_{SS}$ <sup>1</sup>		$AV_{REF}$	В

**Примечания**

1. В микроконтроллерах подгруппы 78K0S/KA1+  $V_{SS}$  выполняет также функцию заземления АЦП. Убедитесь, что сигнал  $V_{SS}$  соединен со стабилизированным потенциалом GND (= 0 В).
2. Погрешность дискретизации ( $\pm 1/2\text{LSB}$ ) не включена.
3. Погрешность представлена в виде процентного отношения к полному диапазону принимаемых значений (%FSR).

**Внимание**

Если во время АЦ преобразования изменяется логический уровень на выходе порта, не использующегося при АЦ преобразовании, точность преобразования может быть уменьшена.

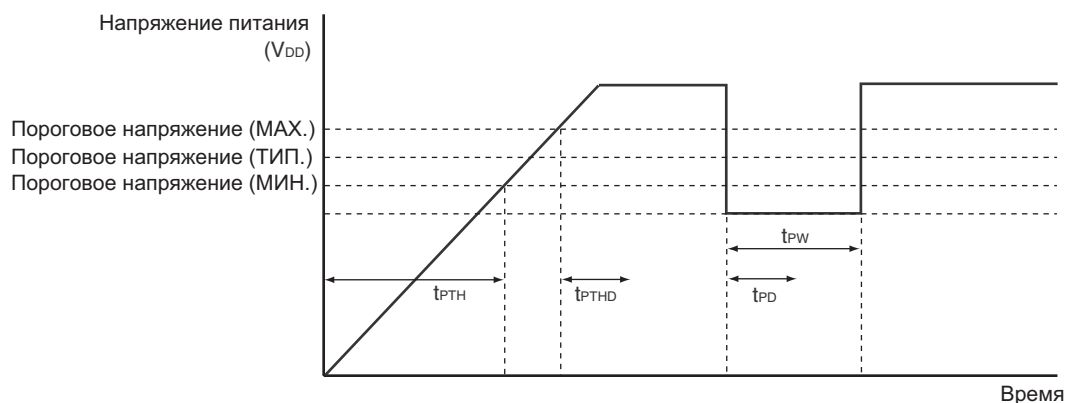
### Характеристики схемы сброса при включении питания (РОС) ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Пороговое напряжение	$V_{РОС}$		2,0	2,1	2,26	В
Время включения	$t_{PTH}$	$V_{DD}: 0 \text{ В} \rightarrow 2,1 \text{ В}$	1,5			мкс
Время отклика 1 <sup>1</sup>	$t_{PTHД}$	Когда напряжение питания увеличивается после того, как было достигнуто пороговое напряжение (макс.)			3,0	мс
Время отклика 2 <sup>2</sup>	$t_{PD}$	Когда происходит спад напряжения питания			1,0	мс
Минимальная длительность импульса	$t_{PW}$		0,2			мс

#### Примечания

1. Время с момента определения рабочего напряжения до выхода микроконтроллера из состояния сброса.
2. Время с момента определения порогового напряжения до генерирования сигнала внутреннего сброса.

#### Временные диаграммы схемы сброса при включении питания



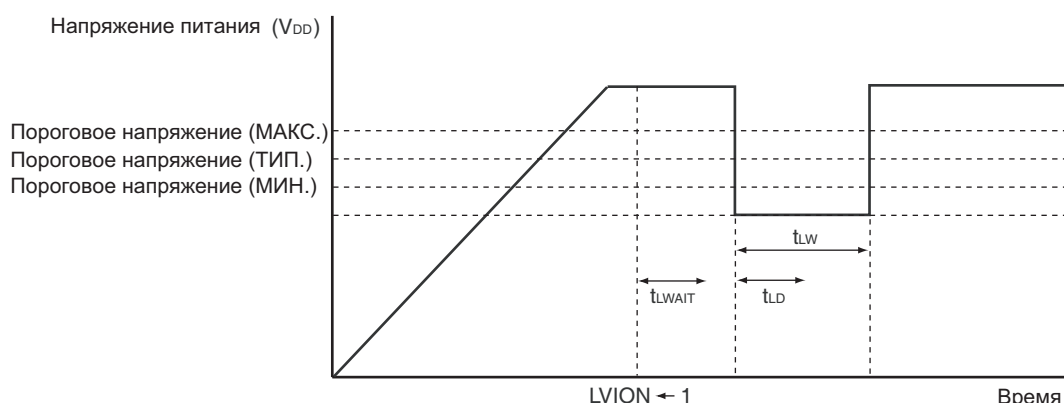
### Характеристики детектора снижения напряжения питания (LVI) ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Пороговое напряжение	$V_{LV10}$		4,1	4,3	4,65	В
	$V_{LV11}$		3,9	4,1	4,45	В
	$V_{LV12}$		3,7	3,9	4,25	В
	$V_{LV13}$		3,5	3,7	4,05	В
	$V_{LV14}$		3,3	3,5	3,85	В
	$V_{LV15}$		3,15	3,3	3,60	В
	$V_{LV16}$		2,95	3,1	3,40	В
	$V_{LV17}$		2,7	2,85	3,15	В
	$V_{LV18}$		2,5	2,6	2,85	В
	$V_{LV19}$		2,25	2,35	2,60	В
Время отклика <sup>1</sup>	$t_{LD}$			0,2	2,0	мс
Минимальная длительность импульса	$t_{LW}$		0,2			мс
Время стабилизации <sup>2</sup>	$t_{LWAIT}$			0,1	0,2	мс

- Примечания**
1. Время с момента определения порогового напряжения до генерирования прерывания или сигнала внутреннего сброса.
  2. Время с момента установки флага LVION в 1 до стабилизации тактовой частоты.

- Замечания**
1.  $V_{LV10} > V_{LV11} > V_{LV12} > V_{LV13} > V_{LV14} > V_{LV15} > V_{LV16} > V_{LV17} > V_{LV18} > V_{LV19}$
  2.  $V_{POC} < V_{LV1m}$  ( $m = \text{от } 0 \text{ до } 9$ )

### Временные диаграммы детектора снижения напряжения питания



### Хранение данных в режиме STOP, характеристики удержания данных при снижении напряжения питания ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Напряжение питания, при котором происходит хранение данных	$V_{DDDR}$		2,0		5,5	В
Время установки сигнала выхода из режима	$t_{SREL}$		0			мкс

**Характеристики программирования FLASH ( $T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ ;  $2,7 \leq V_{DD} \leq 5,5 \text{ В}$ ,  $V_{SS} = 0 \text{ В}$ )**

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Рабочий ток	$I_{DD}$	$V_{DD} = 5,5 \text{ В}$			7	мА
Количество стираний <sup>1</sup> (для 1 блока)	$N_{ERASE}$	$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$	1000			Раз
Время стирания кристалла	$T_{CERASE}$	$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,8	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,0	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		1,2	с
		$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		4,8	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		5,2	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		6,1	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		1,6	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,8	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		2,0	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		9,1	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		10,1	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		12,3	с
Время стирания блока	$T_{BERASE}$	$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,4	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		0,5	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		0,6	с
		$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		2,6	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		2,8	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		3,3	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,9	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,0	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		1,1	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		4,9	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		5,4	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		6,6	с
Время записи байта данных	$T_{WRITE}$	$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ , $N_{ERASE} \leq 1000$			150	мкс
Время выполнения внутренней проверки	$T_{VERIFY}$	Для 1 блока			6,8	мс
		Для 1 байта			27	мкс
Проверка чистоты	$T_{BLKCHK}$	Для 1 блока			480	мкс
Мощность рассеивания	$P_T$ <sup>3</sup>	$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$			120	мВт
Время хранения данных		$T_A = +85 \text{ }^\circ\text{C}$ <sup>2</sup> , $N_{ERASE} \leq 1000$	10			Лет

**Примечания**

1. В зависимости от количества произведенных стираний ( $N_{ERASE}$ ) отличается время выполнения операции стирания. Подробная информация о времени стирания блока и кристалла приведена в соответствующих параметрах “Время стирания блока” и “Время стирания кристалла”.
2. При средней рабочей и нерабочей температуре  $85 \text{ }^\circ\text{C}$ .
3. Примечание 3 приведено на следующей странице.

**Замечания**

После поставки микроконтроллера от производителя, операции “стирание → запись” и “только запись” считаются как один цикл перезаписи.

**Примечание 3.** Чтобы гарантировать программирование FLASH-памяти, при разработке устройства используйте следующую формулу, так чтобы сумма потребляемой устройством энергии была меньше или равна общей рассеиваемой мощности, (рекомендуется использовать с коэффициентом 80% или меньше):

Общая потребляемая мощность =  $V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OH} \times I_{OL})$

**Внимание** При использовании pull-up резистора к вычисленной общей потребляемой мощности добавьте мощность рассеиваемую резистором.

**Замечание** Во время программирования FLASH-памяти,  $I_{DD} = 7,0$  mA (макс.).

## Глава 22 Электрические характеристики (целевые значения) (линия (A2))

**Внимание** В этой главе приведены целевые характеристики, они могут отличаться от характеристик микроконтроллеров в массовом производстве

**Абсолютные максимальные значения ( $T_A = 25\text{ °C}$ )**

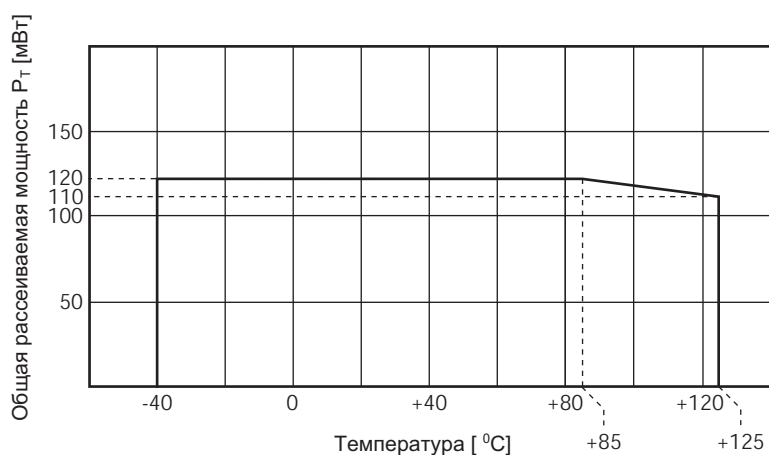
Параметр	Обозначение	Условия	Значение	Единица измерения
Напряжение питания	$V_{DD}$		от -0,3 до +6,5	В
	$V_{SS}$		от -0,3 до +0,3	В
	$AV_{REF}$		от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Входное напряжение	$V_{I1}$	P30, P31, P34, P40 – P45, P121 – P123	от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
	$V_{I2}$	P20 – P23	от -0,3 до $AV_{REF} + 0,3$ <sup>1</sup> и от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Выходное напряжение	$V_O$		от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Входное напряжение аналогового сигнала	$V_{AN}$		от -0,3 до $AV_{REF} + 0,3$ <sup>1</sup> и от -0,3 до $V_{DD} + 0,3$ <sup>1</sup>	В
Выходной ток, высокий уровень	$I_{OH}$	Через один контакт	-7,0	мА
		Через все выходы, за исключением P20 – P23	-30,0	мА
		Через выводы P20 – P23	-30,0	мА
Выходной ток, низкий уровень	$I_{OL}$	Через один контакт	14,0	мА
		Через все выходы	30,0	мА
Мощность рассеивания	$P_T$ <sup>2</sup>	$T_A = \text{от } -40 \text{ до } +85\text{ °C}$	120	мВт
		$T_A = \text{от } +85 \text{ до } +125\text{ °C}$	110	мВт
Диапазон рабочих температур	$T_A$	В обычном режиме работы	от -40 до +125	°C
		Во время режима программирования FLASH-памяти	от -40 до +105	°C
Температура хранения	$T_{stg}$	FLASH-память чистая	от -65 до +150	°C
		Выполнено программирование FLASH-памяти	от -40 до +125	°C

**Примечание** 1. Значение параметра не должно превышать 6,5 В.  
2. Приведено на следующей странице.

**Внимание** Если один из абсолютных максимальных параметров будет превышен даже на небольшой промежуток времени, микроконтроллер может ухудшить свои характеристики. Т.е. микроконтроллер должен использоваться в таких условиях, чтобы абсолютные максимальные параметры не были превышены.

**Замечание** Выводы портов работают в режиме портов ввода/вывода, если иное не оговорено.

**Примечание 2.** Эта характеристика изменяется в зависимости от допустимой общей рассеиваемой мощности (см. приведенный ниже рисунок)



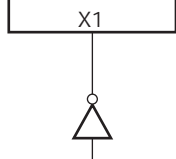
При разработке устройства используйте следующую формулу, так чтобы сумма потребляемой устройством электроэнергии была меньше или равна общей рассеиваемой мощности, (рекомендуется использовать с коэффициентом 80% или меньше):

$$\text{Общая потребляемая мощность} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OH} \times I_{OL})$$

**Внимание** При использовании pull-up резистора к вычисленной общей потребляемой мощности добавьте мощность рассеиваемую резистором.



Характеристики генератора на входе X1 ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}^1$ ,  $V_{SS} = 0 \text{ В}$ )

Резонатор	Рекомендуемая схема подключения	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
Керамический резонатор		Генерируемая частота ( $f_x$ ) <sup>2</sup>		1		8,0	МГц
Кварцевый резонатор		Генерируемая частота ( $f_x$ ) <sup>2</sup>		1		8,0	МГц
Внешний генератор опорной частоты		Частота на входе X1 ( $f_x$ ) <sup>2</sup>	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	1		8,0	МГц
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	1		5,0	
		Длительность низкого/высокого уровня на входе X1 ( $t_{XH}, t_{XL}$ )	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,057		0,5	мкс
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	0,09		0,5	

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.
2. Здесь приведены только характеристики генератора частоты. Время выполнения инструкции см. в **Характеристиках АС**.

**Внимание**

При использовании кварцевого/керамического резонатора, для предотвращения влияния эффектов паразитных емкостей на цепи опорного генератора, трассировку цепей обведенных пунктиром следует производить учитывая рекомендации приведенные ниже.

- Длина проводных соединений должна быть минимальной.
- Цепи резонатора не должны пересекаться с другими сигнальными линиями.
- Трассировка сигнальных линий с высокой флуктуацией тока не должна выполняться вблизи цепей резонатора.
- “Заземление” конденсаторов резонатора должно производиться в точке с таким же потенциалом, что и  $V_{SS}$ .
- “Заземление” конденсаторов резонатора не должно производиться через участки “земли”, по которым проходят высокие токи.
- Не следует делать отводов тактового сигнала от цепей резонатора.

**Замечание**

При выборе резонатора и его констант пользователь должен сам провести необходимые измерения или обратиться к производителю резонатора.

Характеристики высокоскоростного кольцевой генератора ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}^1$ ,  $V_{SS} = 0 \text{ В}$ )

Генератор	Параметр	Условия		Мин.	Тип.	Макс.	Единица измерения
Встроенный высокоскоростной кольцевой генератор	Девиация частоты ( $f_x=8 \text{ МГц}$ ) <sup>2</sup>	$2,7 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	$T_A = \text{от } -10 \text{ до } +80 \text{ }^\circ\text{C}$			$\pm 3$	%
			$T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$			$\pm 5$	%
	Генерируемая частота ( $f_x$ ) <sup>2</sup>	$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	5,5				МГц

- Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.

2. Здесь приведены только характеристики генератора частоты. Время выполнения инструкции см. в **Характеристиках АС**.

**Характеристики низкоскоростного кольцевого генератора ( $T_A$  = от  $-40$  до  $+125$  °С,  $V_{DD}$  = от  $2,0$  до  $5,5$  В<sup>1</sup>,  $V_{SS} = 0$  В)**

Генератор	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
Встроенный низкоскоростной кольцевой генератор	Генерируемая частота ( $f_{RL}$ )		120	240	495	кГц

- Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса  $2,26$  В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от  $2,26$  до  $5,5$  В.

**Характеристики DC ( $T_A$  = от  $-40$  до  $+125$  °С,  $V_{DD}$  = от  $2,0$  до  $5,5$  В<sup>1</sup>,  $V_{SS} = 0$  В) (начало)**

Параметр	Обозначение	Условия		Мин.	Тип.	Макс.	Единица измерения
Выходной ток, высокий уровень	$I_{OH1}$	Все выводы (за исключением P20 – P23)	Один вывод	$2,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		-3,5	мА
			Все выводы	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$		-17,5 -10,5	мА мА
	$I_{OH2}$	P20 – P23	Один вывод	$2,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		-3,5	мА
			Все выводы	$2,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		-10,5	мА
Выходной ток, низкий уровень	$I_{OL}$	Один вывод	$2,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$			7,0	мА
		Все выводы	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$			21,0	мА
			$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$			10,5	мА
Входное напряжение, высокий уровень	$V_{IH1}$	P30, P31, P34, P40 – P45, P123		$0,8 V_{DD}$		$V_{DD}$	В
	$V_{IH2}$	P20 – P23		$0,7 AV_{REF}$		$AV_{REF}$	В
	$V_{IH3}$	P121, P122		$0,8 V_{DD}$		$V_{DD}$	В
Входное напряжение, низкий уровень	$V_{IL1}$	P30, P31, P34, P40 – P45, P123		0		$0,2 V_{DD}$	В
	$V_{IL2}$	P20 – P23		0		$0,3 AV_{REF}$	В
	$V_{IL3}$	P121, P122		0		$0,3 V_{DD}$	В
Выходное напряжение, высокий уровень	$V_{OH1}$	Все выводы (за исключением P20 – P23) $I_{OH1} = -10,5 \text{ мА}$ $I_{OH1} = -100 \text{ мкА}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $I_{OH1} = -3,5 \text{ мА}$	$V_{DD} - 1,0$			В
			$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	$V_{DD} - 0,5$			В
	$V_{OH2}$	Все выводы (P20 – P23) $I_{OH2} = -7 \text{ мА}$	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$ $I_{OH1} = -3,5 \text{ мА}$	$AV_{REF} - 1,0$			В
			$2,0 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$ $I_{OH1} = -3,5 \text{ мА}$	$AV_{REF} - 0,5$			В
Выходное напряжение, низкий уровень	$V_{OL}$	Все выводы $I_{OL} = 21 \text{ мА}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$ $I_{OL} = 7 \text{ мА}$			1,3	В
		$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$ $I_{OL} = 400 \text{ мкА}$				0,4	В
Ток утечки входа, высокий уровень	$I_{LH1}$	$V_i = V_{DD}$	На выводах (за исключением X1)			10	мкА
Ток утечки входа, низкий уровень	$I_{LIL1}$	$V_i = 0 \text{ В}$	На выводах (за исключением X1)			-10	мкА
Ток утечки выхода, высокий уровень	$I_{LOH}$	$V_o = V_{DD}$	На выводах (за исключением X2)			10	мкА
Ток утечки выхода, низкий уровень	$I_{LOL}$	$V_o = 0 \text{ В}$	На выводах (за исключением X2)			-10	мкА
Резистор pull-up	$R_{PU}$	$V_i = 0 \text{ В}$		10	30	120	кОм
Резистор pull-down	$R_{PD}$	P121, P122, состояние сброса		10	30	120	кОм

- Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса  $2,26$  В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от  $2,26$  до  $5,5$  В.

**Замечание** Выводы портов работают в режиме портов ввода/вывода, если иное не оговорено.

Характеристики DC ( $T_A$  = от -40 до +125 °C,  $V_{DD}$  = от 2,0 до 5,5 В<sup>1</sup>,  $V_{SS}$  = 0 В) (продолжение)

Параметр	Обозначение	Условия		Мин.	Тип.	Макс.	Ед. изм.
Ток потребления <sup>2</sup>	$I_{DD1}$ <sup>3</sup>	Кварцевый генератор, керамический генератор, внешний генератор. Рабочий режим <sup>6</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,8	12,8	мА
				АЦП работает <sup>8</sup>	7,3	15,8	
			$f_x = 6$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,5	12,2	мА
				АЦП работает <sup>8</sup>		15,2	
			$f_x = 5$ МГц $V_{DD} = 3,0$ В $\pm 10\%$ <sup>5</sup>	АЦП остановлен	3,0	6,6	мА
				АЦП работает <sup>8</sup>	4,5	9,6	
	$I_{DD2}$	Кварцевый генератор, керамический генератор, внешний генератор. Режим HALT <sup>6</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,5	4,6	мА
				Периферийные устройства работают		7,6	
			$f_x = 6$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,3	4,2	мА
				Периферийные устройства работают		7,2	
			$f_x = 5$ МГц $V_{DD} = 3,0$ В $\pm 10\%$ <sup>5</sup>	Работа периферийных устройств остановлена	0,48	1,6	мА
				Периферийные устройства работают		2,7	
	$I_{DD3}$	Высокоскоростной кольцевой генератор. Рабочий режим <sup>7</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	АЦП остановлен	5,0	12,2	мА
				АЦП работает <sup>8</sup>	6,5	15,2	
	$I_{DD4}$	Высокоскоростной кольцевой генератор. Режим HALT <sup>7</sup>	$f_x = 8$ МГц $V_{DD} = 5,0$ В $\pm 10\%$ <sup>4</sup>	Работа периферийных устройств остановлена	1,4	4,4	мА
Периферийные устройства работают					7,1		
$I_{DD5}$	Режим STOP	$V_{DD} = 5,0$ В $\pm 10\%$	Низкоскоростной кольцевой генератор остановлен	3,5	1200	мкА	
			Низкоскоростной кольцевой генератор работает	17,5	1300		
		$V_{DD} = 3,0$ В $\pm 10\%$	Низкоскоростной кольцевой генератор остановлен	3,5	600	мкА	
			Низкоскоростной кольцевой генератор работает	11,0	700		

**Примечания**

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.
2. Общий ток, протекающий через вход подключения напряжения питания ( $V_{DD}$ ). Этот ток включает ток потребления периферийных устройств (за исключением тока протекающего через pull-up резисторы портов).
3. В показатель  $I_{DD1}$  включен ток периферийных устройств.
4. Содержимое регистра управления тактовой частотой процессора PCC сброшено в 00H.
5. Содержимое регистра управления тактовой частотой процессора PCC установлено в 02H.
6. В OPTION-байте в качестве системного генератора опорной частоты выбран кварцевый/керамический генератор или внешний генератор опорной частоты.
7. В OPTION-байте в качестве системного генератора опорной частоты выбран высокоскоростной кольцевой генератор.
8. Учен ток, протекающий через  $AV_{REF}$ .

## Характеристики АС

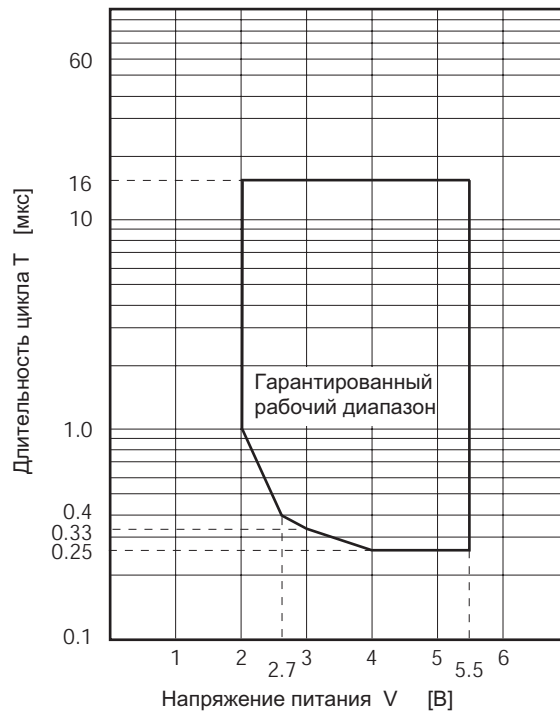
(1) Основной режим работы ( $T_A$  = от -40 до +125 °С,  $V_{DD}$  = от 2,0 до 5,5 В<sup>1</sup>,  $V_{SS} = 0$  В)

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения	
Длительность цикла (минимальное время выполнения инструкции)	$T_{CY}$	Кварцевый/ керамический генератор, внешний генератор	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,25		16	мкс
			$3,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	0,33		16	мкс
			$2,7 \text{ В} \leq V_{DD} < 3,0 \text{ В}$	0,4		16	мкс
			$2,0 \text{ В} \leq V_{DD} < 2,7 \text{ В}$	1		16	мкс
		Высокоскоростной кольцевой генератор	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	0,23		4,22	мкс
			$2,7 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	0,47		4,22	мкс
Длительность сигнала высокого уровня и низкого уровня на входе T1000	$t_{TIN}, t_{TIL}$	$4,0 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$	$2/fsam + 0,1^2$			мкс	
		$2,0 \text{ В} \leq V_{DD} < 4,0 \text{ В}$	$2/fsam + 0,2^2$			мкс	
Длительность на сигнала прерывания высокого и низкого уровня	$t_{INTH}, t_{INTL}$		1			мкс	
Длительность сигнала низкого уровня на входе RESET	$t_{RSL}$		2			мкс	

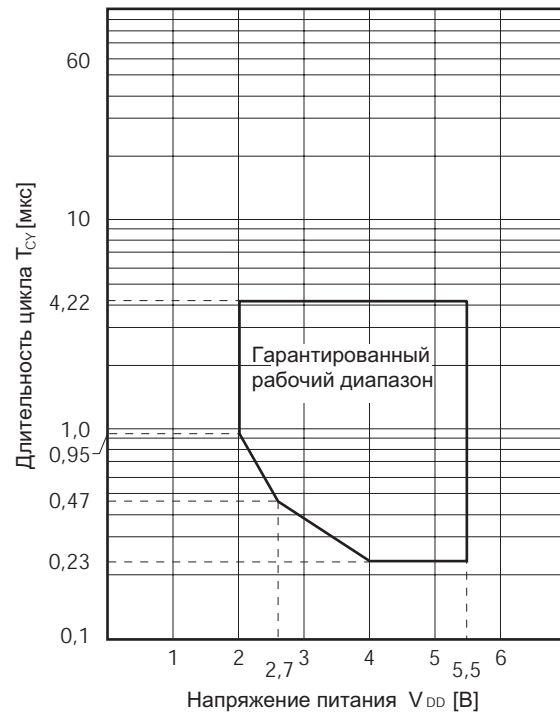
### Примечания

1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.
2.  $fsam = f_{XP}, f_{XP}/4$  или  $f_{XP}/256$  (устанавливается флагами PRM000 и PRM001 регистра режима предделителя PRM00). Заметьте, что когда активный переход на входе T1000 используется как тактовая частота,  $fsam = f_{XP}$ .

**Зависимость  $T_{CY}$  от  $V_{DD}$  (Кварцевый/керамический генератор, Вход внешней опорной частоты)**



**Зависимость  $T_{CY}$  от  $V_{DD}$  (Высокоскоростной кольцевой генератор)**



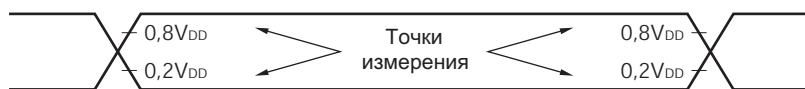
(2) Последовательный интерфейс ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $V_{DD} = \text{от } 2,0 \text{ до } 5,5 \text{ В}^1$ ,  $V_{SS} = 0 \text{ В}$ )

### Режим интерфейса UART

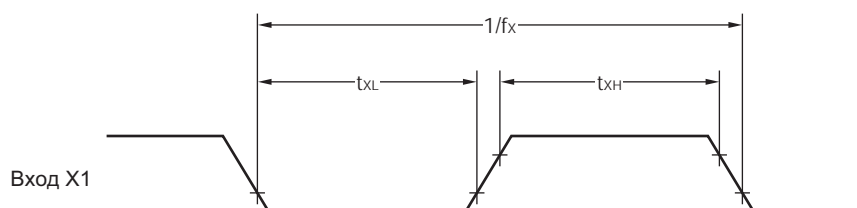
Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Скорость передачи данных					312,5	кбит/с

**Примечания** 1. Поскольку пороговый уровень ( $V_{POC}$ ) схемы сброса 2,26 В (макс.), используйте микроконтроллер в диапазоне рабочих напряжений от 2,26 до 5,5 В.

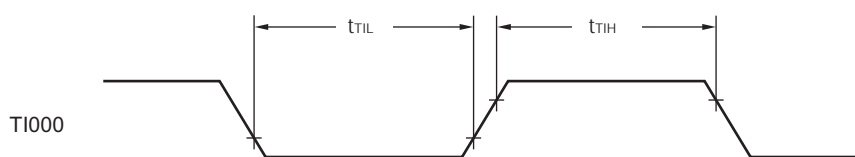
### Точки измерения параметров АС (За исключением входа X1)



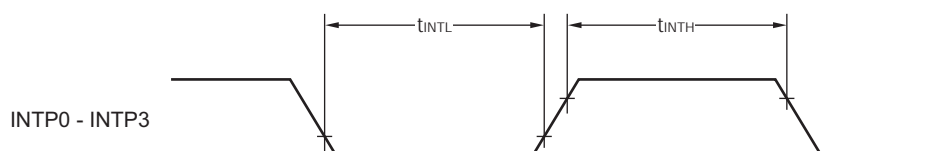
### Диаграмма сигнала тактирования



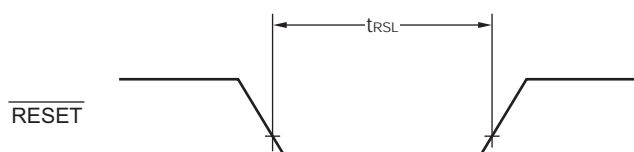
### Диаграмма сигнала на входе T1000



### Диаграмма сигнала на входе прерываний



### Диаграмма сигнала на входе RESET



**Характеристики АЦП ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ\text{C}$ ,  $2,7 \leq AV_{REF} \leq V_{DD} \leq 5,5 \text{ В}$ ,  $V_{SS} = 0 \text{ В}$  <sup>1</sup>)**

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Разрешение			10	10	10	бит
Суммарная погрешность <sup>2,3</sup>	AINL	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$		$\pm 0,2$	$\pm 0,7$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$		$\pm 0,3$	$\pm 0,9$	%FSR
Время преобразования	$t_{CONV}$	$4,5 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$	3,0		30	мкс
		$4,0 \text{ В} \leq AV_{REF} < 4,5 \text{ В}$	4,8		30	мкс
		$2,85 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$	6,0		30	мкс
		$2,7 \text{ В} \leq AV_{REF} < 2,85 \text{ В}$	14,0		30	мкс
Погрешность смещения нуля <sup>2,3</sup>	Ezs	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 0,7$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 0,9$	%FSR
Погрешность полной шкалы <sup>2,3</sup>	Efs	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 0,7$	%FSR
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 0,9$	%FSR
Погрешность интегральной нелинейности <sup>2</sup>	ILE	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 5,5$	LSB
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 7,5$	LSB
Погрешность дифференциальной нелинейности <sup>2</sup>	DLE	$4,0 \text{ В} \leq AV_{REF} \leq 5,5 \text{ В}$			$\pm 2,5$	LSB
		$2,7 \text{ В} \leq AV_{REF} < 4,0 \text{ В}$			$\pm 3,0$	LSB
Напряжение аналогового входа	$V_{AIN}$		$V_{SS}$ <sup>1</sup>		$AV_{REF}$	В

**Примечания**

1. В микроконтроллерах подгруппы 78K0S/KA1+  $V_{SS}$  выполняет также функцию заземления АЦП. Убедитесь, что сигнал  $V_{SS}$  соединен со стабилизированным потенциалом GND (= 0 В).
2. Погрешность дискретизации ( $\pm 1/2\text{LSB}$ ) не включена.
3. Погрешность представлена в виде процентного отношения к полному диапазону принимаемых значений(%FSR).

**Внимание**

Если во время АЦ преобразования изменяется логический уровень на выходе порта, не использующегося при АЦ преобразовании, точность преобразования может быть уменьшена.

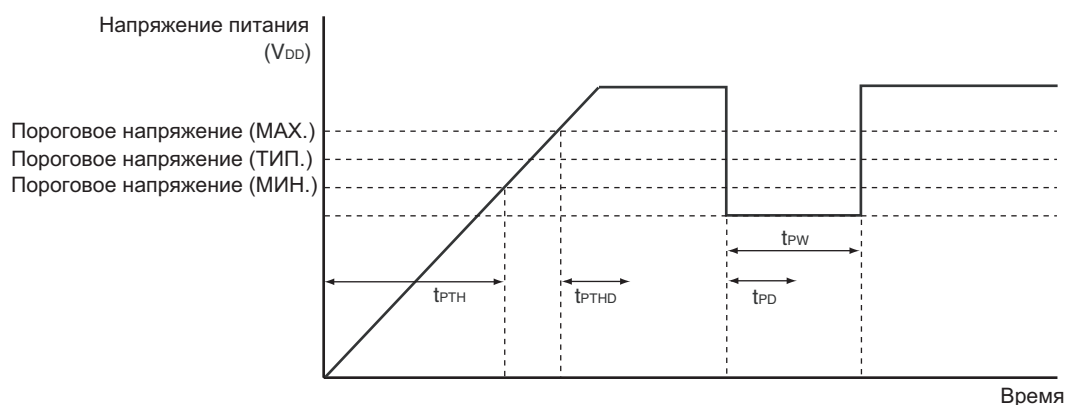
### Характеристики схемы сброса при включении питания (РОС) ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Пороговое напряжение	$V_{РОС}$		2,0	2,1	2,26	В
Время включения	$t_{PTH}$	$V_{DD}: 0 \text{ В} \rightarrow 2,1 \text{ В}$	1,5			мкс
Время отклика 1 <sup>1</sup>	$t_{PTHД}$	Когда напряжение питания увеличивается после того, как было достигнуто пороговое напряжение (макс.)			3,0	мс
Время отклика 2 <sup>2</sup>	$t_{PD}$	Когда происходит спад напряжения питания			1,0	мс
Минимальная длительность импульса	$t_{PW}$		0,2			мс

#### Примечания

1. Время с момента определения рабочего напряжения до выхода микроконтроллера из состояния сброса.
2. Время с момента определения порогового напряжения до генерирования сигнала внутреннего сброса.

#### Временные диаграммы схемы сброса при включении питания





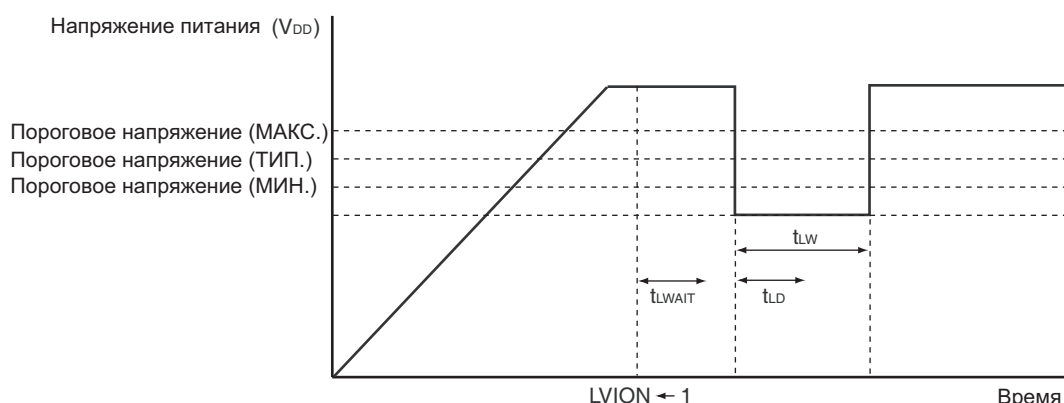
### Характеристики детектора снижения напряжения питания (LVI) ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Пороговое напряжение	$V_{LV10}$		4,1	4,3	4,65	В
	$V_{LV11}$		3,9	4,1	4,45	В
	$V_{LV12}$		3,7	3,9	4,25	В
	$V_{LV13}$		3,5	3,7	4,05	В
	$V_{LV14}$		3,3	3,5	3,85	В
	$V_{LV15}$		3,15	3,3	3,60	В
	$V_{LV16}$		2,95	3,1	3,40	В
	$V_{LV17}$		2,7	2,85	3,15	В
	$V_{LV18}$		2,5	2,6	2,85	В
	$V_{LV19}$		2,25	2,35	2,60	В
Время отклика <sup>1</sup>	$t_{LD}$			0,2	2,0	мс
Минимальная длительность импульса	$t_{LW}$		0,2			мс
Время стабилизации <sup>2</sup>	$t_{LWAIT}$			0,1	0,2	мс

- Примечания**
1. Время с момента определения порогового напряжения до генерирования прерывания или сигнала внутреннего сброса.
  2. Время с момента установки флага LVION в 1 до стабилизации тактовой частоты.

- Замечания**
1.  $V_{LV10} > V_{LV11} > V_{LV12} > V_{LV13} > V_{LV14} > V_{LV15} > V_{LV16} > V_{LV17} > V_{LV18} > V_{LV19}$
  2.  $V_{POC} < V_{LV1m}$  ( $m = \text{от } 0 \text{ до } 9$ )

### Временные диаграммы детектора снижения напряжения питания



### Хранение данных в режиме STOP, характеристики удержания данных при снижении напряжения питания ( $T_A = \text{от } -40 \text{ до } +125 \text{ }^\circ$ )

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Напряжение питания, при котором происходит хранение данных	$V_{DDDR}$		2,0		5,5	В
Время установки сигнала выхода из режима	$t_{SREL}$		0			мкс

**Характеристики программирования FLASH ( $T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ ;  $2,7 \leq V_{DD} \leq 5,5 \text{ В}$ ,  $V_{SS} = 0 \text{ В}$ )**

Параметр	Обозначение	Условия	Мин.	Тип.	Макс.	Единица измерения
Рабочий ток	$I_{DD}$	$V_{DD} = 5,5 \text{ В}$			7	мА
Количество стираний <sup>1</sup> (для 1 блока)	$N_{ERASE}$	$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$	1000			Раз
Время стирания кристалла	$T_{CERASE}$	$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,8	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,0	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		1,2	с
		$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		4,8	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		5,2	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		6,1	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		1,6	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,8	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		2,0	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		9,1	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		10,1	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		12,3	с
Время стирания блока	$T_{BERASE}$	$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,4	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		0,5	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		0,6	с
		$T_A = \text{от } -10 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		2,6	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		2,8	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		3,3	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 100$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		0,9	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		1,0	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		1,1	с
		$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ $N_{ERASE} \leq 1000$	$4,5 \text{ В} \leq V_{DD} \leq 5,5 \text{ В}$		4,9	с
			$3,5 \text{ В} \leq V_{DD} < 4,5 \text{ В}$		5,4	с
			$2,7 \text{ В} \leq V_{DD} < 3,5 \text{ В}$		6,6	с
Время записи байта данных	$T_{WRITE}$	$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$ , $N_{ERASE} \leq 1000$			150	мкс
Время выполнения внутренней проверки	$T_{VERIFY}$	Для 1 блока			6,8	мс
		Для 1 байта			27	мкс
Проверка чистоты	$T_{BLKCHK}$	Для 1 блока			480	мкс
Мощность рассеивания	$P_T$ <sup>3</sup>	$T_A = \text{от } -40 \text{ до } +105 \text{ }^\circ\text{C}$			120	мВт
Время хранения данных		$T_A = +85 \text{ }^\circ\text{C}$ <sup>2</sup> , $N_{ERASE} \leq 1000$	10			Лет

**Примечания**

1. В зависимости от количества произведенных стираний ( $N_{ERASE}$ ) отличается время выполнения операции стирания. Подробная информация о времени стирания блока и кристалла приведена в соответствующих параметрах “Время стирания блока” и “Время стирания кристалла”.
2. При средней рабочей и нерабочей температуре  $85 \text{ }^\circ\text{C}$ .
3. Примечание 3 приведено на следующей странице.

**Замечания**

После поставки микроконтроллера от производителя, операции “стирание → запись” и “только запись” считаются как один цикл перезаписи.

**Примечание 3.** Чтобы гарантировать программирование FLASH-памяти, при разработке устройства используйте следующую формулу, так чтобы сумма потребляемой устройством энергии была меньше или равна общей рассеиваемой мощности, (рекомендуется использовать с коэффициентом 80% или меньше):

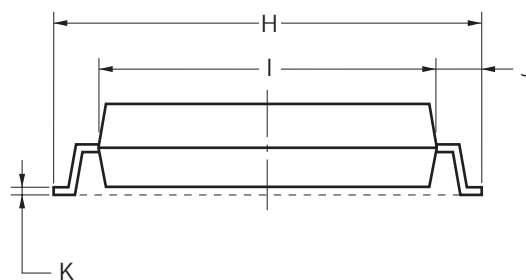
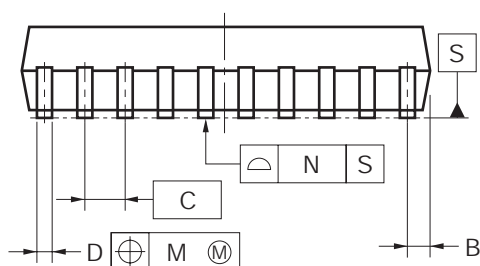
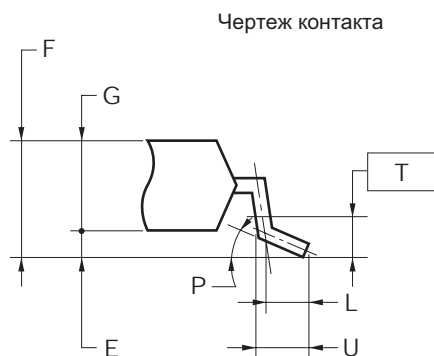
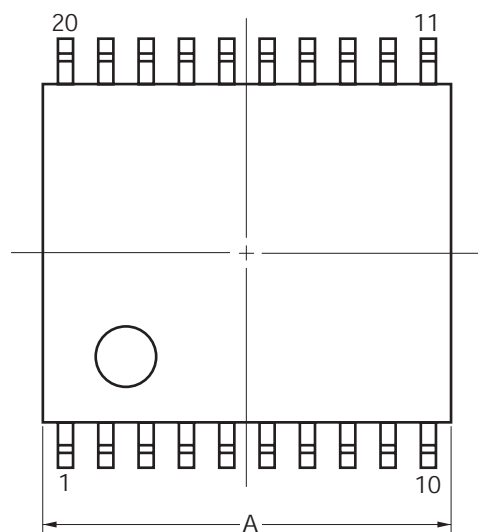
Общая потребляемая мощность =  $V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OH} \times I_{OL})$

**Внимание** При использовании pull-up резистора к вычисленной общей потребляемой мощности добавьте мощность рассеиваемую резистором.

**Замечание** Во время программирования FLASH-памяти,  $I_{DD} = 7,0$  мА (макс.).

# Глава 23 Корпус

## Пластиковый корпус SSOP-20 (7,62 мм (300))



Параметр	Размер (мм)
A	6,65 ± 0,15
B	0,475 (макс.)
C	0,65 (Т.Р.)
D	0,24 <sup>+0,08</sup> <sub>-0,07</sub>
E	0,1 ± 0,05
F	1,3 ± 0,1
G	1,2
H	8,1 ± 0,2
I	6,1 ± 0,2
J	1,0 ± 0,2
K	0,17 ± 0,03
L	0,5
M	0,13
N	0,10
P	3° <sup>+5°</sup> <sub>-3°</sub>
T	0,25
U	0,6 ± 0,15

S20MC-65-5A4-2

# Глава 24 Маркировка корпуса

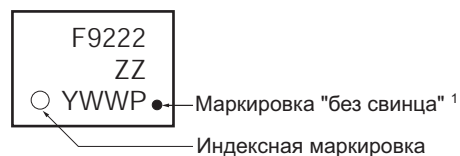
- **Пластиковый корпус SSOP-20**

(1) Микроконтроллеры с “чистой” FLASH памятью

<1> uPD78F9221



<2> uPD78F9222

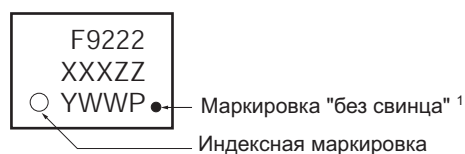


(2) Микроконтроллеры, для которых уже произведена запись FLASH памяти

<1> uPD78F9221



<2> uPD78F9222



W: Код недели (двухзначный номер недели)  
Y: Последняя цифра года  
Z: Показатель класса  
XXX: Код ПЗУ  
P: Код внутрифирменного контроля

**Примечание** Маркировка “без свинца” стоит только на микроконтроллерах построенных на основе “бессвинцовой” технологией.

# Глава 25 Рекомендуемые условия пайки

Поверхностный монтаж и пайка микроконтроллеров должны производиться с соблюдением приведенных рекомендаций. Техническую информацию по данному вопросу Вы можете найти на вебсайте:

<http://www.necel.com/pkg/en/mount/index.html>

- Внимание**
1. Микроконтроллеры с буквой А в конце маркировки являются микроконтроллерами построенными на основе “бессвинцовой” технологией.
  2. Если при поверхностном монтаже или пайке микроконтроллера используются методы, отличные от рекомендуемых, обратитесь в NEC Electronics или его представительство для получения информации о возможности их использования.

Таблица 25-1. Условия пайки при поверхностном монтаже (начало)

## Пластиковый корпус SSOP-20

uPD78F9221MC(T)-5A4, uPD78F9222MC(T)-5A4, uPD78F9221MC(T2)-5A4<sup>1</sup>, uPD78F9222MC(T2)-5A4<sup>1</sup>, uPD78F9221MC(S)-5A4, uPD78F9222MC(S)-5A4, uPD78F9221MC(R)-5A4, uPD78F9222MC(R)-5A4, uPD78F9221MC(A)-5A4<sup>1</sup>, uPD78F9222MC(A)-5A4<sup>1</sup>, uPD78F9221MC(A2)-5A4<sup>1</sup>, uPD78F9222MC(A2)-5A4<sup>1</sup>

Метод пайки	Условия пайки	Обозначение рекомендуемого условия
Инфракрасная пайка	Максимальная температура корпуса: 235 °С, время: 30 с макс. (при темп. 210 °С или более), число раз: 3 раза или менее, время хранения после вскрытия упаковки: 7 дней <sup>2</sup> (после чего предварительно прогревать при температуре 125 °С в течении 20 часов)	IR35-207-3
VPS	Максимальная температура корпуса: 215 °С, время: 40 с макс. (при темп. 200 °С или более), число раз: 3 раза или менее, время хранения после вскрытия упаковки: 7 дней <sup>2</sup> (после чего предварительно прогревать при температуре 125 °С в течении 10 часов)	VP15-207-3
Пайка волной припоя	Температура ванны для пайки: 260 °С, время: 10 с макс. (при темп. 200 °С или более), число раз: только один раз, температура подогрева: 120 °С макс. (температура поверхности корпуса), время хранения после вскрытия упаковки: 7 дней <sup>2</sup> (после чего предварительно прогревать при температуре 125 °С в течении 20 часов)	WS60-207-1
Неполный нагрев	Температура контакта: 350 °С макс., время: 3 с макс. (на ряд выводов)	-

- Примечания**
1. В разработке.
  2. После вскрытия упаковки микроконтроллера рекомендуемая температура хранения 25 °С или менее, относительная влажность воздуха 65 % или менее.

**Внимание** Не используйте вместе различные методы пайки (за исключением неполного нагрева)

**Таблица 25-1. Условия пайки при поверхностном монтаже (продолжение)**

**Пластиковый корпус SSOP-20 (Технология lead-free)**

uPD78F9221MC(T)-5A4-A, uPD78F9222MC(T)-5A4-A, uPD78F9221MC(T2)-5A4-A<sup>1</sup>,  
 uPD78F9222MC(T2)-5A4-A<sup>1</sup>, uPD78F9221MC(S)-5A4-A, uPD78F9222MC(S)-5A4-A,  
 uPD78F9221MC(R)-5A4-A, uPD78F9222MC(R)-5A4-A, uPD78F9221MC(A)-5A4-A<sup>1</sup>,  
 uPD78F9222MC(A)-5A4-A<sup>1</sup>, uPD78F9221MC(A2)-5A4-A<sup>1</sup>, uPD78F9222MC(A2)-5A4-A<sup>1</sup>

Метод пайки	Условия пайки	Обозначение рекомендуемого условия
Инфракрасная пайка	Максимальная температура корпуса: 260 °С, время: 30 с макс. (при темп. 210 °С или более), число раз: 3 раза или менее, время хранения после вскрытия упаковки: 7 дней <sup>2</sup> (после чего предварительно прогревать при температуре 125 °С в течение 20 часов)	IR60-207-3
Пайка волной припоя	Для получения подробной информации обратитесь в NEC Electronics или его представительство.	-
Неполный нагрев	Температура контакта: 350 °С макс., время: 3 с макс. (на ряд выводов)	-

- Примечания**
1. В разработке.
  2. После вскрытия упаковки микроконтроллера рекомендуемая температура хранения 25 °С или менее, относительная влажность воздуха 65 % или меньше.

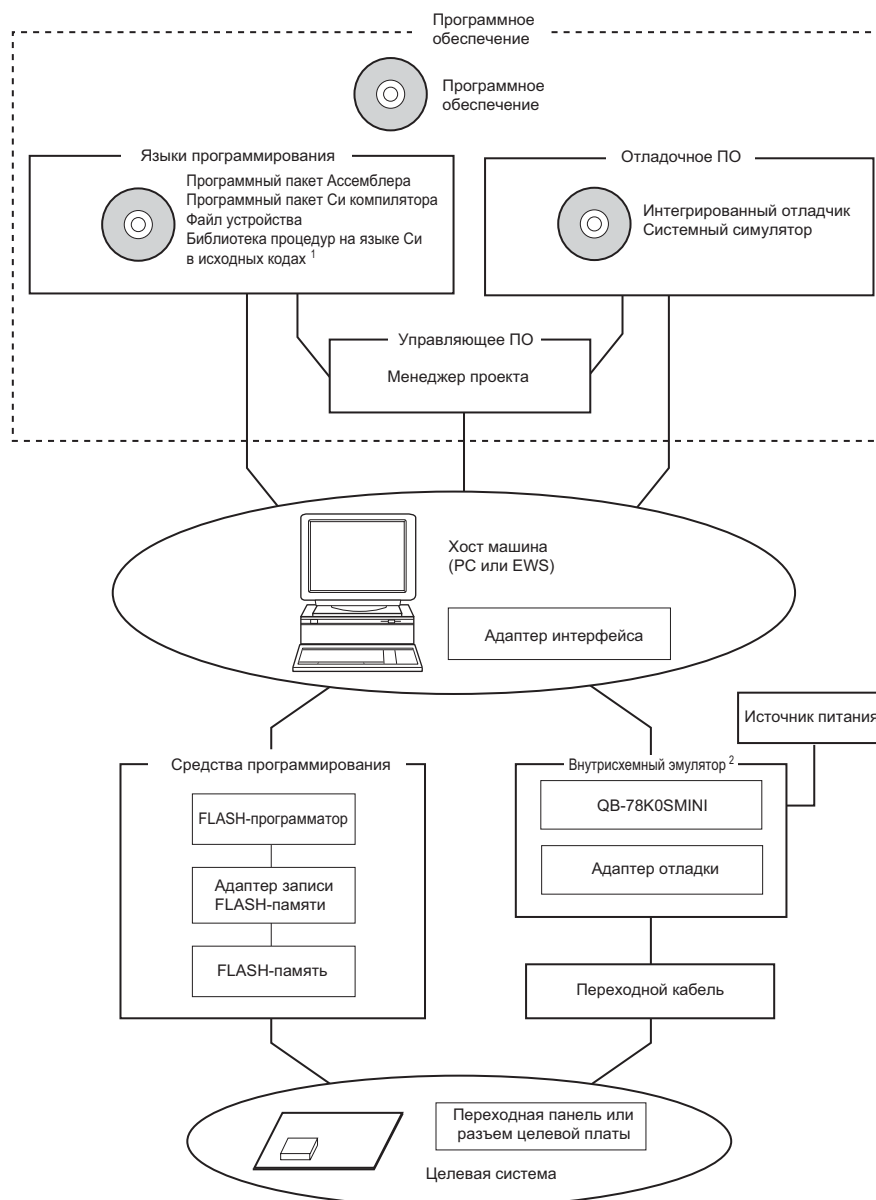
**Внимание** Не используйте вместе различные методы пайки (за исключением неполного нагрева)

# Приложение А Средства разработчика

## А.1 Комплект программного обеспечения

Для разработки приложения на основе микроконтроллера 78K0S/KA1+ доступны средства разработчика приведенные на рисунке А-1.

**Рисунок А-1. Средства разработчика  
(использование внутрисхемного эмулятора QB-78K0SKX1MINI)**



- Примечание**
1. Библиотека процедур на языке Си в исходных кодах не входит в состав программного обеспечения.
  2. В комплект поставки внутрисхемного эмулятора QB-78K0SKX1MINI входят отладчик ID78K0S-QB, FLASH-программатор PG-FPL2, источник питания, переходной кабель, а также программное обеспечение IAR Embedded Workbench. В состав IAR Embedded Workbench входят Ассемблер (без ограничений), Отладчик-Симулятор C-SPY (без ограничений), Си-компилятор (ограничения на размер исполняемого кода: 16 Кб).



# Приложение С Перечень регистров

## С.1 Перечень регистров (в алфавитном порядке по названию)

10-разрядный регистр результата аналого-цифрового преобразования (ADCR).....	139
16-разрядный счетчик/таймер 00 (TM00) .....	73
8-разрядный регистр результата аналого-цифрового преобразования (ADCRH).....	139
8-разрядный регистр сравнения таймера 80 (CR80) .....	106
8-разрядный счетчик/таймер 80 (TM80) .....	106
<b>[P]</b>	
Регистр буфера записи FLASH (FLW) .....	243
Регистр буфера передачи интерфейса 6 (TXB6) .....	156
Регистр буфера приема интерфейса 6 (RXB6) .....	156
Регистр включения Pull-up резистора порта 12 (PU12).....	55
Регистр включения Pull-up резистора порта 2 (PU2).....	55
Регистр включения Pull-up резистора порта 3 (PU3).....	55
Регистр включения Pull-up резистора порта 4 (PU4).....	55
Регистр включения сторожевого таймера (WDTE).....	126
Регистр выбора базовой тактовой частоты интерфейса 6 (CKSR6).....	160
Регистр выбора времени стабилизации частоты (OSTS).....	192
Регистр выбора скорости передачи (бодрейта) интерфейса 6 (BRGC6) .....	161
Регистр выборки/сравнения 000 16-разрядного таймера 00 (CR000).....	73
Регистр выборки/сравнения 010 16-разрядного таймера 00 (CR010).....	75
Регистр команды защиты FLASH (PFCMD) .....	240
Регистр команды программирования FLASH (FLCMD) .....	241
Регистр переключения входов (ISC) .....	163
Регистр порта 12 (P12) .....	53
Регистр порта 13 (P13) .....	53
Регистр порта 2 (P2) .....	53
Регистр порта 3 (P3) .....	53
Регистр порта 4 (P4) .....	53
Регистр режима 16-разрядного таймера 00 (TMC00) .....	77
Регистр режима 8-разрядного таймера 80 (TMC80).....	106
Регистр режима 8-разрядного таймера H (TMHMD1).....	114
Регистр режима асинхронного последовательного интерфейса 6 (ASIM6).....	157
Регистр режима АЦП (ADM).....	137
Регистр режима внешнего прерывания 0 (INTM0).....	185
Регистр режима внешнего прерывания 1 (INTM1).....	186
Регистр режима выборки/сравнения таймера 00 (CRC00) .....	78
Регистр режима детектора снижения напряжения питания (LVIM).....	213
Регистр режима низкоскоростного кольцевого генератора (LSRCM).....	61
Регистр режима порта 12 (PM12) .....	52
Регистр режима порта 2 (PM2).....	52, 140
Регистр режима порта 3 (PM3).....	52, 81
Регистр режима порта 4 (PM4).....	52, 163
Регистр режима предделителя таймера 00 (PRM00).....	80
Регистр режима программирования FLASH (FLPMC).....	239
Регистр режима сторожевого таймера (WDTM).....	125
Регистр сравнения 01 8-разрядного таймера H (CMP01).....	113
Регистр сравнения 11 8-разрядного таймера H (CMP11).....	113
Регистр сравнения указателя младшего(L) адреса FLASH (FLAPLC).....	243
Регистр сравнения указателя старшего(H) адреса FLASH (FLAPHC).....	243
Регистр статуса FLASH (PFS).....	240
Регистр статуса ошибки приема асинхронного последовательного интерфейса 6 (ASIS6).....	158
Регистр статуса передачи асинхронного последовательного интерфейса 6 (ASIF6).....	159
Регистр управления аналоговыми входами (ADS).....	139
Регистр управления асинхронного последовательного интерфейса 6 (ASICL6).....	162
Регистр управления выхода 16-разрядного таймера 00 (TOC00).....	79
Регистр управления портом 2 (PMC2).....	140, 54
Регистр управления тактовой частотой препроцессора (PPCC).....	60

Регистр управления тактовой частотой процессора (PCC).....	60
Регистр установки уровня детектора снижения напряжения питания (LVIS).....	214
Регистр флагов запроса прерывания 0 (IF0).....	184
Регистр флагов запроса прерывания 1 (IF1).....	184
Регистр флагов маски прерывания 0 (MK0).....	185
Регистр флагов маски прерывания 1 (MK1).....	185
Регистр флагов узла сброса (RESF).....	207

**[У]**

Указатель младшего (L) адреса FLASH (FLAPL).....	242
Указатель старшего (H) адреса FLASH (FLAPH).....	242

## **C.2 Перечень регистров (в алфавитном порядке)**

### **[A]**

ADCR:	10-разрядный регистр результата аналого-цифрового преобразования .....	139
ADCRH:	8-разрядный регистр результата аналого-цифрового преобразования .....	139
ADM:	Регистр режима АЦП.....	137
ADS:	Регистр управления аналоговыми входами.....	139
ASICL6:	Регистр управления асинхронного последовательного интерфейса 6.....	162
ASIF6:	Регистр статуса передачи асинхронного последовательного интерфейса 6 .....	159
ASIM6:	Регистр режима асинхронного последовательного интерфейса 6.....	157
ASIS6:	Регистр статуса ошибки приема асинхронного последовательного интерфейса 6..	158

### **[B]**

BRGC6:	Регистр выбора скорости передачи (бодрейта) интерфейса 6.....	161
--------	---	-----

### **[C]**

CKSR6:	Регистр выбора базовой тактовой частоты интерфейса 6.....	160
CMP01:	Регистр сравнения 01 8-разрядного таймера Н.....	113
CMP11:	Регистр сравнения 11 8-разрядного таймера Н.....	113
CR000:	Регистр выборки/сравнения 000 16-разрядного таймера 00.....	73
CR010:	Регистр выборки/сравнения 010 16-разрядного таймера 00.....	75
CR80:	8-разрядный регистр сравнения таймера 80.....	106
CRC00:	Регистр режима выборки/сравнения таймера 00.....	78

### **[F]**

FLAPH:	Указатель старшего (H) адреса FLASH.....	242
FLAPHC:	Регистр сравнения указателя старшего (H) адреса FLASH.....	243
FLAPL:	Указатель младшего (L) адреса FLASH.....	242
FLAPLC:	Регистр сравнения указателя младшего (L) адреса FLASH.....	243
FLCMD:	Регистр команды программирования FLASH.....	241
FLPMC:	Регистр режима программирования FLASH.....	239
FLW:	Регистр буфера записи FLASH.....	243

### **[I]**

IF0:	Регистр флагов запроса прерывания 0.....	184
IF1:	Регистр флагов запроса прерывания 1.....	184
INTM0:	Регистр режима внешнего прерывания 0.....	185
INTM1:	Регистр режима внешнего прерывания 1.....	186
ISC:	Регистр переключения входов.....	163

### **[L]**

LSRCM:	Регистр режима низкоскоростного кольцевого генератора.....	61
LVIM:	Регистр режима детектора снижения напряжения питания.....	213
LVIS:	Регистр установки уровня детектора снижения напряжения питания.....	214

### **[M]**

MK0:	Регистр флагов маски прерывания 0.....	185
MK1:	Регистр флагов маски прерывания 1.....	185

### **[O]**

OSTS:	Регистр выбора времени стабилизации частоты.....	192
-------	--	-----

### **[P]**

P12:	Регистр порта 12.....	53
P13:	Регистр порта 13.....	53
P2:	Регистр порта 2.....	53
P3:	Регистр порта 3.....	53
P4:	Регистр порта 4.....	53
PCC:	Регистр управления тактовой частотой процессора.....	60
PFCMD:	Регистр команды защиты FLASH.....	240

PFS:	Регистр статуса FLASH.....	240
PM12:	Регистр режима порта 12.....	52
PM2:	Регистр режима порта 2.....	52, 140
PM3:	Регистр режима порта 3.....	52, 81
PM4:	Регистр режима порта 4.....	52, 163
PMC2:	Регистр управления портом 2.....	140, 54
PPCC:	Регистр управления тактовой частотой препроцессора.....	60
PRM00:	Регистр режима предделителя таймера 00.....	80
PU12:	Регистр включения Pull-up резистора порта 12.....	55
PU2:	Регистр включения Pull-up резистора порта 2.....	55
PU3:	Регистр включения Pull-up резистора порта 3.....	55
PU4:	Регистр включения Pull-up резистора порта 4.....	55

#### [R]

RESF:	Регистр флагов узла сброса.....	207
RXB6:	Регистр буфера приема интерфейса 6.....	156

#### [T]

TM00:	16-разрядный счетчик/таймер 00.....	73
TM80:	8-разрядный счетчик/таймер 80.....	106
TMC00:	Регистр режима 16-разрядного таймера 00.....	77
TMC80:	Регистр режима 8-разрядного таймера 80.....	106
TMHMD1:	Регистр режима 8-разрядного таймера H.....	114
TOC00:	Регистр управления выхода 16-разрядного таймера 00.....	79
TXB6:	Регистр буфера передачи интерфейса 6.....	156

#### [W]

WDTE:	Регистр включения сторожевого таймера.....	126
WDTM:	Регистр режима сторожевого таймера.....	125